

# 电子科技大学

## 2007 年攻读硕士学位研究生入学试题

### 考试科目: 418 数字电路

本试卷共九题, 总分 150 分

重要提示: 所有答案均需做在答卷上, 在考卷上的答案一律无效!

一、选择题 (每题只有一个最合适的答案, 多选不得分。共 10 小题, 每小题 2 分, 小计 20 分)。

1、函数  $F = \overline{AB} + CD$  的反函数  $\overline{F} =$  \_\_\_\_\_。

- (a)  $\overline{AB + \overline{CD}}$ ; (b)  $\overline{(A+B) \cdot (\overline{C} + \overline{D})}$ ;  
(c)  $(A+B) \cdot (\overline{C} + \overline{D})$ ; (d)  $\overline{A+B \cdot \overline{C} + \overline{D}}$ 。

2、已知  $F = ABC + CD$ , 选出下列中的 \_\_\_\_\_ 可以肯定使  $F=1$ 。

- (a)  $A=0, BC=1$ ; (b)  $B=1, C=1$ ; (c)  $C=1, D=0$ ; (d)  $BC=1, D=1$ 。

3、一个 8 位二进制加法计数器, 初始状态为 00000000, 问经过 323 个输入脉冲后, 此计数器的状态为 \_\_\_\_\_。

- (a) 10000011 (b) 01000011 (c) 01000010 (d) 10000010

4、欲用移位寄存器产生序列信号 1101011, 则至少需要 \_\_\_\_\_ 级触发器。

- (a) 2 (b) 3 (c) 4 (d) 5

5、已知二进制原码为  $(001101)_2$ , 问对应的 8-bit 的补码为 \_\_\_\_\_。

- (a) 00001101 (b) 11110010 (c) 11001101 (d) 10001101

6、为构成  $8192 \times 16$  的 RAM 区, 共需  $2048 \times 8$  位的 RAM 芯片 \_\_\_\_\_ 片。

- (a) 64 (b) 32 (c) 16 (d) 8

7、设  $A_{补} = (0***)$ ,  $B_{补} = (1***)$ ,  $C_{补} = (0***)$ , 在下列 4 位补码符号数的运算中, 可能产生溢出的是 \_\_\_\_\_。(注: \* 代表任意的 0 或 1)

- (a)  $(A+B)$  (b)  $(A-C)$  (c)  $(B+C)$  (d)  $(B-C)$

8、移位寄存器由 4 级触发器组成, 用它构成的环形计数器具有 \_\_\_\_\_ 种有效状态; 用它构成的

扭环计数器具有\_\_种有效状态,构成线形反馈移位寄存器具有\_\_种有效状态。

- (a) 16, 8, 4      (b) 4, 8, 15      (c) 8, 8, 16      (d) 8, 16, 15

9、逻辑函数  $F1 = \sum_{ABCD}(2, 4, 5, 7, 9, 14)$  和  $F2 = \prod_{ABCD}(1, 6, 8, 10, 11, 13)$  之间满足\_\_关系。

- (a) 对偶      (b) 相等      (c) 香农展开      (d) 反演

10、摩尔型时序逻辑电路的输出 ( )。

- (a) 只与当前外部输入有关      (b) 既与外部输入也与内部状态有关  
(c) 只与内部状态有关      (d) 与外部输入和内部状态都无关

二、填空题 (共 15 小题, 每题 3 分, 小计 45 分)

1、 $(101000011.0111)_2 = (\quad)_{10} = (\quad)_{8421BCD}$ 。

2、 $(1900)_{10} = (\quad)_2 = (\quad)_{Gray}$  (即格雷码)。

3、符号数  $(-100101)_2$  对应的七位二进制原码、反码、补码分别是( ), 对应的 10 位的二进制补码是( )。

4、或非门组成的基本 RS 触发器的特性方程是( ), 约束条件是( ), JK 触发器的特性方程是( )。

5、已知方程  $5X^2 - 50X + 125 = 0$  的解为  $X=8$ , 则该方程中系数采用的是( )进制。

6、与非门组成的基本触发器进入不稳定状态 (Q 和 Q' 输出的状态相同) 的原因是 RS 端同时为( ), 发生后续状态不确定 (进入亚稳态) 的条件是( )。

7、四个变量可以构成个( )个最小项, 它们之和是( ), 任意两个不同的最小项之积为( ); 五个变量可以构成( )个最大项, 它们之积是( ), 任意两个不同的最大项之和为( )。

8、图 2.8 所示为某与非门的传输特性、输入和输出特性曲线, 高电平噪声容限  $V_{NH}$  和低电平噪声容限  $V_{NL}$  分别为( ); 该与非门的扇出系数  $N_0$  为( )。

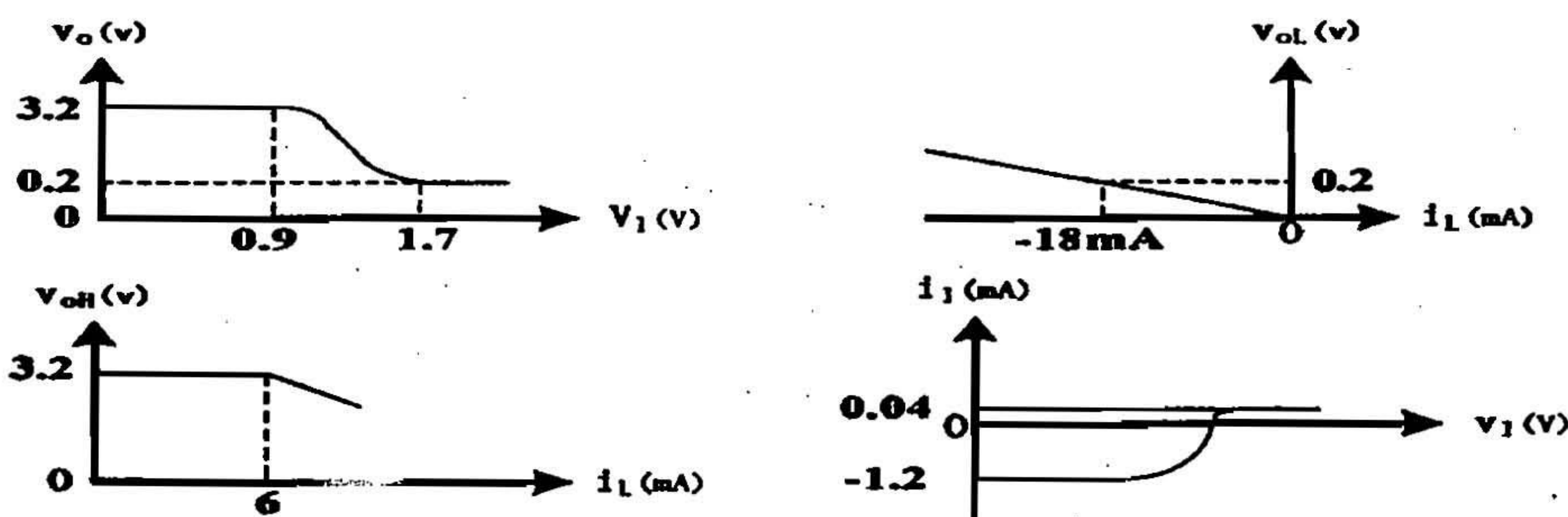
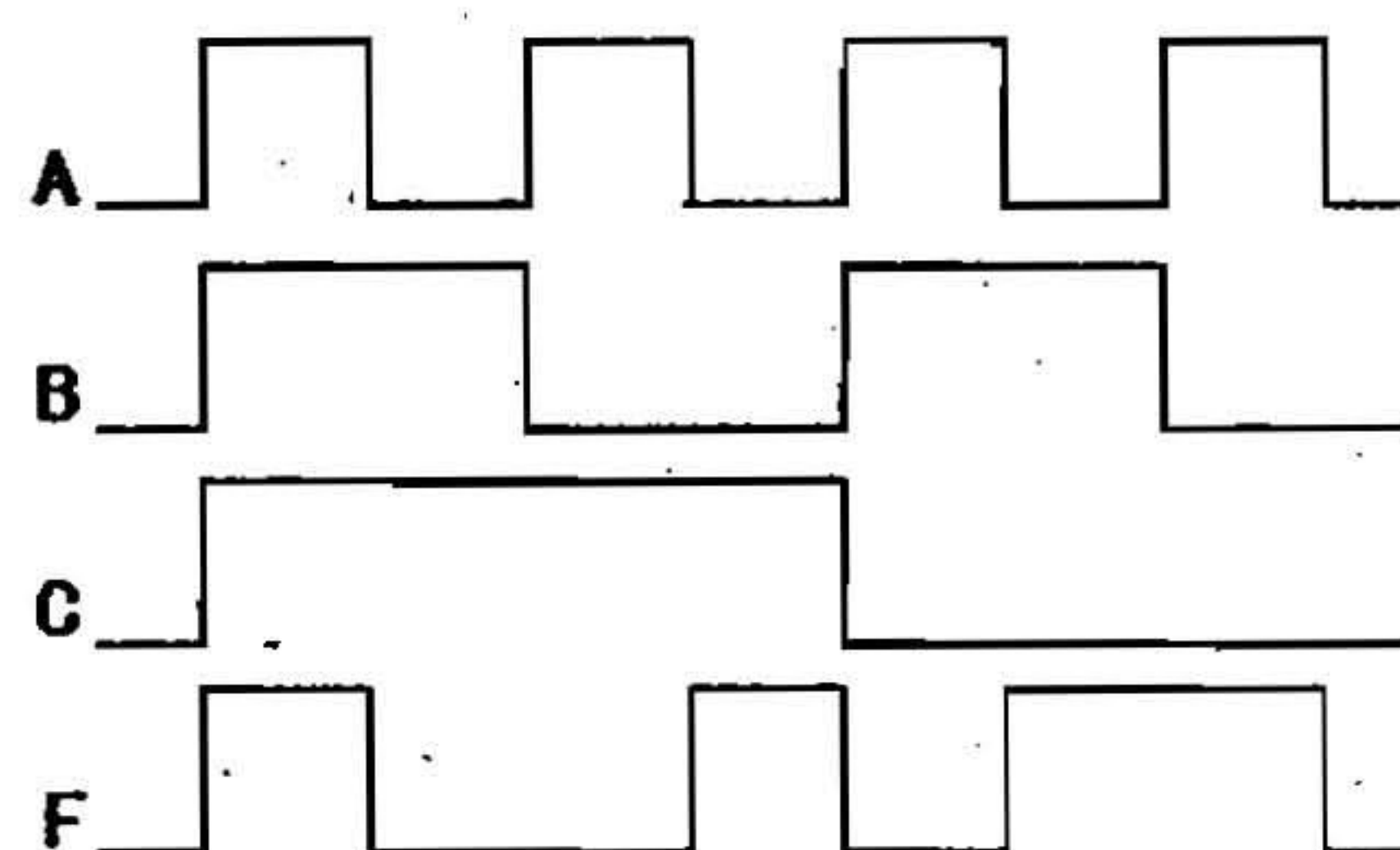


图2.8 某与非门的电压传输特性、输入和输出特性曲线

9、用卡诺图求逻辑函数  $F = \sum_{w,x,y,z} (1,5,6,7,8,9,13) + d(4,15)$  的最简和之积表达式(或与表达式)为 ( )。

10、某组合逻辑电路的输入 A, B, C 和输出 F 波形如下图所示, 该电路的标准和表达式为 ( )。



11、当与非门输入信号的变化顺序为  $00 \rightarrow 01 \rightarrow ( ) \rightarrow ( ) \rightarrow 00$  时, 对应的电路将不会出现竞争冒险。

12、用原码表示符号数, 12 位二进制码能表示十进制整数的个数是 ( ); 用反码表示符号数, 12 位二进制码能表示十进制整数的个数是 ( ); 用补码表示符号数, 12 位二进制码能表示十进制整数的个数是 ( )。

13、采用与或结构设计 8421BCD 码的译码器, 由于可以利用无关项进行化简, 与 4 位二进制译码器相比, 可以减少 ( ) 个与门输入端。

14、已知 8bit D/A 转换器的最大输出电压是 9.945V, 当输入代码为 10100101 时, 输出的电压为 ( ); ADC (模数转换器) 的两个最重要的指标是 ( ) 和 ( )。

15、用  $1024 \times 16$  的 ROM 芯片, 最多能实现 \_\_\_\_\_ 个输入 \_\_\_\_\_ 个输出的组合逻辑函数。

### 三、逻辑函数化简 (24 分)

#### 1、将逻辑函数

$$Y = AC + \overline{B}C + B\overline{D} + C\overline{D} + A(B + \overline{C}) + \overline{A}BC\overline{D}$$

化简成最简单的与或表达式和最简单的或与表达式。(12 分)

2、知函数  $F_1$  和  $F_2$  如下, 试用卡诺图求出函数  $F = F_1 \cdot F_2$ , 并将  $F$  化简成最简与或表达式。

$$F_1(A, B, C, D) = \sum m(1, 2, 3, 6, 7, 9, 11, 12, 13, 14, 15);$$

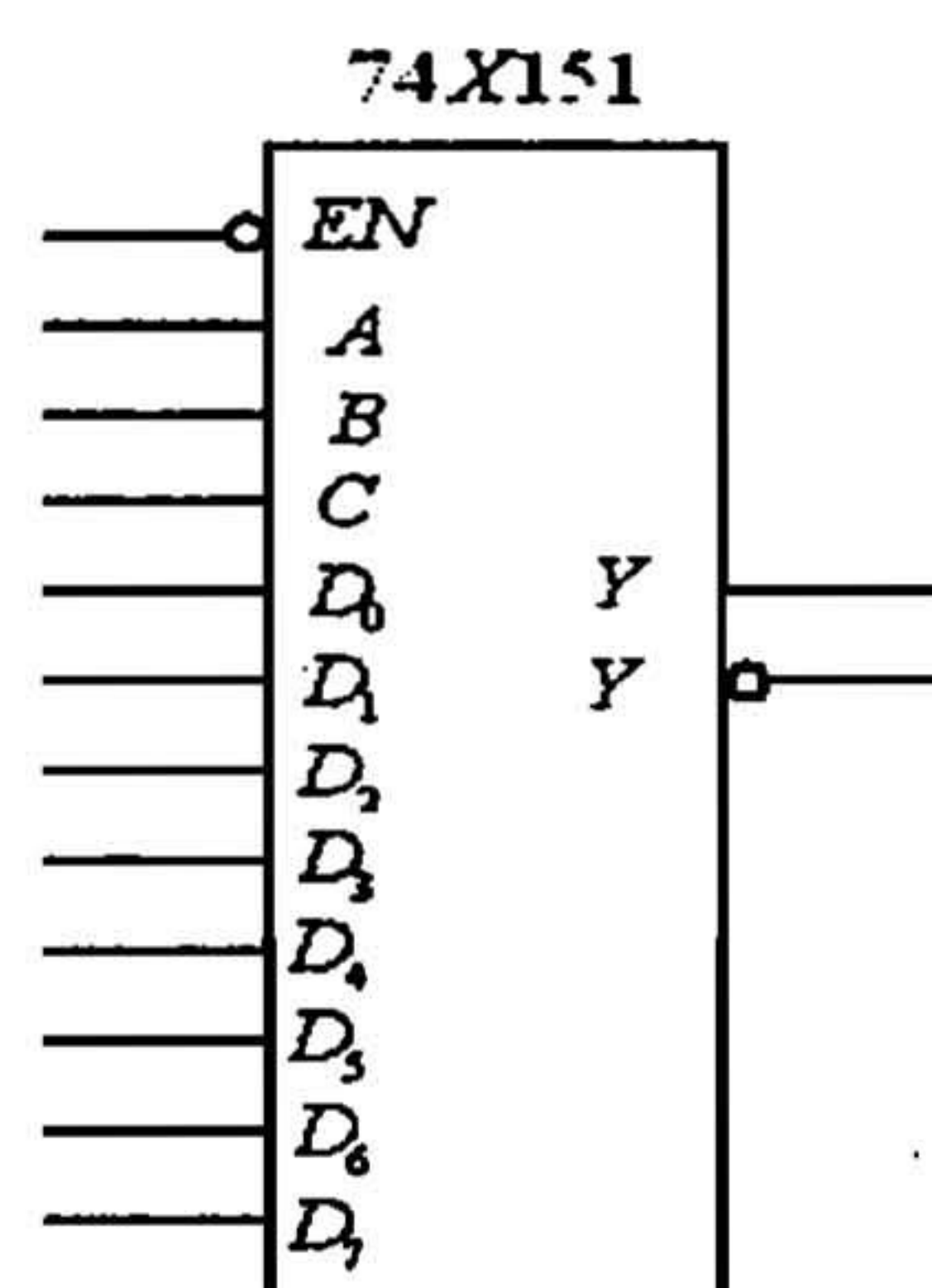
$$F_2(A, B, C, D) = \prod M(0, 1, 4, 5, 6, 8, 12, 13, 14);$$

(要求分别画出  $F_1$ 、 $F_2$  及  $F$  的卡诺图)。(12 分)

四、设计一个多功能组合逻辑电路，要求实现表 1 所示的逻辑功能，其中  $M_1$ 、 $M_0$  为功能选择信号， $A$ 、 $B$  为输入逻辑变量， $F$  为输出逻辑变量。试用 8 选 1 数据选择器 (74X151) 及必要的逻辑门实现该电路，并规定 74X151 的选择信号  $CBA = M_1 M_0 A$ 。(算符： $\oplus$  是异或， $\odot$  是异或非)。(10 分)

表 1

| $M_1 M_0$ | $F$              |
|-----------|------------------|
| 00        | $\overline{A+B}$ |
| 01        | $\overline{AB}$  |
| 10        | $A \oplus B$     |
| 11        | $A \odot B$      |



五、已知状态/输出表如下，用 D 触发器完成该时序电路的设计。(10 分)

A) 写出转换/输出表、激励/输出表；(5 分)

B) 导出激励方程、输出方程。(5 分)

状态/输出表：

| S | X    |      |
|---|------|------|
|   | 0    | 1    |
| A | A, 1 | C, 0 |
| B | C, 0 | A, 0 |
| C | B, 0 | D, 0 |
| D | A, 1 | B, 0 |

$S^*, Z$

状态分配赋值：

| S | Q1 | Q2 |
|---|----|----|
| A | 0  | 1  |
| B | 1  | 1  |
| C | 0  | 0  |
| D | 1  | 0  |

六、根据图 6.1 所示电路和图 6.2 中所给出的激励波形，分析并画出输出 ( $F_1$  和  $F_2$ ) 对应于输入 ( $A$ 、 $B$ 、 $C$ ) 的波形。(10 分)

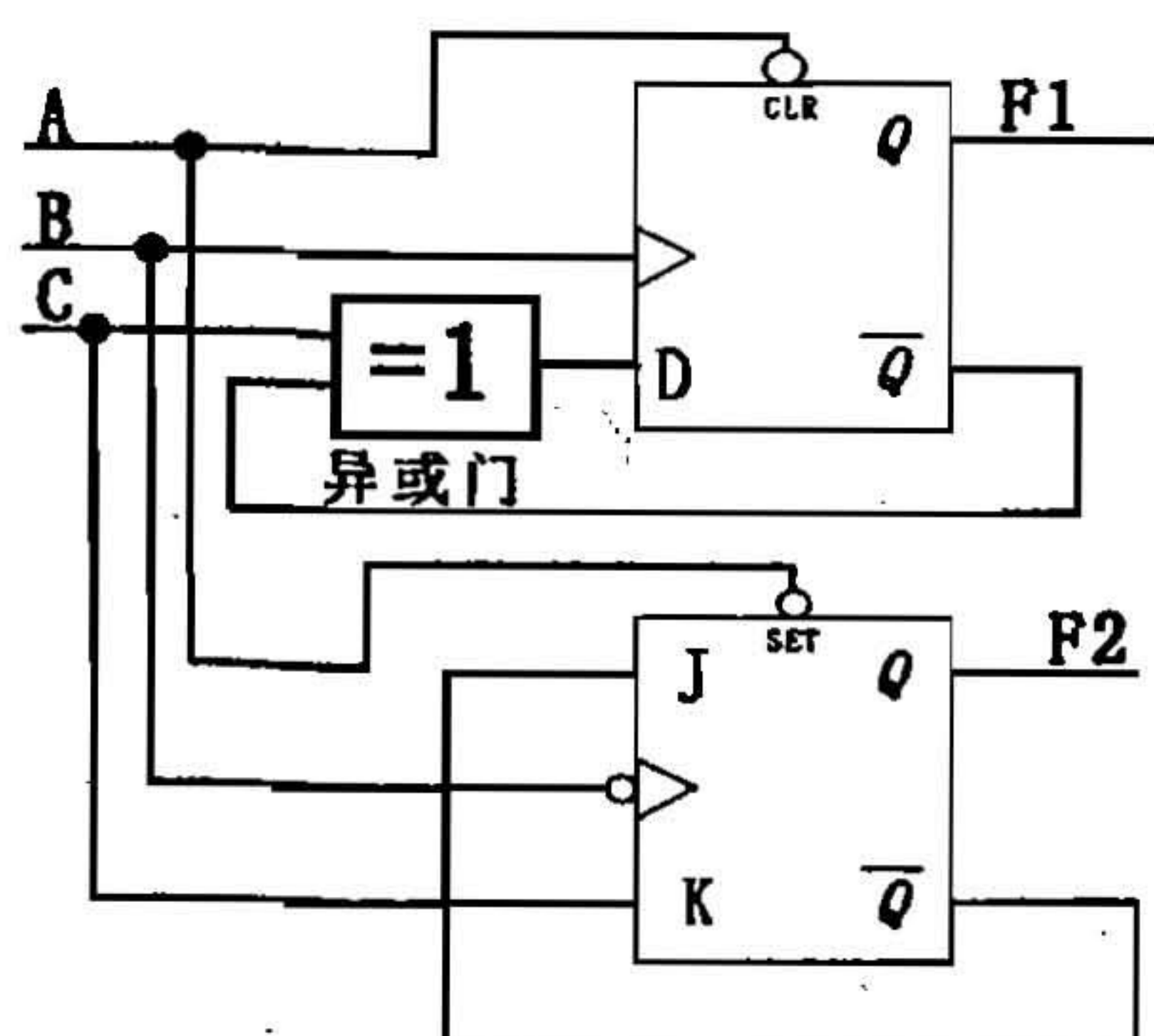


图6.1 电路图

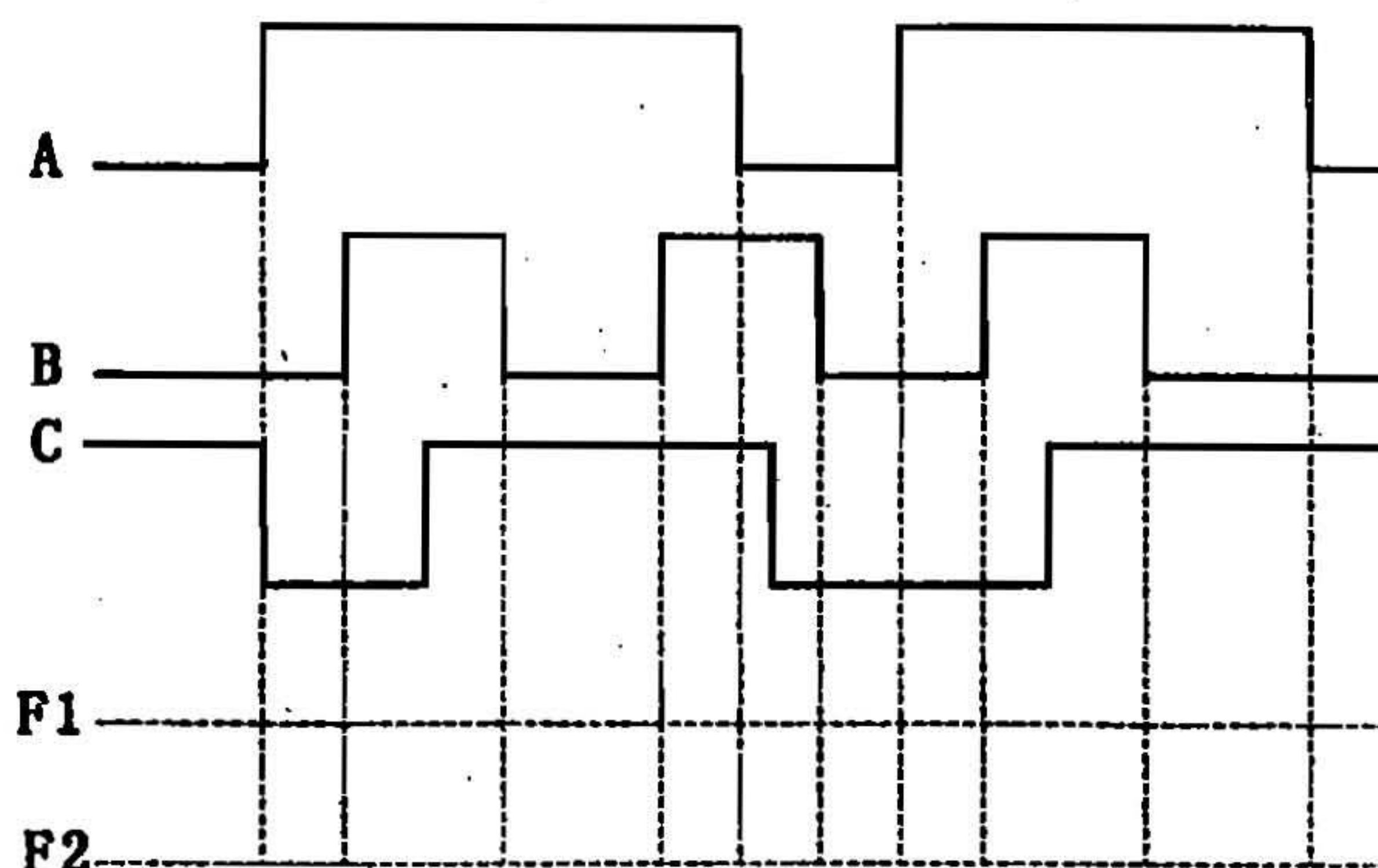
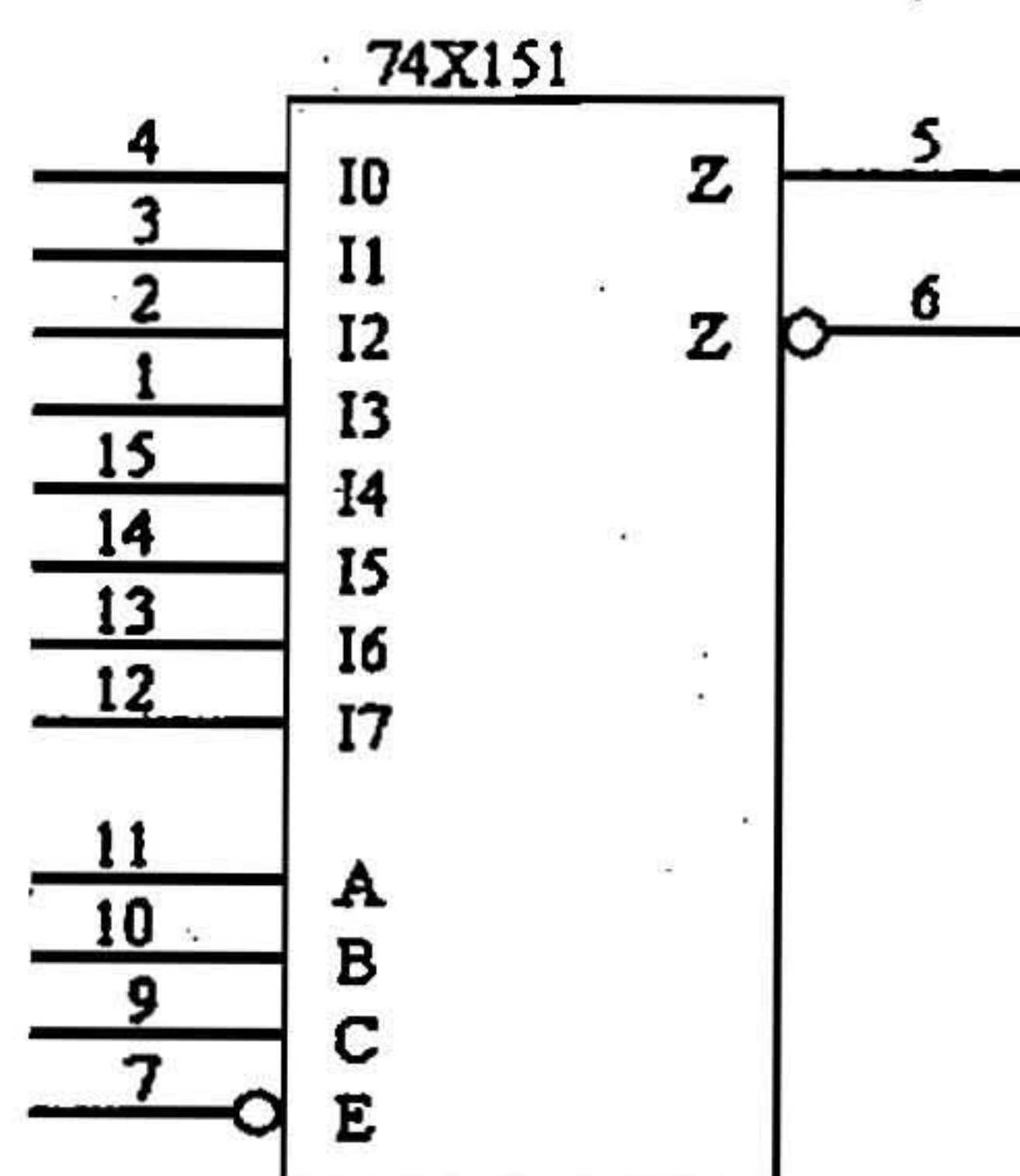
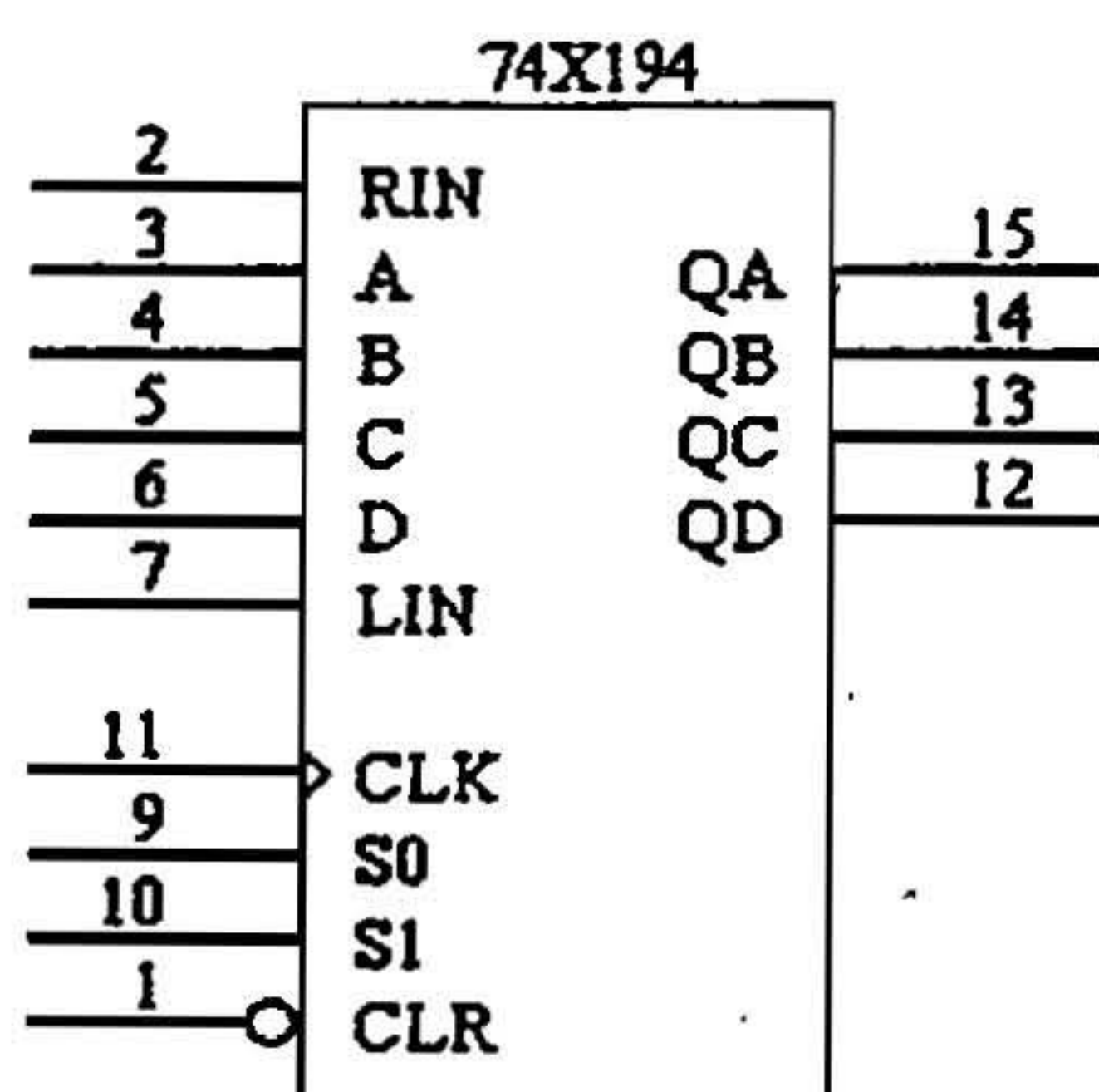


图6.2 波形图

七、利用一片通用移位寄存器 74×194 和一片多路复用器 74×151 及合适的非门实现 0111010001 序列发生器。(注意：必须画逻辑图) (15 分)

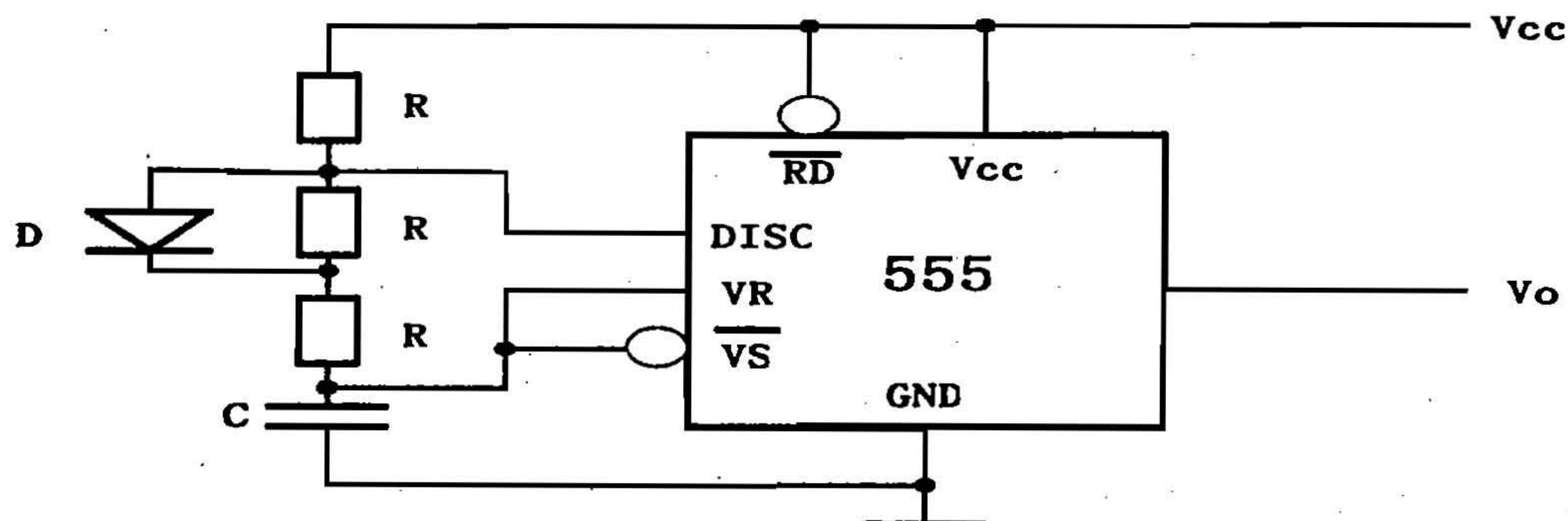
74X194 功能表

| 功能 | 输入 |    | 新状态     |         |         |         |
|----|----|----|---------|---------|---------|---------|
|    | S1 | S0 | $Q_A^*$ | $Q_B^*$ | $Q_C^*$ | $Q_D^*$ |
| 保持 | 0  | 0  | $Q_A$   | $Q_B$   | $Q_C$   | $Q_D$   |
| 右移 | 0  | 1  | RIN     | $Q_A$   | $Q_B$   | $Q_C$   |
| 左移 | 1  | 0  | $Q_B$   | $Q_C$   | $Q_D$   | LIN     |
| 置数 | 1  | 1  | A       | B       | C       | D       |



八、分析下图所示电路的功能。二极管 D 为理想特性，电容  $C=0.1\mu F$ ，电阻  $R=(1/7) K\Omega$ ，取  $\ln 2$  约为 0.7。(6 分)

- 1、试画出输出信号  $V_o$  的波形，并计算出输出信号  $V_o$  的频率和占空比（即一个周期中高电平持续的时间占整个周期的比例）；（3 分）
- 2、若将图中二极管反向，重新画出  $V_o$  的波形，重新计算出  $V_o$  的频率和占空比（3 分）。



- 九、用两个 4 位二进制加法器（74x283）和适当的逻辑门设计一组合逻辑电路，要求实现两个 BCD 码的加法运算（即一位十进制的加法运算）。提示：考虑结果的十进制调整。（10 分）

