# 电子科技大学

## 2009年攻读硕士学位研究生入学试题

## 考试科目：836 信号与系统和数字电路

注：所有答案必须写在答题纸上，写在试卷和草稿纸上均无效。

1.（15 分）完成下列卷积和与解卷积积分的运算：

(1). 已知 $x_1[n]=(n+1)u[n]$，$x_2[n]=u[n]-2u[n-1]+u[n-2]$，

计算 $x[n]=x_1[n]*x_2[n]$，并画出 $x[n]$ 的波形；

(2). 已知 $x_1(t)=e^{-2t}u(t)$，$x_2(t)=e^{-t}\quad -\infty<t<+\infty$，且 $x_1(t)*x(t)=x_2(t)$。

试求出 $x(t)$ 并画出其波形。

2. （15 分）已知信号 $x(t)=\left(\dfrac{\sin\pi t}{\pi t}\right)^2$ 和 $g(t)=\sum\limits_{-\infty}^{+\infty}x(nT_S)\delta(t-nT_S)$，$T_S=\dfrac{2}{3}$，其傅里叶变换分别为 $X(j\omega)$ 和 $G(j\omega)$。为确保 $G(j\omega)=1.5X(j\omega)$，$|\omega|\le\omega_0$，求出 $\omega_0$ 的最大值。

3. （9 分）实基带信号 $x(t)$ 具有频谱 $X(j\omega)=0$，$|\omega|>100\pi$，假定 $y(t)=x(t)e^{j\omega_c t}$，试回答下列问题：

(1) 为了保证 $x(t)$ 可以从 $y(t)$ 中恢复出来，是否应限制 $\omega_c$ 的取值范围？

(2) 为了保证 $x(t)$ 可以从 $y(t)$ 的实部 $\mathrm{Re}[y(t)]$ 中恢复出来，试确定 $\omega_c$ 的取值范围。

4.（15 分） 图 1 所示的系统通常用于从二个低通滤波器获得一个带阻滤波器。

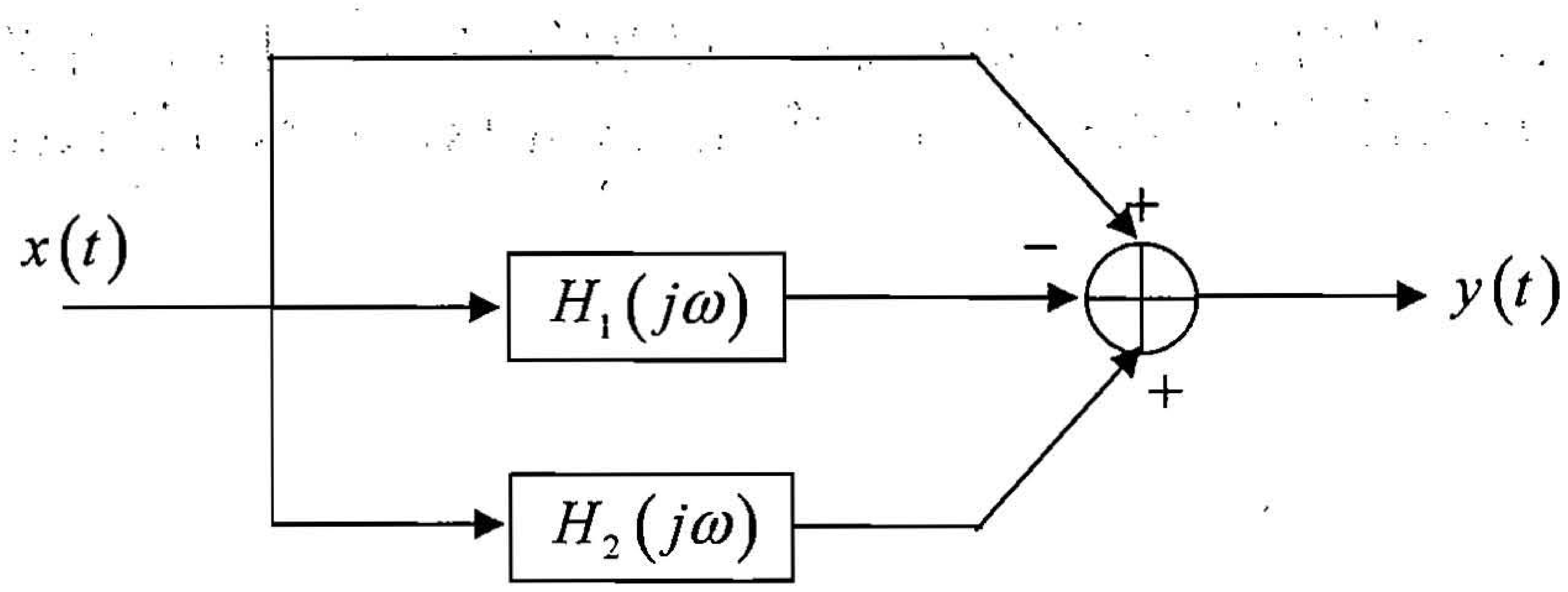



图 1　题 4 中的系统

(1) 若 $H_1(j\omega)$ 和 $H_2(j\omega)$ 是截止频率分别为 $\omega_{c1}=3\pi$ 和 $\omega_{c2}=\pi$ 的理想低通滤波器，即 $H_1(j\omega)=\begin{cases}1 & |\omega|<\omega_{c1}\\ 0 & |\omega|>\omega_{c1}\end{cases}$ ， $H_2(j\omega)=\begin{cases}1 & |\omega|<\omega_{c2}\\ 0 & |\omega|>\omega_{c2}\end{cases}$ 。试证明整个系统相当于一个理想带阻滤波器，并求出该带阻滤波器的单位冲激响应 $h(t)$；

(2) 若输入 $x(t)=1+2\cos 2\pi t+\sin 4\pi t$，试求该系统的输出 $y(t)$。

5.（18 分）某因果的连续时间 LTI 系统的模拟框图如图 2 所示。

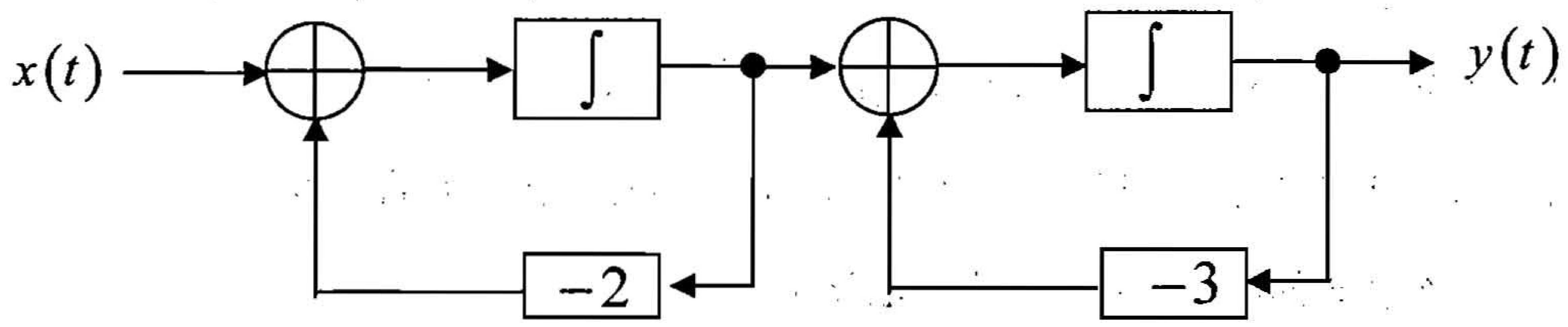



图 2　题 5 中的模拟框图

(1) 试确定系统函数 $H(s)$，画出零极点图并标明收敛域；

(2) 试求该系统的单位冲激响应 $h(t)$，并判断系统的稳定性；

(3) 假定系统的初始状态为零，若输入信号 $x(t)=e^{-t}u(t)$，计算该系统的输出 $y(t)$；

(4) 写出描述该系统的微分方程。

6.（18 分）某稳定的离散时间 LTI 系统，其系统函数 $H(z)$ 的零极点分布如图 3 所示。当输入 $x[n]=(-1)^n \quad -\infty<n<+\infty$ 时，系统的输出 $y[n]=\frac{-1}{2}(-1)^n \quad -\infty<n<+\infty$。

(1) 求出该系统的系统函数 $H(z)$，标明收敛域；

(2) 试确定该系统的单位脉冲响应 $h[n]$，并判断该系统的因果性；

(3) 写出该系统的差分方程；

(4) 试画出该系统的并联型模拟框图。

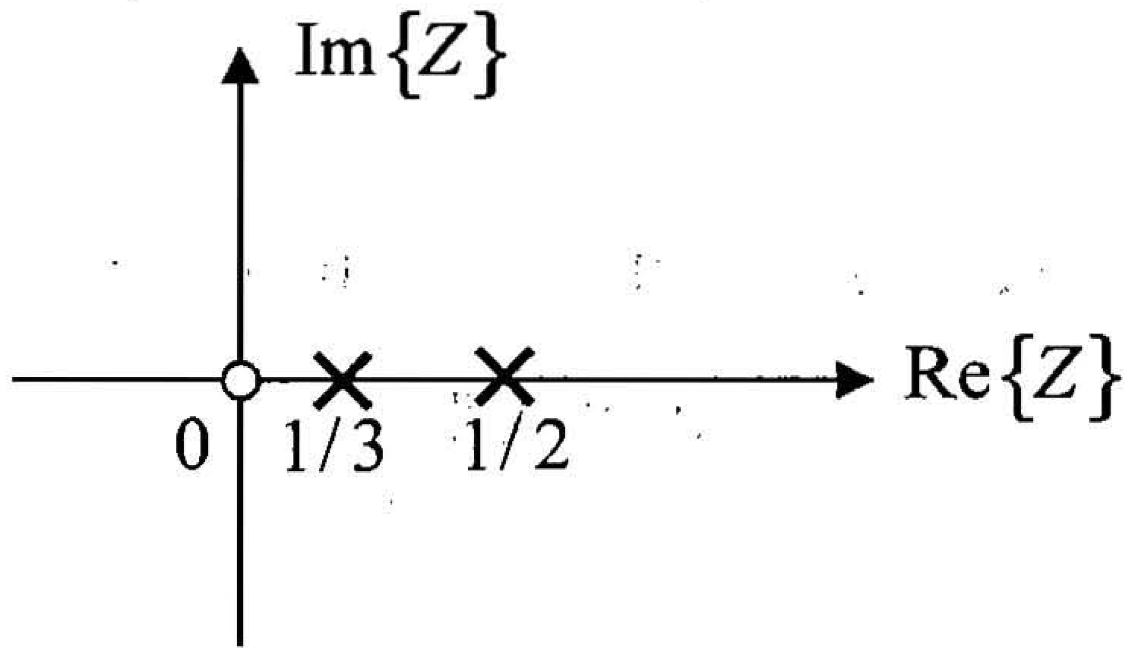



图 3　题 6 中系统函数的零极点图

7、选择题（每小题 3 分，共 15 分）

（1）对于一个逻辑函数，下列哪个说法是正确的（　　）。

a) 最简表达式可能是和之积也可能是积之和形式

b) 最简表达式就是最简积之和表达式

c) 最简表达式就是最简和之积表达式

d) 最简和之积与最简积之和一样简单

（2）两个 2 进制数数进行算术运算，下面（　　）说法是不正确的

a) 两个无符号数相加，如果最高位产生进位输出，则肯定发生溢出

b) 两个最高位不同的补码进行相加运算，肯定不会产生溢出

c）两个补码进行相加运算，如果最高位产生进位输出，则肯定发生溢出

d）两个补码的减法运算可以用加法器来实现

（3）用（　　）电路构成模 16 计数器的译码逻辑最简单

a)　同步计数器　　　b)　异步计数器

c)　环形计数器　　　d)　扭环形计数器

（4）下列逻辑电路中，不是组合逻辑电路的有(　　　)

a)译码器　　b).编码器　　c).全加器　　d)寄存器

（5）若将 D 触发器的 D 端与其 $\overline{Q}$ 相连，经过 2009 个有效时钟周期后，它的状态为 $Q(t+2009)=0$，则 D 触发器原来的状态 $Q(t)$ 为（　　）

a) $Q(t)=0$　　b) $Q(t)=1$　　c）$D(t)$　　d）无法确定

8、计算填空题（每空 2 分，共 20 分）

（1）X 对应的原码为 111010，则 2X 对应的 8 位原码为（　），X/2 对应的 8 位补码形式为（　）。

（2）某数对应的余 3 码 10010101，则该数的 8421BCD 码为（　），格雷(Gray)码为（　）。

（3）对于 CMOS 或非门的未用管脚可以接（　）电平，与非门的未用管脚可以接（　　）电平。

（4）函数 $F(A,B,C)=\prod_M(1,2,4,7)$，则反函数 $\overline{F}(A,B,C)=\prod_M(\quad)$，对偶函数 $F^d(A,B,C)=\prod_M(\quad)$。

（5）设计一个模 8 的计数器，至少需要（　）个触发器；如果采用扭环计数器来实现，需要（　）个触发器。

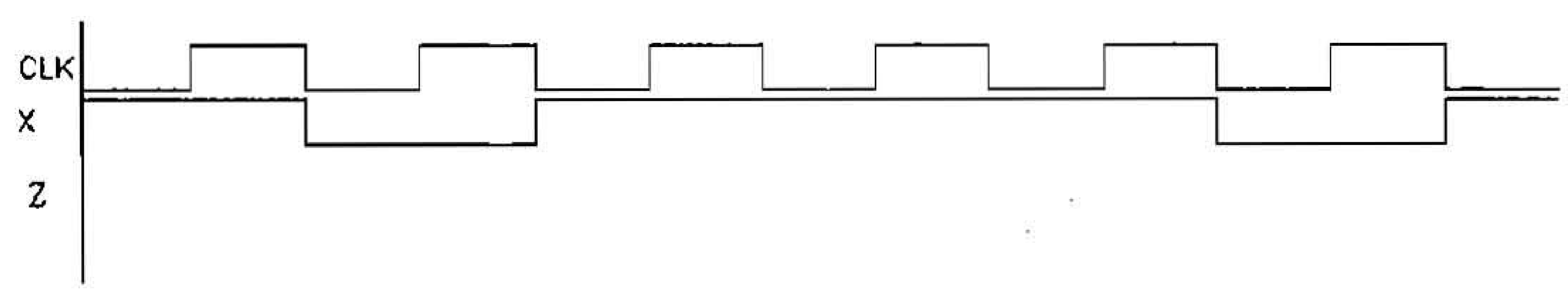
**9**、时序分析题（**12** 分）

某时序电路的状态转换/输出表如下表所示，试求

（1）如果采用 D 触发器来实现，求激励输入方程及输出方程；

（2）假设起始状态为 00，画出当输入 X=101110，在 CLOCK 作用下输出 Z 的波形。

| $Q_1Q_2$ | X = 0 | X = 1 |
|---|---|---|
| 00 | 00/1 | 01/0 |
| 11 | 01/1 | 10/0 |
| 10 | 11/0 | 11/1 |
| 01 | 10/0 | 00/1 |
| | $Q_1^*Q_2^*/Z$ | |




**10**、电路设计题（**13** 分）

采用 74x194 移位寄存器和 74x151 数据选择器来实现信号发生器，要求

- 当初始状态预置为 $Q_DQ_CQ_BQ_A$=0110 时，产生 011 序列；
- 当初始状态预置为 $Q_DQ_CQ_BQ_A$=1111 时，产生 111100 序列；
- 当初始状态预置为 $Q_DQ_CQ_BQ_A$=1000 时，产生 100010 序列；
- 当初始状态预置为 $Q_DQ_CQ_BQ_A$=0000 时，产生全 0 序列。

试求：

（1）74x194 移位寄存器（右移方式）的反馈函数 F；

（2）用 74x151 实现反馈函数 F；

（3）完成 74x194 和 74x151 电路连接实现上述功能。

注：74x194 的逻辑功能如下表所列：

74x151 中 E 为使能信号、A，B，C 为选择控制信号，其中 C 为高位

| 功能 | 输入 | | 次态 | | | |
|---|---|---|---|---|---|---|
| | S1 | S0 | $Q_A$* | $Q_B$* | $Q_C$* | $Q_D$* |
| 保持 | 0 | 0 | $Q_A$ | $Q_B$ | $Q_C$ | $Q_D$ |
| 右移 | 0 | 1 | RIN | $Q_A$ | QB | $Q_C$ |
| 左移 | 1 | 0 | $Q_B$ | $Q_C$ | QD | LIN |
| 加载 | 1 | 1 | A | B | C | D |