

# 电子科技大学

## 2010 年攻读硕士学位研究生入学试题

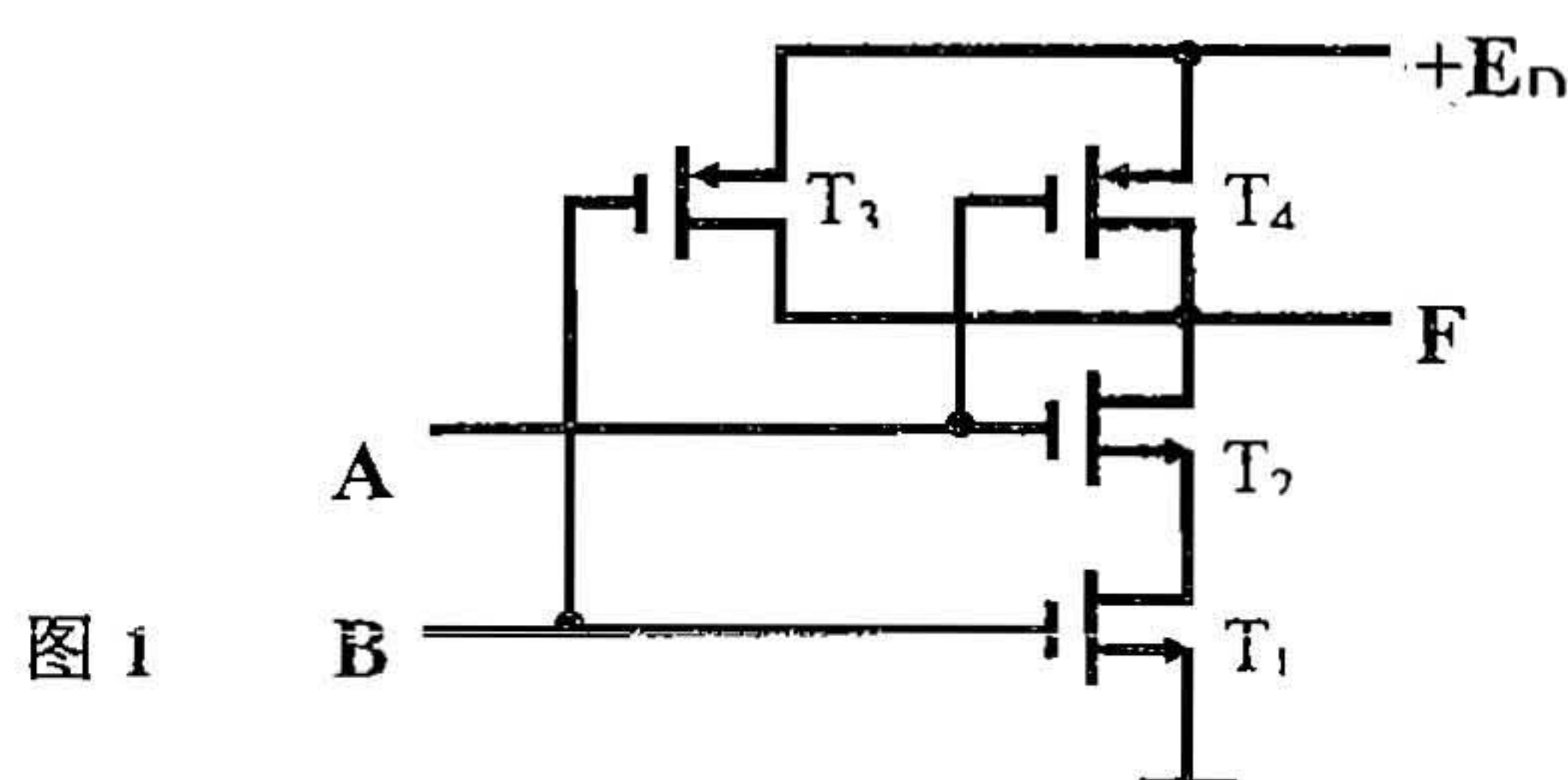
### 考试科目：829 模拟电路与数字电路

注：所有答案必须写在答题纸上，写在试卷或草稿纸上均无效。

### 数字电路（75 分）

#### 一、填空（每空 2 分，共 20 分）

1. 已知 8421-BCD 码为  $(000110010101)_{8421-BCD}$ ，它等值的二进制数为( )。
2.  $n$  个变量所构成的所有最小项之和等于 ( )。
3. 若最简状态转换表中，状态数为  $n$ ，则所需状态变量数  $K$  为 ( ) 的整数。
4. CMOS 电路如图 1，它的逻辑函数  $F = ($  )。(正逻辑)



5.  $F = A + B' \cdot (C + D' \cdot E)$  的对偶式  $F^D = ($  )。
6. 已知 74LS 系列的  $V_{OLmax} = 0.5 V$ ,  $V_{OHmin} = 2.7 V$ ,  $V_{ILmax} = 0.8 V$ ,  $V_{IHmin} = 2.0 V$ , 则高电平直流噪声容限是 ( )。
7. 对于按照逻辑式  $F = AC' + BC$  实现的电路，存在静态 ( ) 型冒险。
8. 用移位寄存器产生 1101010 序列，至少需要 ( ) 位的移位寄存器。
9. 已知  $F = \prod_{ABCD}(1,6,8,10,13)$ ，它的反函数  $F' = \prod_{ABCD}($  )。
10. 要使 D 触发器按  $Q^* = Q'$  工作，则 D 触发器的输入  $D = ($  )。

#### 二、选择题（每小题 3 分，共 21 分）

1. 八路数据分配器的地址输入端有 ( ) 个。  
A. 2                      B. 3                      C. 4                      D. 5
2. 用卡诺图(Karnaugh Map)求下列逻辑函数:

$$F = \sum_{w,x,y,z} (1,5,6,7,8,9,13) + d(4,15)$$

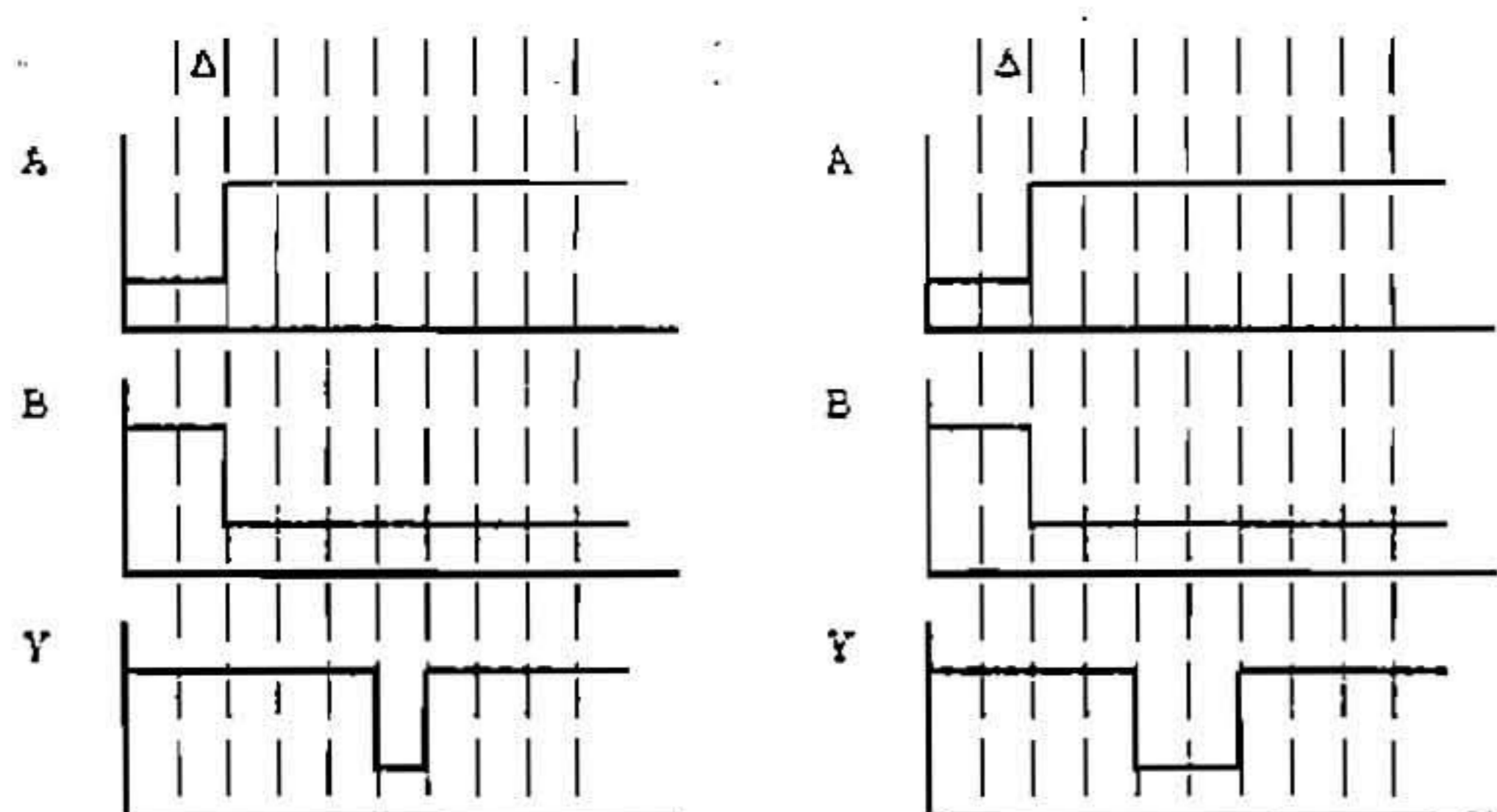
的最简和之积表达式（或与表达式）是（ ）

- A.  $F = W'X + Y'Z + WX'Y'$
- B.  $F = (W + X' + Z)(W' + Y')(W + X + Z)(X + Y')$
- C.  $F = W'XY + Y'Z + WX'Y'$
- D.  $F = (W' + X' + Z)(W + X + Z)(X + Y')$

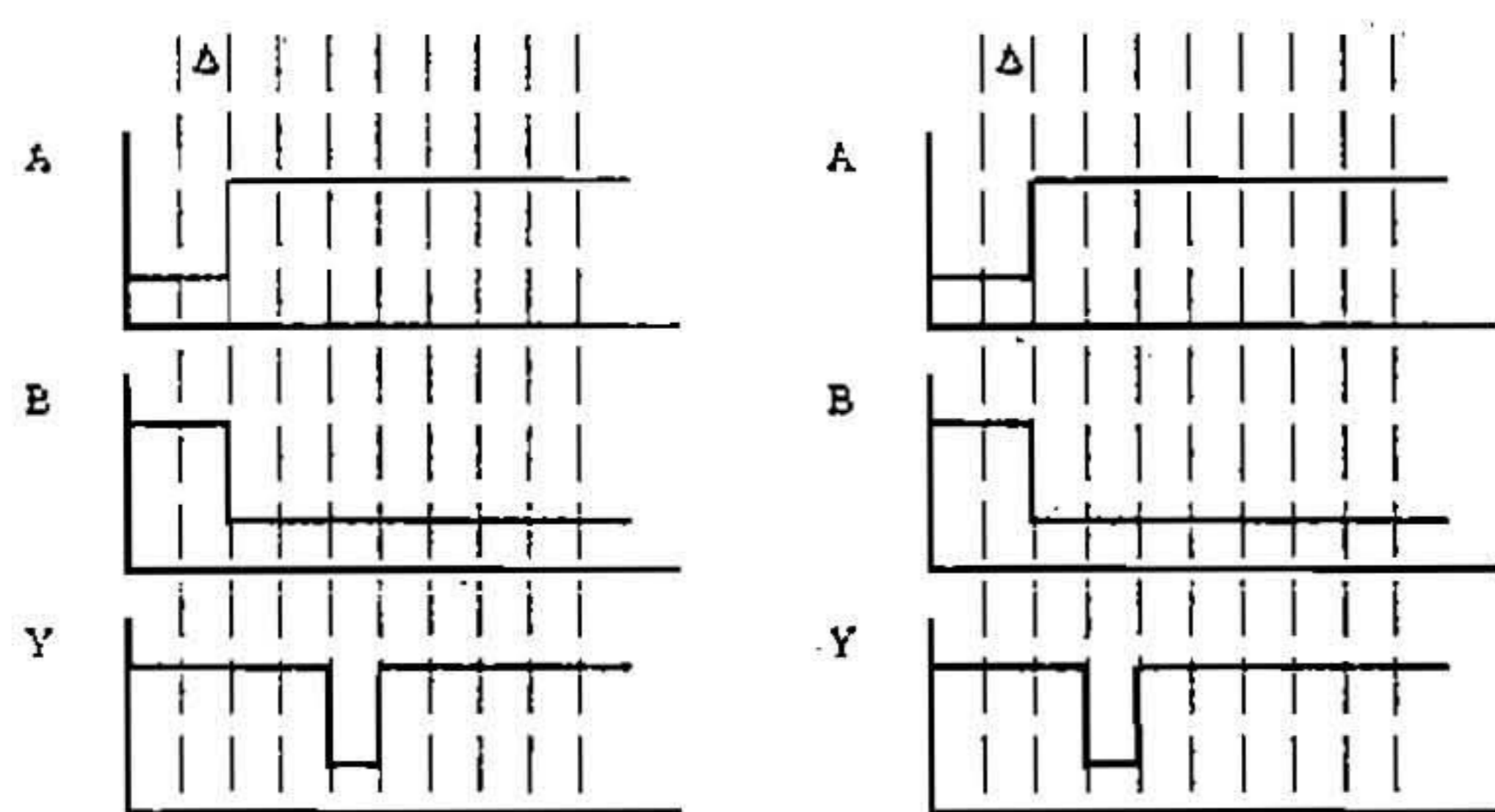
3. 某一逻辑函数真值表确定后，下面描述该函数逻辑功能的表达式中，具有唯一性的是（ ）。

- A. 该逻辑函数的积之和标准型
- B. 该逻辑函数的最简与或式
- C. 该逻辑函数的最简或与式
- D. 该逻辑函数的和之积式

4. 电路如图 2，假设每个门的延迟都相同且为  $\Delta$ 。下面的四个定时图中，（ ）是正确的。



A) B)



C) D)

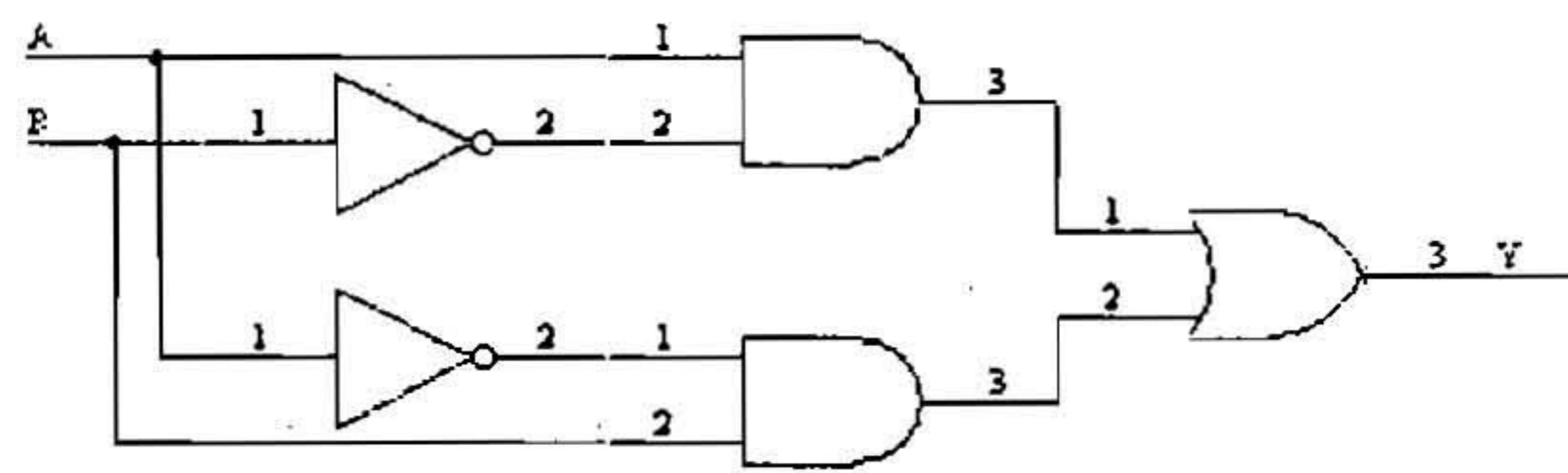


图 2

5. 若采用偶校验方式，信息码 1110101 的监督码元为（ ）。

- A. 1
- B. 0
- C. 01
- D. 10

6. 某计数器的状态转换图如图 3 所示，其该计数器的模为（ ）。

- A. 三
- B. 四
- C. 五
- D. 八

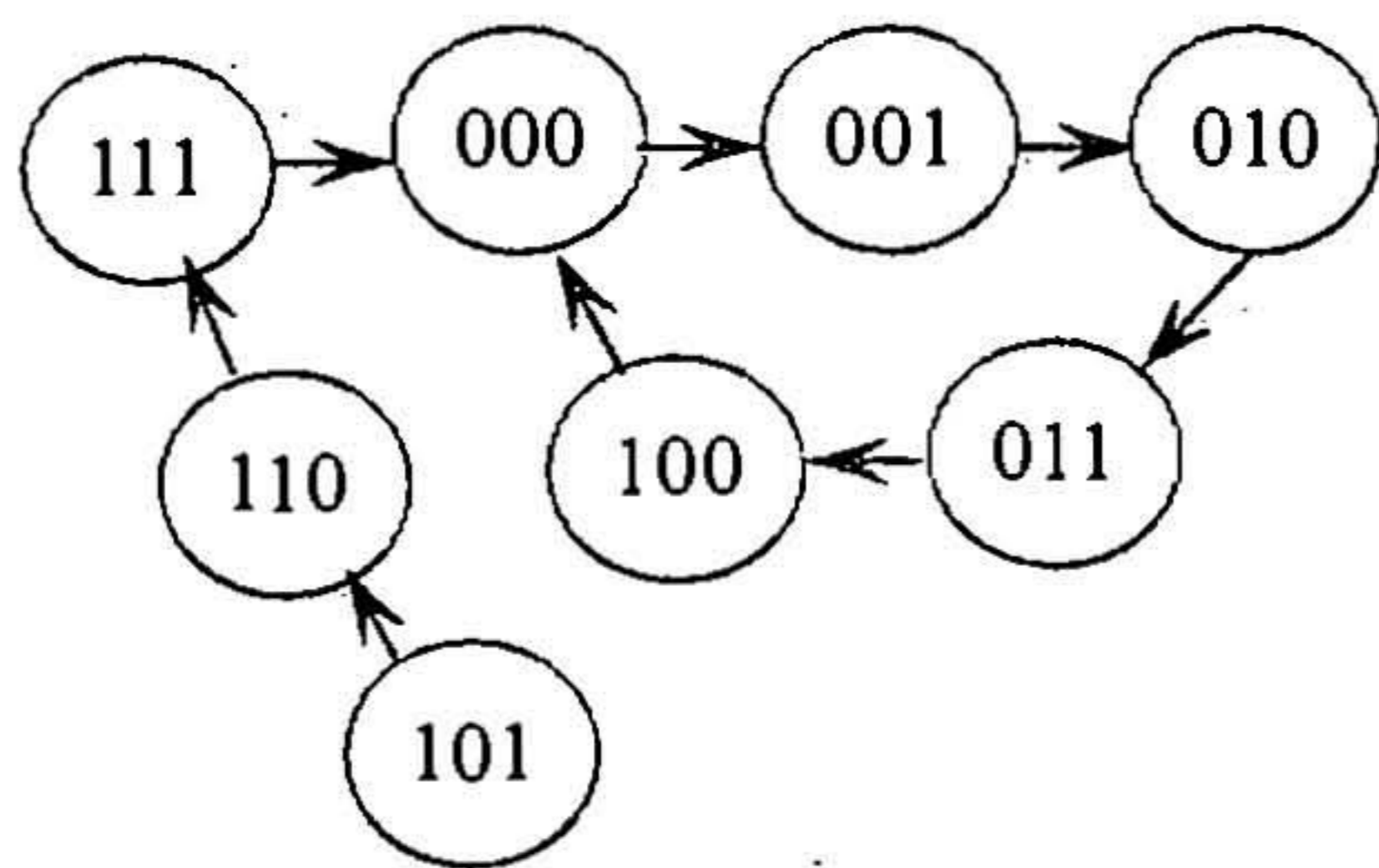


图 3

7. 若要将一异或门当作反相器（非门）使用，则输入端 A、B 端的连接方式是（ ）。
- A. A 和 B 并联使用  
 B. A 或 B 中有一个接“0”  
 C. A 或 B 中有一个接“1”  
 D. 不能实现

三、只用一片 4 选 1 数据选择器实现逻辑函数  $F = A \cdot B + C \cdot D + (B \oplus C)'$ 。  
 （不允许用逻辑门电路辅助，输入只提供原变量，要求写出设计过程）（9 分）

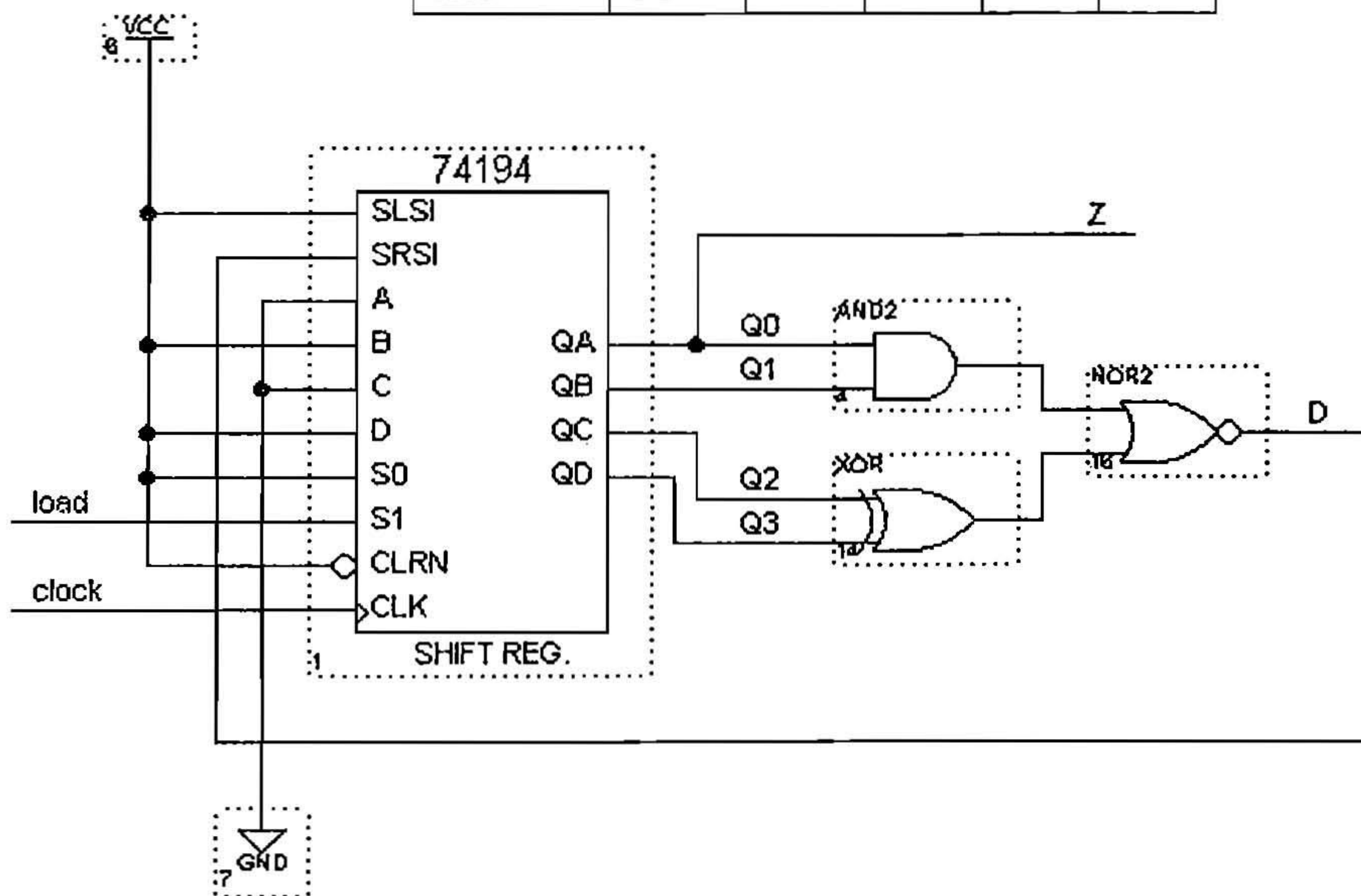
四、只用 4 个 D 触发器，不用其他部件，设计一个 4 位行波降序计数器。（10 分）

五、分析下面的电路：

1. 写出反馈函数 D 的表达式；（5 分）
2. 4 位通用移位寄存器 74194 的功能表如下，完成时序图，说明电路的功能。（10 分）

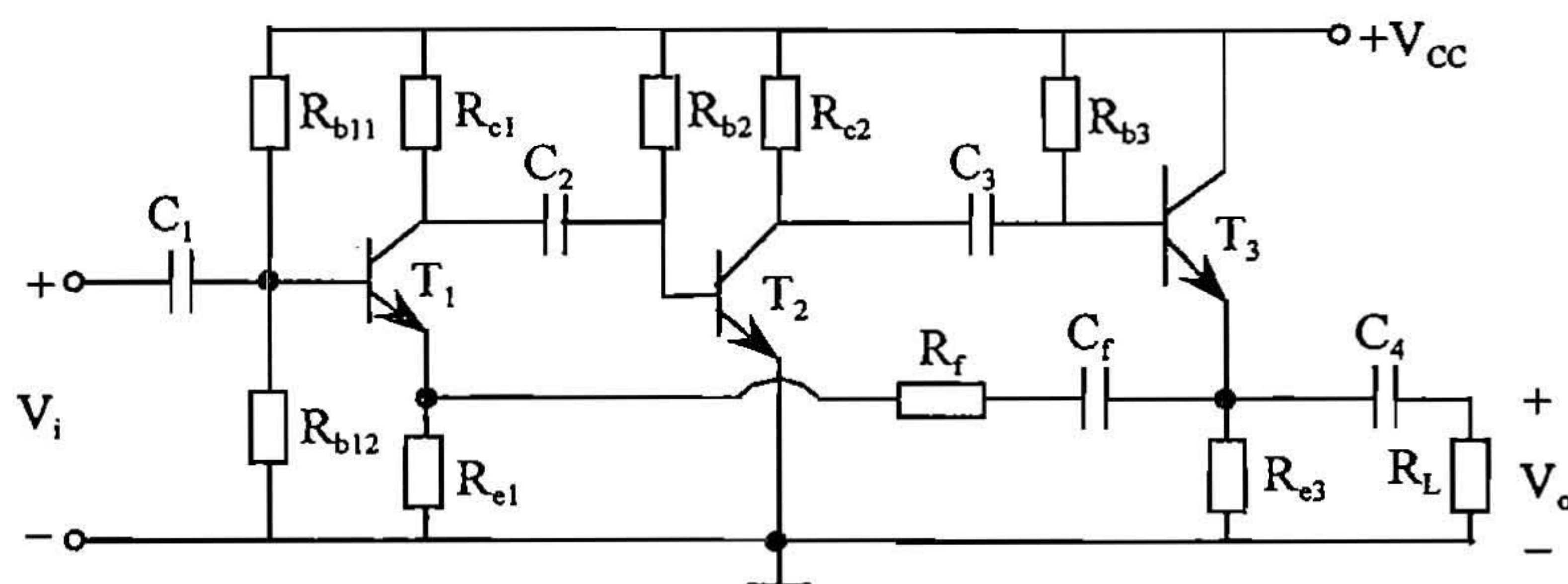
Function table for 74194:

	inputs	Next state			
function	S1S0	QA*	QB*	QC*	QD*
Hold	0 0	QA	QB	QC	QD
Shift right	0 1	SRSI	QA	QB	QC
Shift left	1 0	QB	QC	QD	SLSI
load	1 1	A	B	C	D

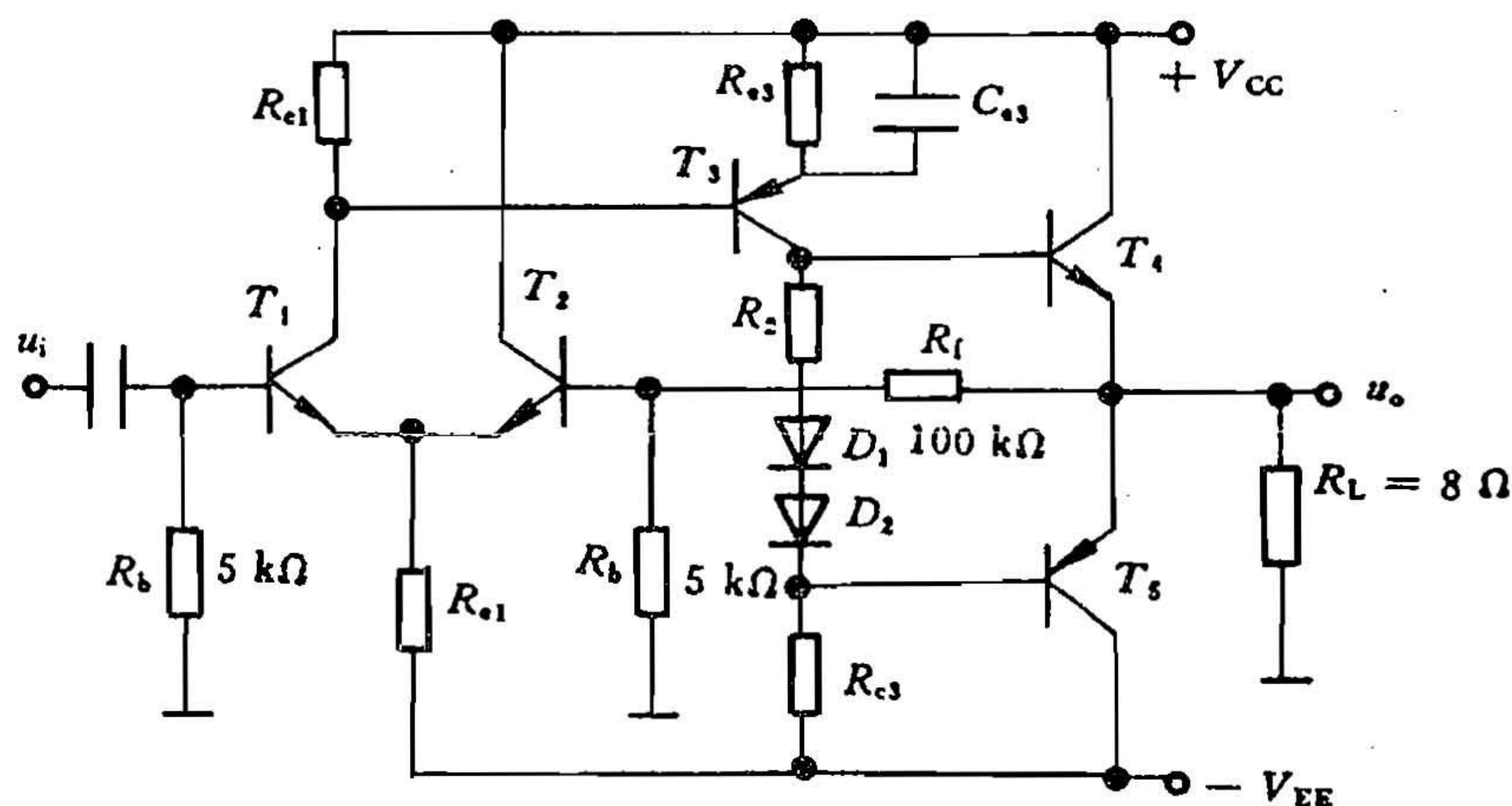


### 模拟电路 (75 分)

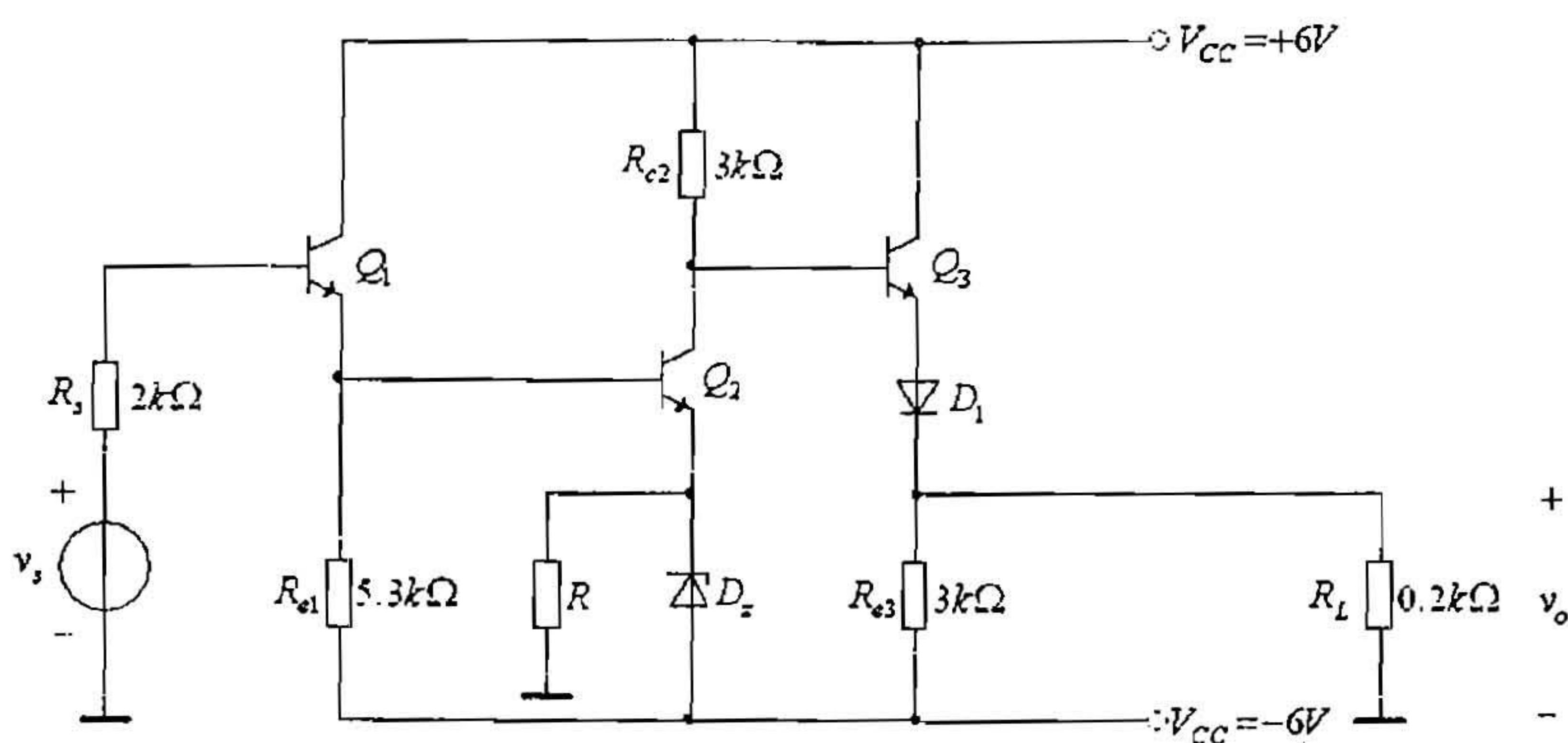
一、(6分)分析下列两电路输出电压  $V_o$  与输入电压  $V_i$  的相位关系(同相或反相)。  
 电路 1:  $V_o$  与  $V_i$  相位关系为 ( )。



电路 2:  $u_o$  与  $u_i$  相位关系为 ( )。

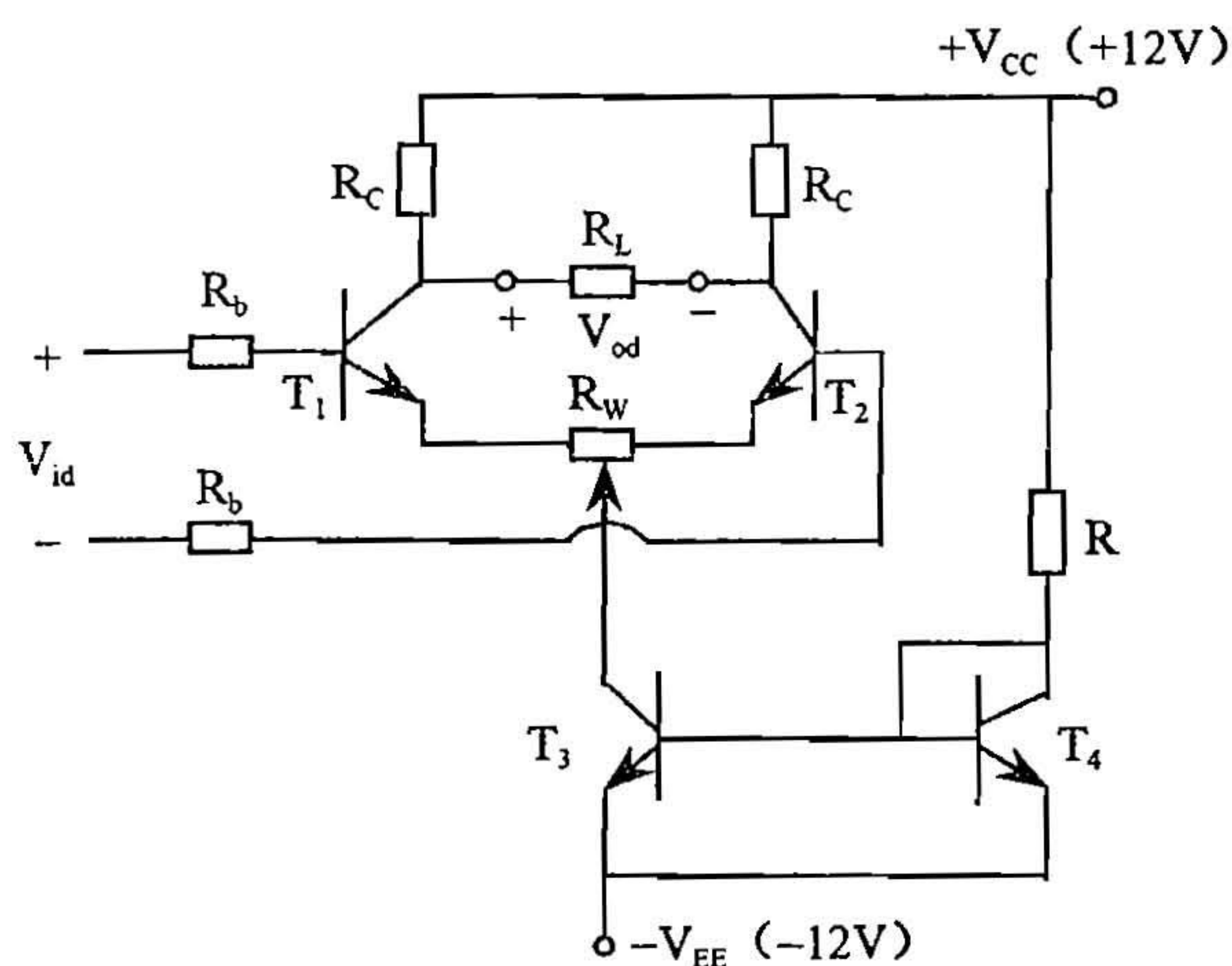


二、(6分)电路如图所示。图中所有晶体管均为硅管，三极管的  $\beta=100$ ，稳压二极管  $D_Z$  的稳定电压  $V_Z=2V$ 。设静态时输出端直流电压为零，求中间级的静态工作点  $Q_2$  ( $I_{CQ2}$ 、 $V_{CEQ2}$ )。



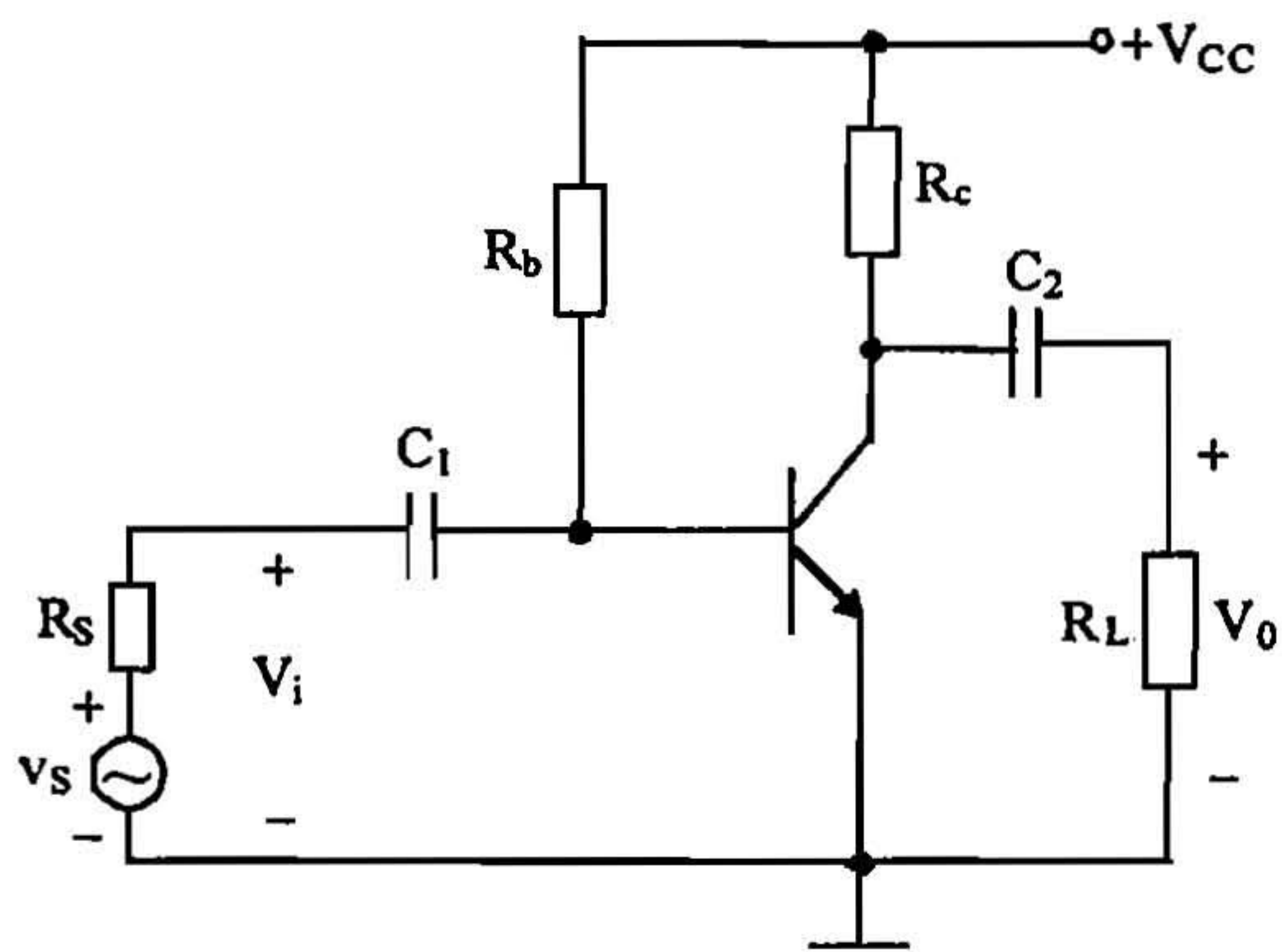
三、(15 分) 如图恒流源差动放大电路理想对称。已知  $\beta = 99$ ,  $r_{be} = 26.2k\Omega$ ,  $R_w = 300\Omega$ ,  $R_b = 500\Omega$ ,  $R_C = 15k\Omega$ ,  $R_L = 30k\Omega$ 。

- 1、 画出差模等效电路。
- 2、 计算差模电压增益  $A_{vd} = \frac{V_{od}}{V_{id}}$  和差模输入电阻  $R_{id}$



四、(10 分) 电路如下，设  $R_b = 475k\Omega$ ,  $R_C = R_L = 5k\Omega$ ,  $V_{CC} = 12V$ ,  $V_{BE} = 0.6V$ ,  $\beta = 50$ ,  $V_{CES} = 0.3V$ , 忽略管子输出电阻  $r_{ce}$ 。

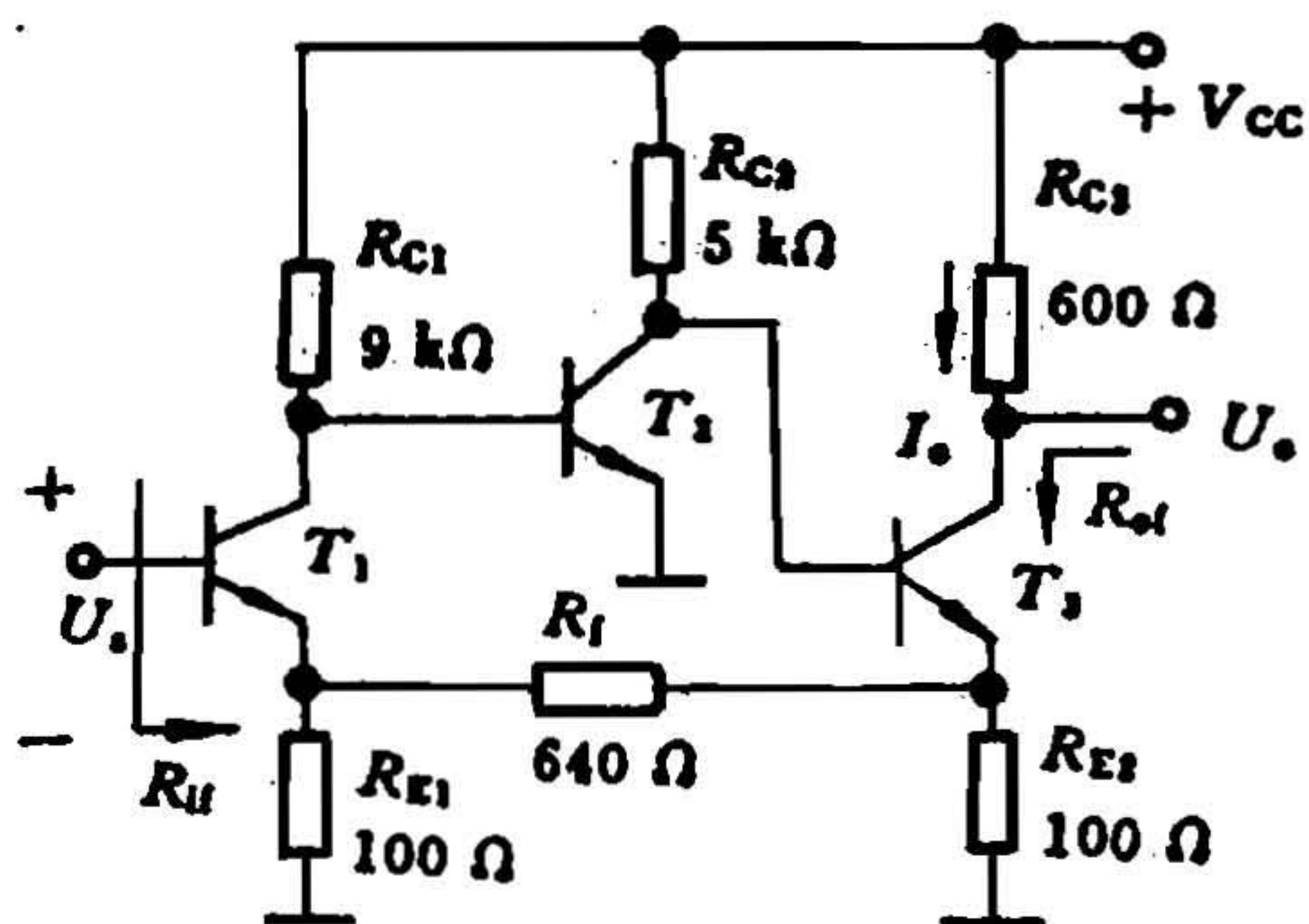
- (1) 求出电路最大不失真输出电压幅度  $V_{om}$ ;
- (2) 用短路时间常数法写出电路下限截止频率  $f_L$  表达式。



五、(20分) 写出下列两电路反馈组态和反馈系数 B。

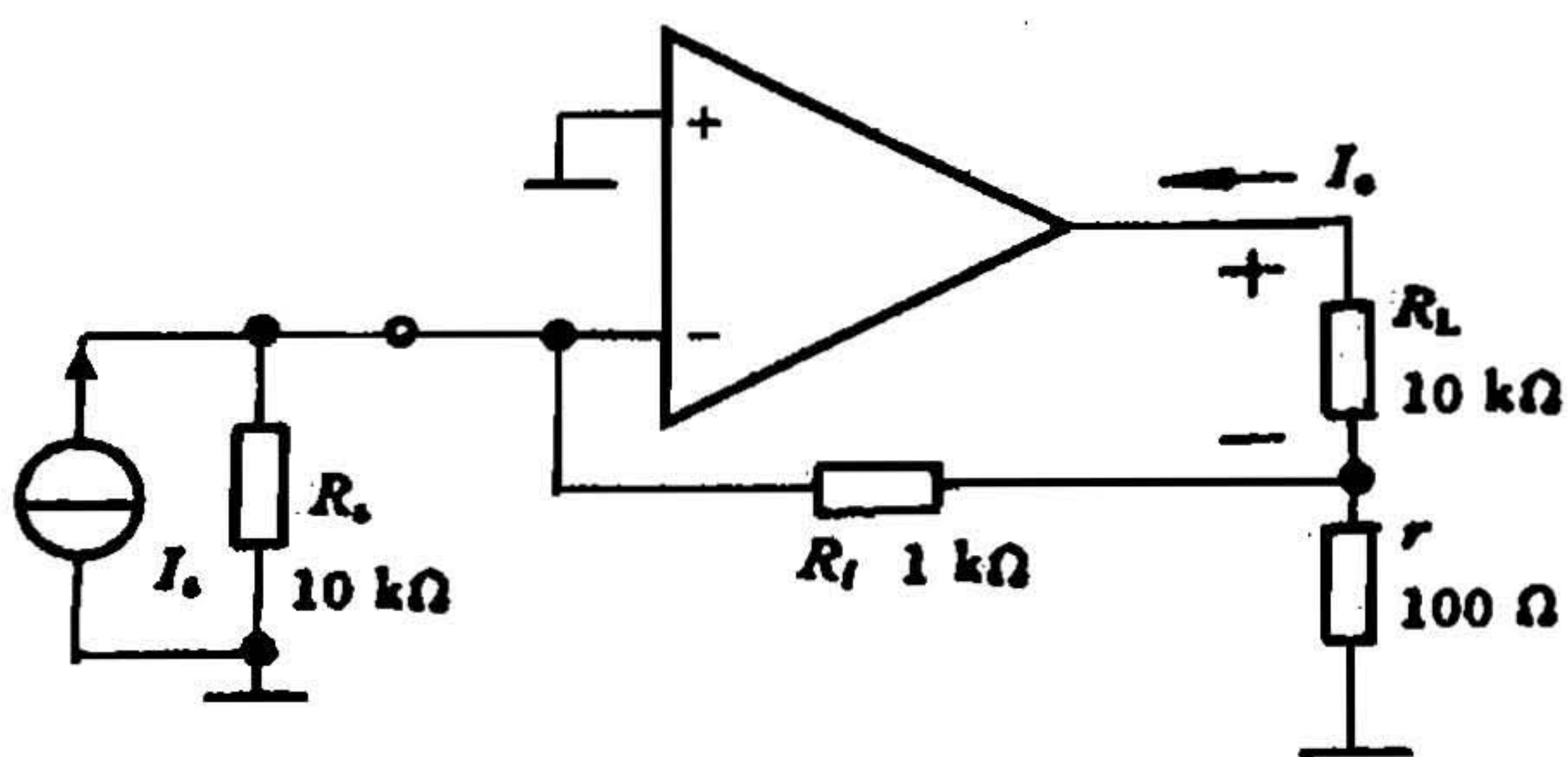
电路 1: 反馈组态为 (      );  $B = ( \quad )$ 。

(要求写出分析过程)。



电路 2: 反馈组态为 (      );  $B = ( \quad )$ 。

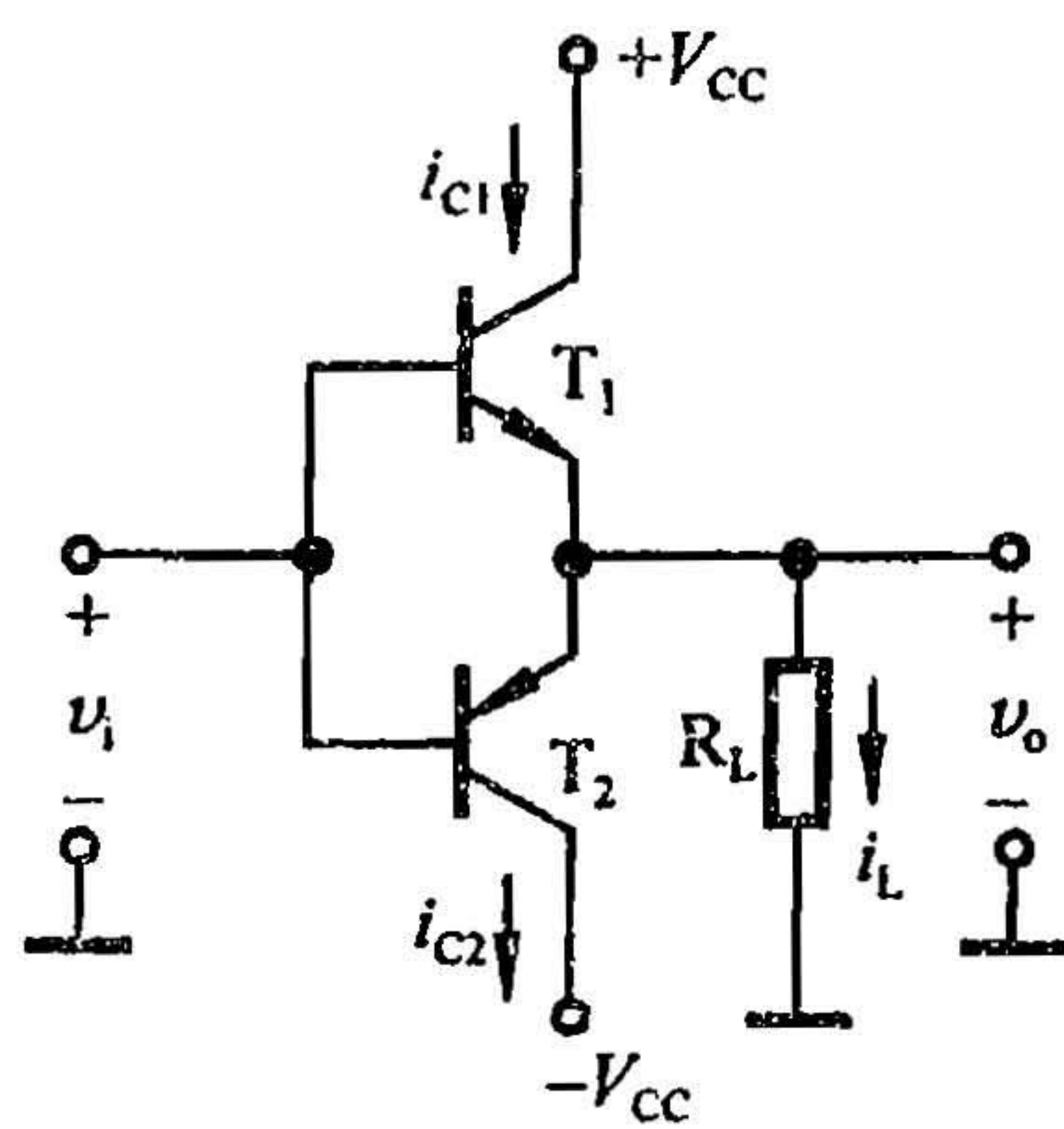
(要求写出分析过程)。



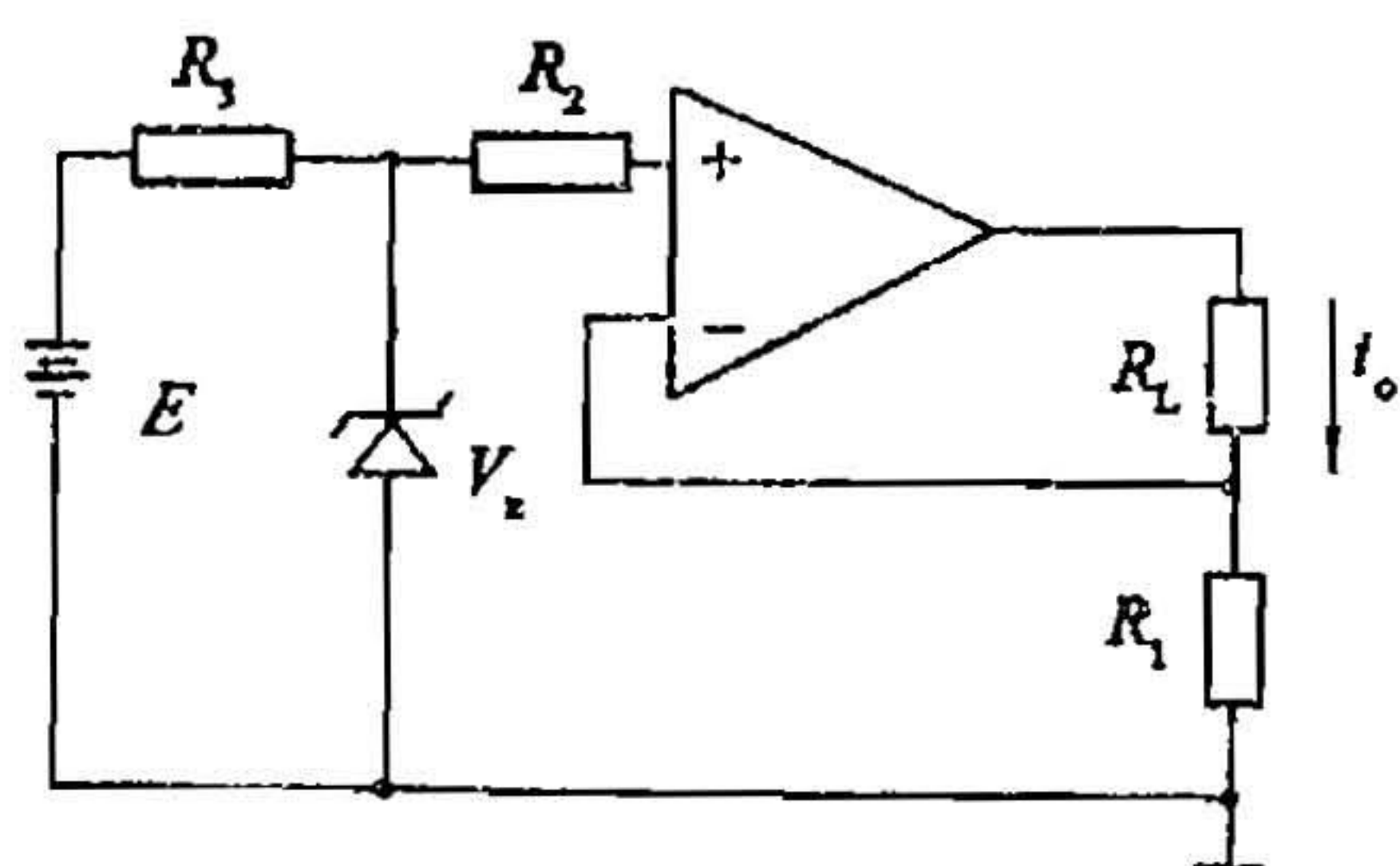
六、(8分)  $R_L = 16\ \Omega$ , 要求最大输出功率为  $8\text{ W}$ , 三极管的饱和压降忽略不计。

(1) 电源电压  $V_{CC}$  应为多少?

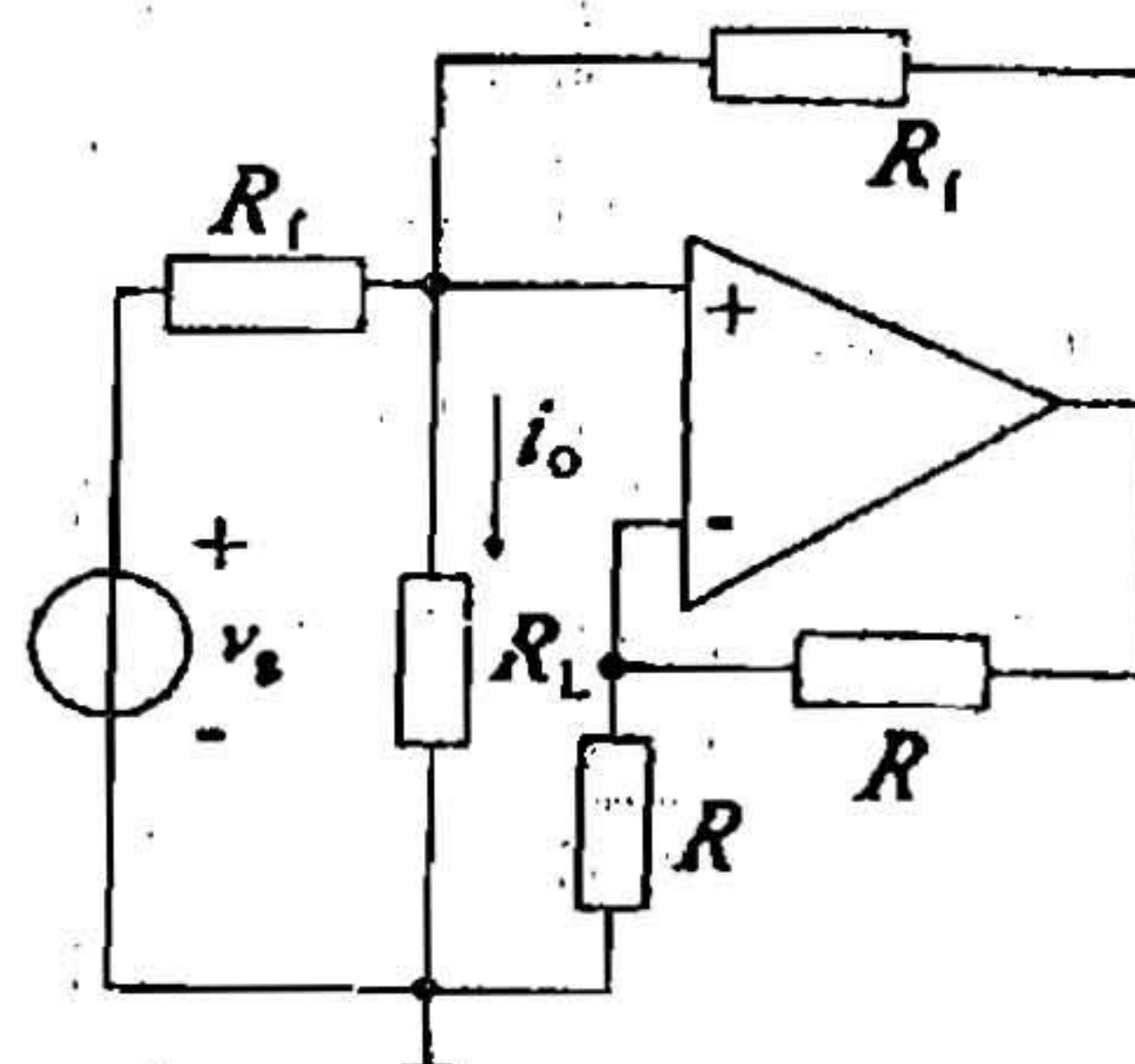
(2) 如何选管子  $P_{CM}$ ?



七、(10分) 用理想运放分析法写出电路输出电流  $i_o$  表达式。



(a)



(b)