

电子科技大学

2011 年攻读硕士学位研究生入学试题

考试科目：828 数字电路

注：所有答案必须写在答题纸上，做在试卷或草稿纸上无效

一、选择题（每题只有一个最合适的答案，多选不得分。共 10 小题，每小题 2 分，小计 20 分）。

1、设 $A_{补} = (1*****)$, $B_{补} = (0*****)$, $C_{补} = (1*****)$, 在下列 8 位补码符号数的运算中，可能产生溢出的是_____。（注：*代表任意的 0 或 1）

- (a) $(A+B)$ (b) $(A-C)$ (c) $(B+C)$ (d) $(B-C)$

2、已知 $F = A'BC + C'D$, 下列中的_____可以肯定使 $F=1$ 。

- (a) $C=1, D=0$; (b) $B=1, C=1$; (c) $A=0, BC=1$; (d) $BC=1, D=1$ 。

3、一个 8 位二进制减法计数器，初始状态为 00000000，问经过 324 个输入脉冲后，此计数器的状态为_____。

- (a) 01000010 (b) 10111100 (c) 01000101 (d) 10111101

4、欲用移位寄存器产生序列信号 1101010，则至少需要_____级触发器。

- (a) 6 (b) 3 (c) 4 (d) 5

5、逻辑函数 $F1 = \prod_{ABCD}(0, 1, 3, 6, 8, 10, 11, 12, 13, 15)$ 和 $F2 = \prod_{ABCD}(1, 6, 8, 10, 11, 13)$ 之间满足_____关系。

- (a) 相等 (b) 对偶 (c) 香农展开 (d) 反演

6、若函数 $F(A, B, C) = A \oplus B \oplus C$, 则与该函数逻辑功能相同的函数是_____。

- (a) $F(A, B, C) = A' \oplus B' \oplus C$ (b) $F(A, B, C) = (A \oplus B)' \oplus C$
(c) $F(A, B, C) = (A \oplus B \oplus C)'$ (d) $F(A, B, C) = A' \oplus B' \oplus C'$

7、欲实现 12 个输入 4 个输出的逻辑函数，需要用到的 EPROM 类型可能是_____。

- (a) 8192×16 (b) 12×4 (c) 4096×4 (d) 4096×16

8、欲设计对两个输入 X 和 Y 同时计数的电路，当 X 和 Y 输入 1 的个数和为 3 的整数倍时输出为 1，否则输出为 0。则该电路是_____。

- (a) 米里型 (Mealy) 时序逻辑电路 (b) 摩尔型 (Moore) 时序逻辑电路

(c) 组合逻辑电路 (d) 既不是摩尔型 (Moore) 也不是米里型 (Mealy) 时序逻辑电路

9、移位寄存器由 8 级触发器组成, 用它构成的环形计数器具有_____种有效状态; 用它构成的扭环计数器具有_____种有效状态, 构成线性反馈移位寄存器具有_____种有效状态。

(a) 16, 8, 4 (b) 4, 8, 15 (c) 8, 8, 127 (d) 8, 16, 255

10、十进制数 $(726)_{10}$ 的 2421BCD 码是_____。

(a) $(110100101100)_{2421BCD}$ (b) $(011110000110)_{2421BCD}$
(c) $(110110000110)_{2421BCD}$ (d) $(011100100110)_{2421BCD}$

二、填空题 (共 15 个空, 每空 2 分, 小计 30 分)

1、 $(100101010011.0110)_{8421BCD} = (\rule{1cm}{0.4pt})_{16} = (\rule{1cm}{0.4pt})_{\text{Gray}}$ (即格雷码)。要求转换后误差 $\varepsilon < 10^{-2}$ 。

2、符号数 $(-1010.01)_2$ 对应的 8 位二进制补码是 $(\rule{1cm}{0.4pt})$; 用补码表示符号数, 10 位二进制补码能表示十进制整数的个数是为 $(\rule{1cm}{0.4pt})$ 个。

3、函数 $F = A'B' + (CD)'$ 的反函数是 $(\rule{1cm}{0.4pt})$ 。

4、在某种进制中算数运算 $23+44+14+32=223$ 是正确的, 则该运算中的基数是 $(\rule{1cm}{0.4pt})$ 。

5、锁存器和触发器的最大区别是: $(\rule{1cm}{0.4pt})$ 只在时钟信号的有效边沿改变其输出状态。

6、或非门组成的基本 RS 触发器的特性方程是 $(\rule{1cm}{0.4pt})$, 约束条件是 $(\rule{1cm}{0.4pt})$, JK 触发器的特性方程是 $(\rule{1cm}{0.4pt})$ 。

7、某集成电路芯片, 查手册知其最大输出低电平 $V_{OLmax}=0.4V$, 最大输入低电平 $V_{ILmax}=0.8V$, 最小输出高电平 $V_{OHmin}=2.6V$, 最小输入高电平 $V_{IHmin}=2.0V$, 则其高电平噪声容限等于 $(\rule{1cm}{0.4pt})$, 低电平噪声容限等于 $(\rule{1cm}{0.4pt})$ 。

8、一个 12 位数模转换器 (DAC) 的最小输出电压增量为 $0.002V$, 当输入代码为 110111101011 时, 输出电压 $V_0 = (\rule{1cm}{0.4pt}) V$ 。

9、已知某电路的输出 F 对应输入 A、B、C 的波形如图 1 所示, 该电路对应逻辑函数的最简积之和表达式为 $(\rule{1cm}{0.4pt})$ 。

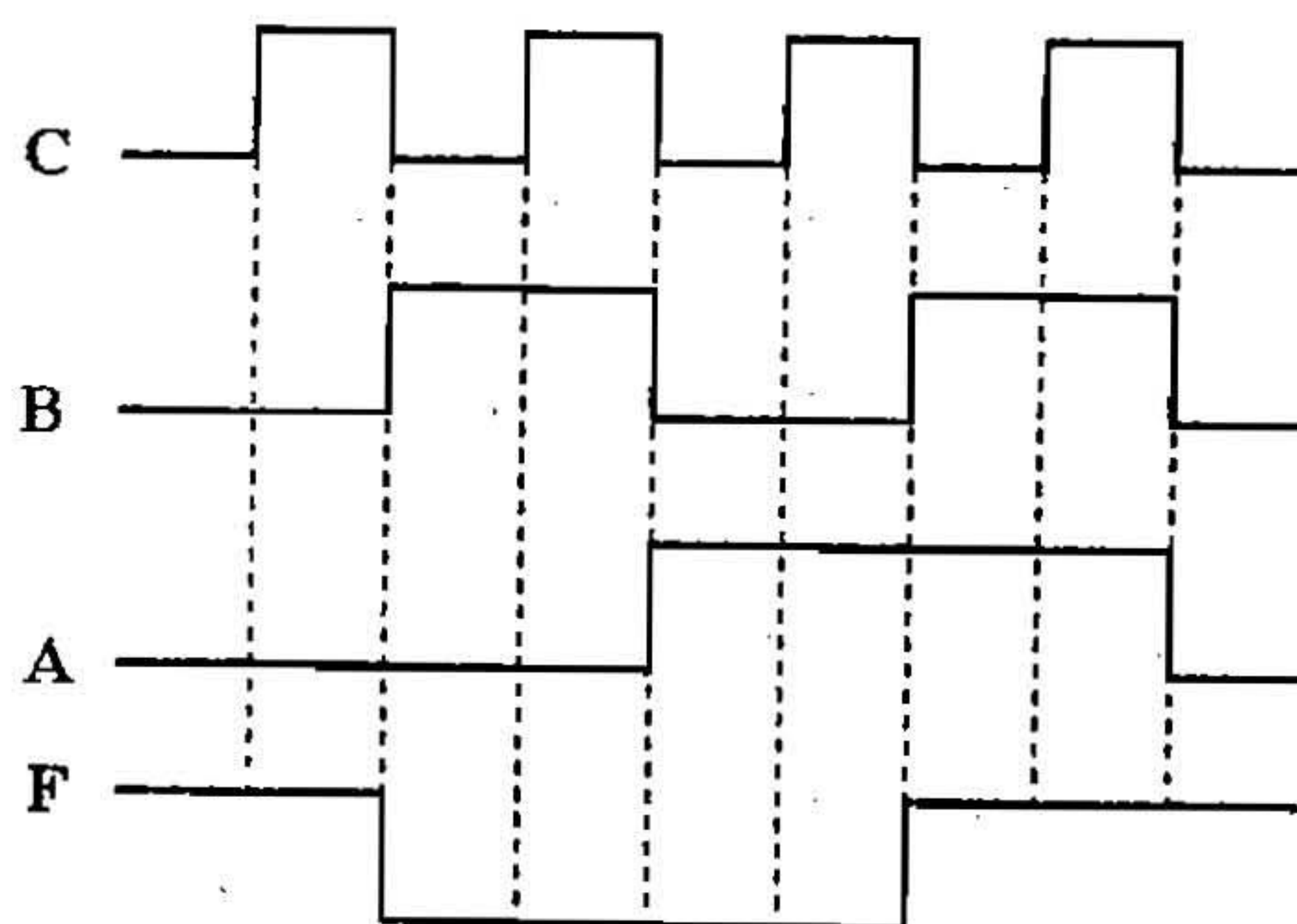


图 1 题二 (9) 图

10、用卡诺图化简逻辑函数 $F(A,B,C,D) = \sum m(0,4,7,11,15) + \sum d(1,5,8,9,10,12,13,14)$ 的最简与或表达式为 $(\rule{1cm}{0.4pt})$ 。

三、分析如图 2 所示组合逻辑电路, 要求

- (1) 写出输出 F 的逻辑表达式;
- (2) 说明电路的逻辑功能;

(3) 用最简逻辑电路实现 F (要求画出电路图)。(12 分)

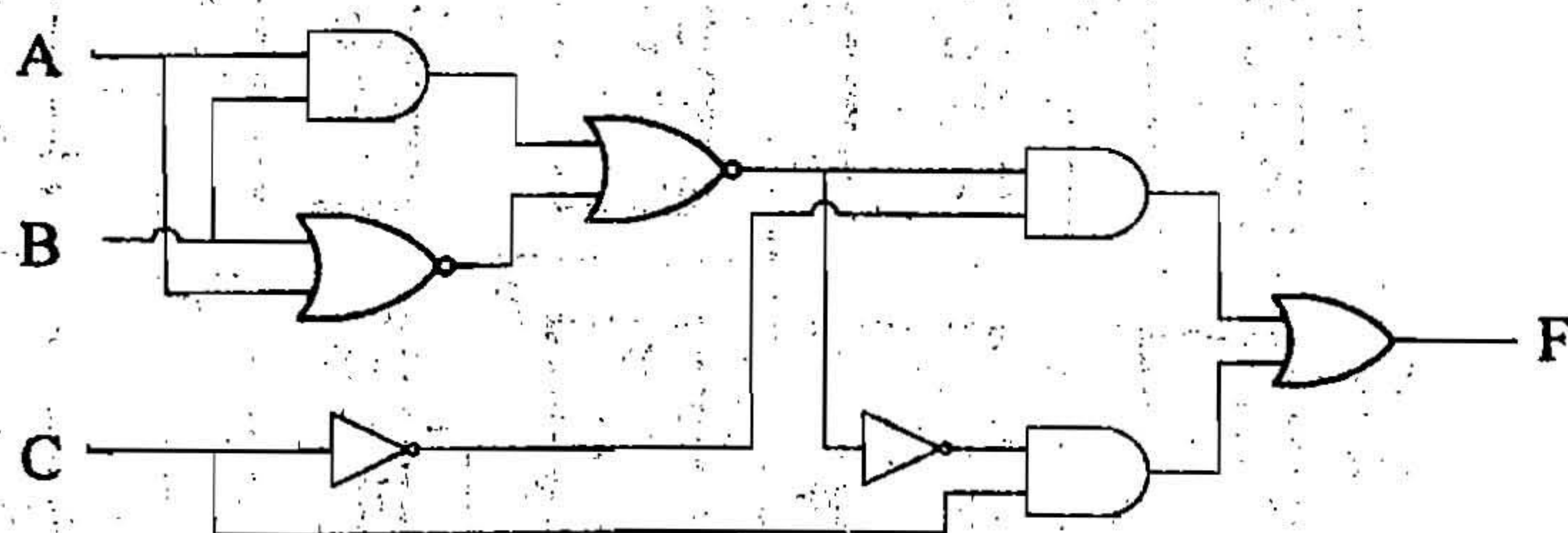


图 2 题三图

四、试用卡诺图法化简逻辑函数

$$Y(A_3A_2A_1A_0) = \sum(0, 1, 4, 5, 12, 13, 14, 15)$$

分析此函数是否存在逻辑险象。若有, 则采用增加冗余项的方法, 用与非门构成相应的电路(要求画出逻辑电路图)。(12 分)

五、一把密码锁有三个按键, 分别为 A、B、C。当三个键都不按下时, 锁打不开, 也不报警; 当只有一个键按下时, 锁不打开但发出报警信号; 当有两个键同时按下时, 锁打开, 不报警; 当三个键同时按下时, 锁被打开, 但要报警。试设计此逻辑电路, 要求分别用以下集成电路芯片实现:

(1) 一个双 4 选 1 数据选择器 74HC153 和一个非门;

(2) 一个 3 线—8 线译码器 74HC138 和两个与非门。

74HC153 和 74HC138 的逻辑符号如图 3 所示。(15 分)

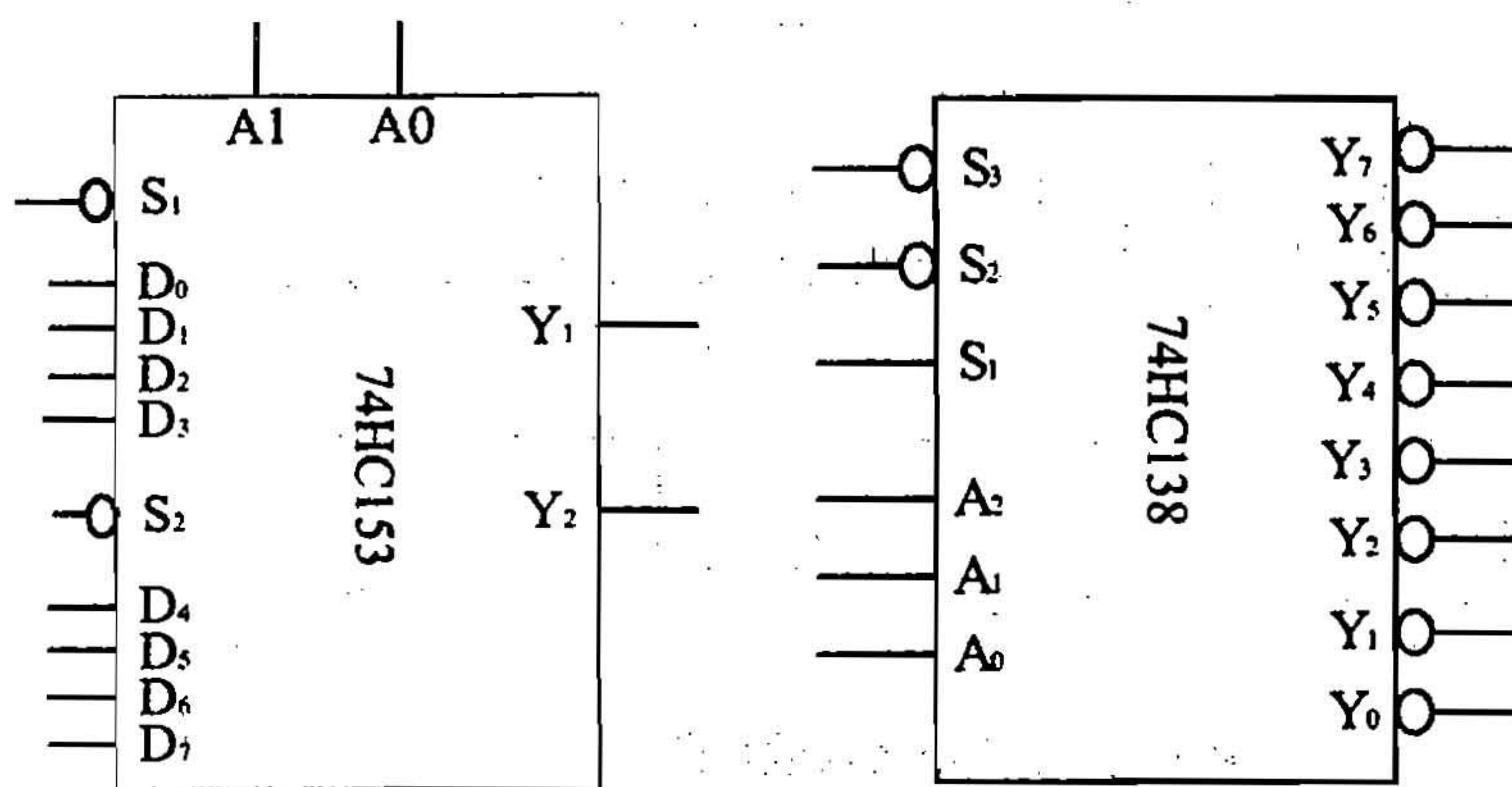


图 3 74HC153 和 74HC138 的逻辑符号

六、如图 4 所示电路中, 若两个移位寄存器中的原始数据分别为 $A_3A_2A_1A_0=1001$, $B_3B_2B_1B_0=0011$, $C_1=0$, 试问经过 4 个 CP 信号作用以后两个寄存器中的数据如何? 要求列出每个时钟作用后触发器的状态和加法器的输出, 并说明这个电路完成的逻辑功能。(12 分)

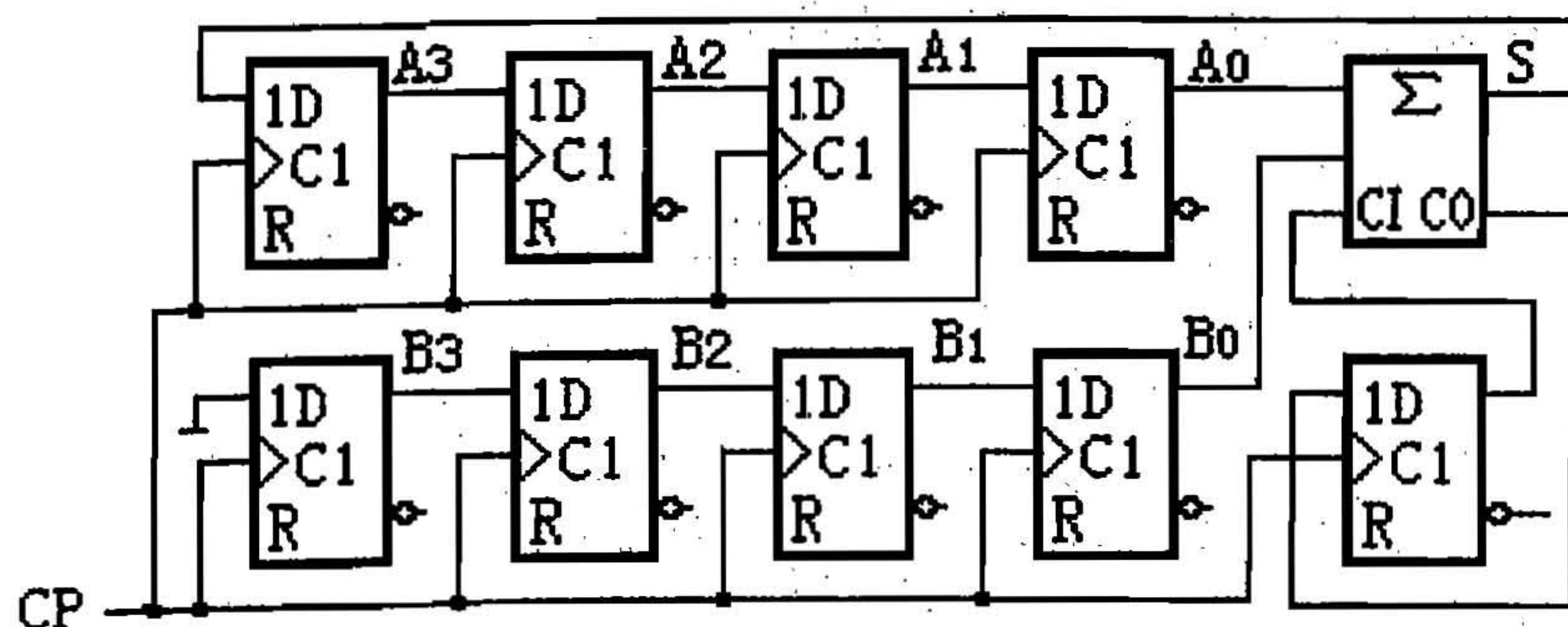


图 4 题六电路图

七、试画出如图 5 所示电路在一系列 CP、 $R_D L$ 信号作用下 Q_1 、 Q_2 、 Q_3 的输出波形，并说明 Q_1 、 Q_2 、 Q_3 输出信号的频率与 CP 信号频率之间的关系。(10 分)

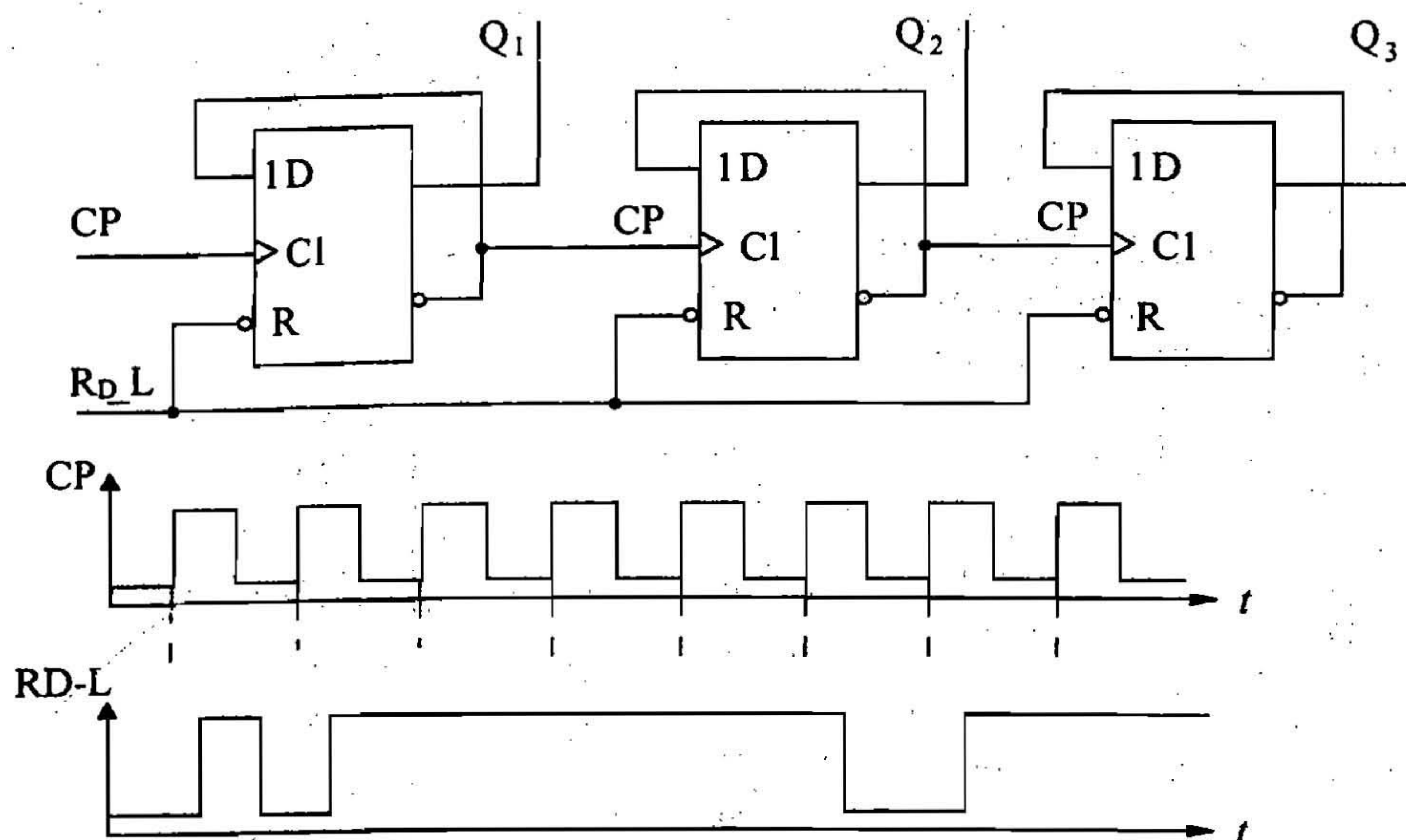


图 5 题七电路图与波形图

八、图 6 所示电路是用二十进制优先编码器 74147 和同步十进制计数器 74160 组成的可控分频器，试说明当输入控制信号 A 、 B 、 C 、 D 、 E 、 F 、 G 、 H 、 I 分别为低电平时，由 Y 端输出的脉冲频率各为多少。已知 CP 端输入脉冲的频率为 10kHz。优先编码器 74LS147 的功能表见表 1。(12 分)

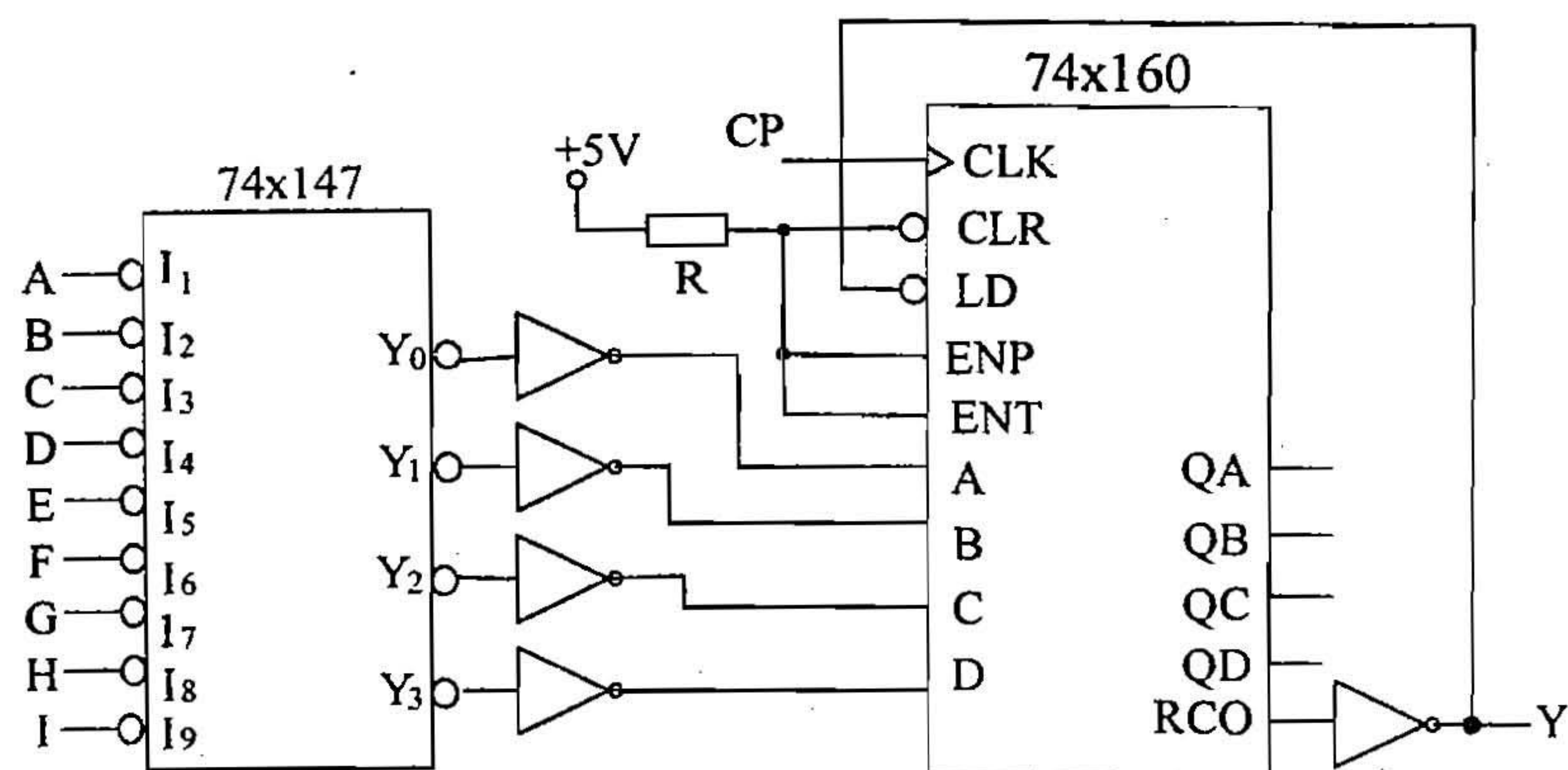


图 6 题八电路图

表 1 优先编码器 74LS147 的功能表

输 入									输 出			
$\bar{I}_1$	$\bar{I}_2$	$\bar{I}_3$	$\bar{I}_4$	$\bar{I}_5$	$\bar{I}_6$	$\bar{I}_7$	$\bar{I}_8$	$\bar{I}_9$	$\bar{Y}_3$	$\bar{Y}_2$	$\bar{Y}_1$	$\bar{Y}_0$
1	1	1	1	1	1	1	1	1	1	1	1	1
×	×	×	×	×	×	×	×	0	0	1	1	0
×	×	×	×	×	×	×	0	1	0	1	1	1
×	×	×	×	×	×	0	1	1	1	0	0	0
×	×	×	×	×	0	1	1	1	1	0	0	1
×	×	×	×	0	1	1	1	1	1	0	1	0
×	×	×	0	1	1	1	1	1	1	0	1	1
×	×	0	1	1	1	1	1	1	1	1	0	0
×	0	1	1	1	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1	0

九、试分析图 7 所示电路的计数顺序。74x169 是 4 位二进制可逆计数器，当加法计数到 15 或减法计数到 0 时，RCO 的输出置数。要求列出状态转移表或画出状态转移图，并分别分析四位和低三位的状态转移序列。（15 分）

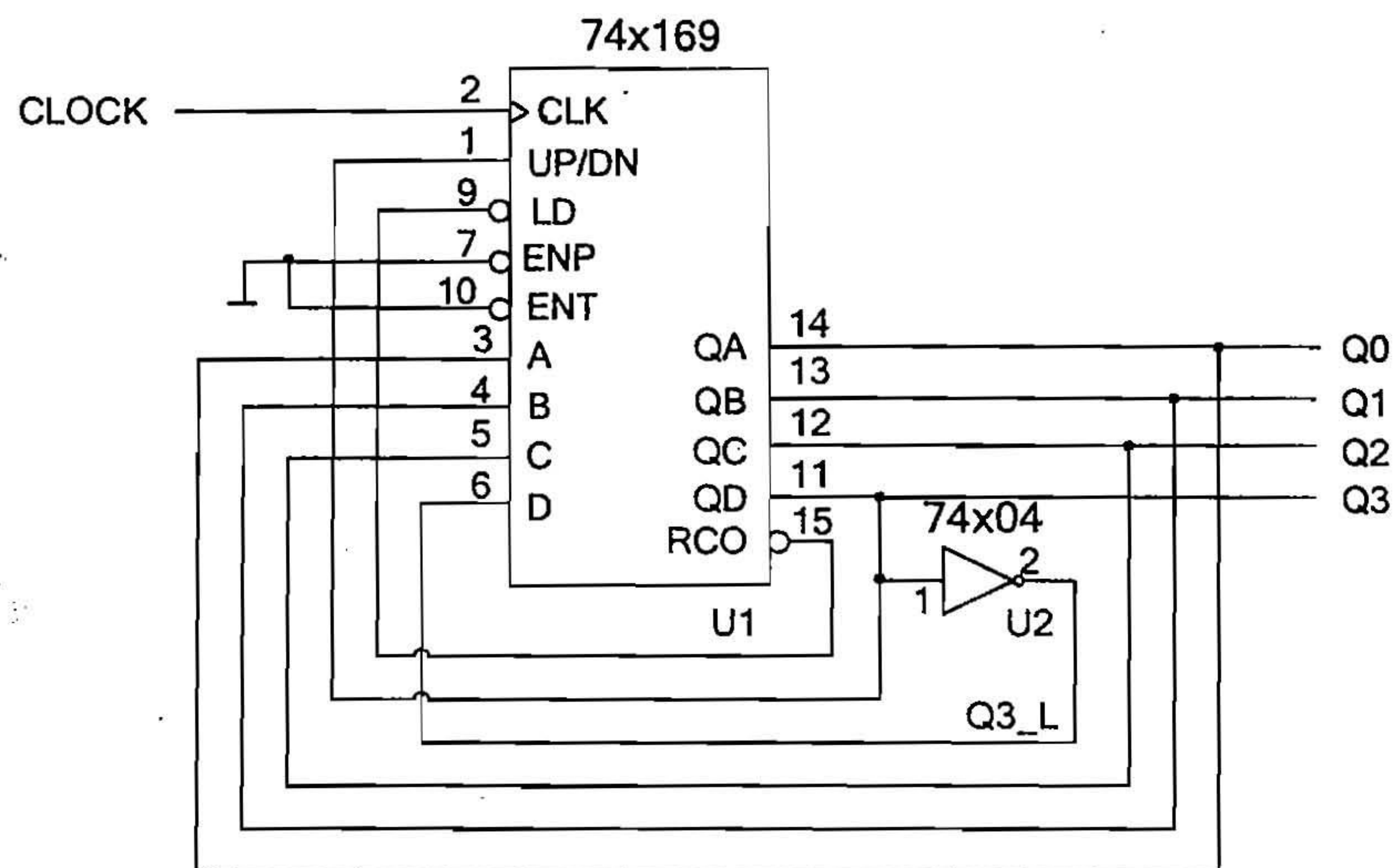


图 7 题九的电路图

十、设计一个灯光控制逻辑电路。要求红、绿、黄三种颜色的灯在时钟信号作用下按表 2 规定的顺序转换状态。表中的 1 表示“亮”，0 表示“灭”。试采用一片 4 位二进制加法计数器 74x163 和两片双 4 选 1 数据选择器 74LS153 中规模集成电路芯片和必要的门电路实现，要求电路能自启动。(12)

表 2 灯光控制逻辑顺序转换表

CP 顺序	红 黄 绿	CP 顺序	红 黄 绿
0	000	4	111
1	100	5	001
2	010	6	010
3	001	7	100

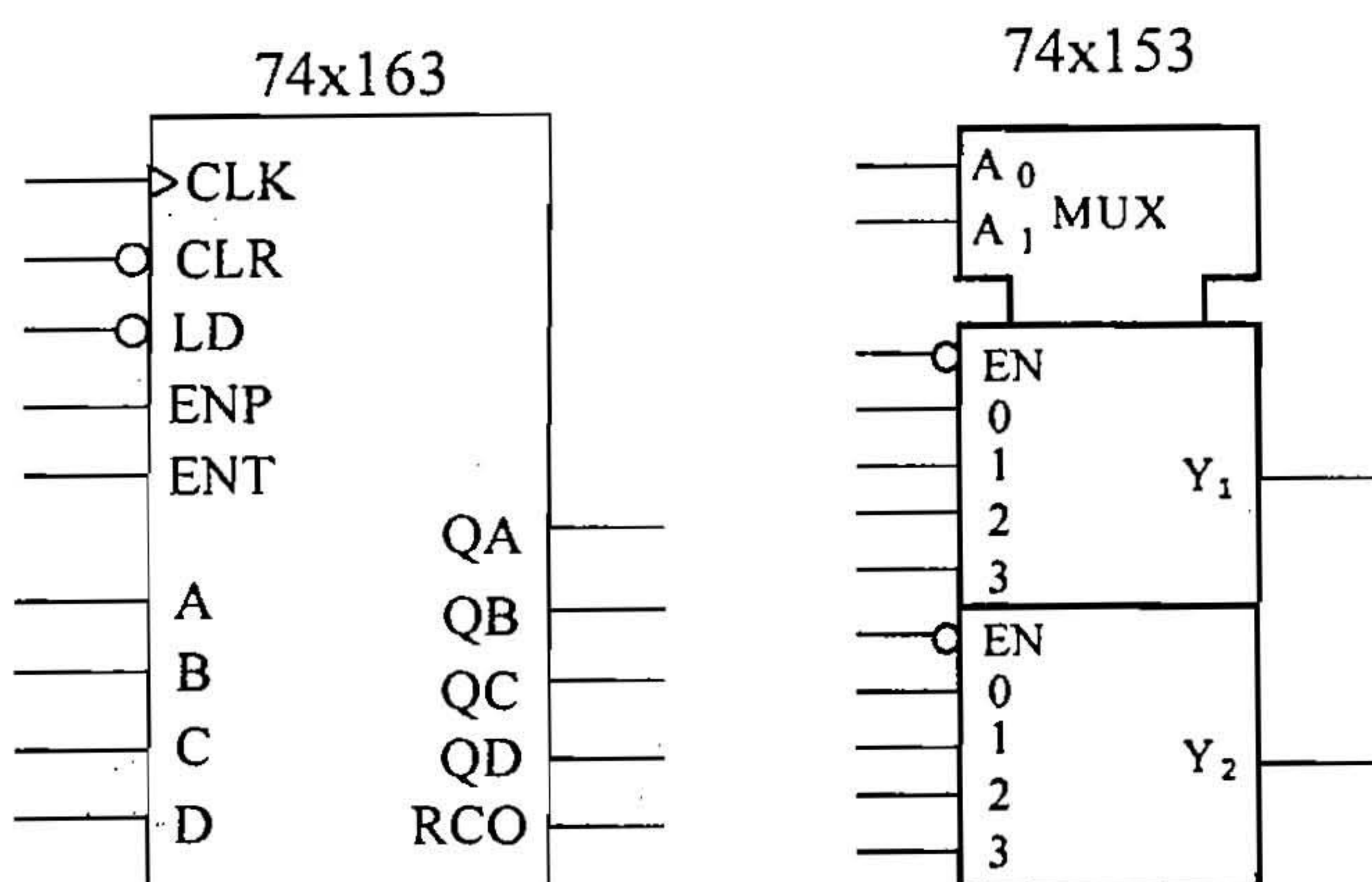


图 8 题十的芯片逻辑符号