

机密★启用前

重 庆 邮 电 大 学

2009 年攻读硕士学位研究生入学考试试题

科目名称: 《数字电路与逻辑设计》A

科目代码: 807

考生注意事项

- 1、答题前,考生必须在答题纸指定位置上填写考生姓名、报考单位和考生编号。
- 2、所有答案必须写在答题纸上,写在其他地方无效。
- 3、填(书)写必须使用蓝(黑)色字迹钢笔、圆珠笔或签字笔。
- 4、考试结束,将答题纸和试题一并装入试卷袋中交回。
- 5、本试题满分 150 分,考试时间 3 小时。

2009/10/13 12:38

重庆邮电大学 2009 年攻读硕士学位研究生入学考试试题

一、填空题 (每个空 2 分, 共 20 分)

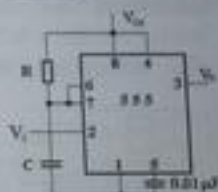
1. $(A \oplus B)_{10} = (7)_{10} \oplus (3)_{10} = ()_{10}$ 转换为2. 常用的半导体存储器有 ? , ? , ? 。3. 由一片 4 位集成移位寄存器 CT74194 所构成的
循环计数器的模值是 ? , 扭环计数
器的模值是 ? 。4. 如图 1 所示是由 555 集成定时器构成的电
路, 该脉冲单元电路的名称是 ? , 该
电路的最主要应用是 ? , 该电路的最
重要参数是 ? 。

图 1

二、简答题 (每小题 2 分, 共 20 分)

1. 试写出抗干扰能力最强的编码名称, 当时序电路采用该编码时, 可以有效防止波形出现毛刺。
2. 试画出 CMOS 传输门的逻辑符号。
3. 试列出一位全减器的真值表, 假设 A 为被减数, B 为减数。
4. 3 线-8 线译码器 CT74138 的输出是低电平有效, 当地址输入 $A_2 A_1 A_0 = 011$ 时, 试写出输出 $\bar{Y}_0, \bar{Y}_1, \bar{Y}_2, \bar{Y}_3, \bar{Y}_4, \bar{Y}_5, \bar{Y}_6, \bar{Y}_7$ 的值。
5. 试写出 TTL 与非门的开门电阻和关门电阻值。
6. 试写出两种 TTL 或非门多余输入端的连接方法。
7. 试写出 n 变量函数最小项的相邻最小项的个数。
8. 已知函数 $F = AB + \bar{A}C$, 试写出 F 的与或非式。
9. 要构成容量为 $4K \times 8$ 的 RAM, 需要容量为 256×4 的 RAM 芯片数量是多少?
10. 与 555 定时器构成的自激多谐振荡器相比, 石英晶体振荡器最大的优点是什么?

三、逻辑函数化简题 (每小题 6 分, 共 12 分)

1. 用公式法化简逻辑函数, 写出其最简与或表达式。

$$F = \overline{(A \oplus B)(B \oplus C)} \cdot \overline{A + B + A + C}$$

注: 所有答案必须写在答题纸上, 试卷上作答无效!

第 2 页 (共 3 页)

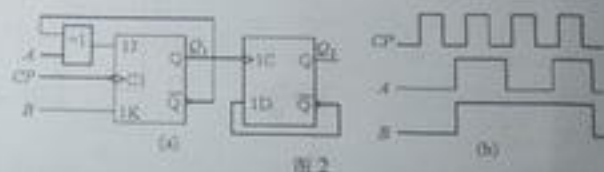
2009/10/13 12:38

2. 用卡诺图化简逻辑函数, 写出其最简或与表达式。

$$F = \overline{A} \overline{B} C + ABC + \overline{A} \overline{B} C D, \text{ 约束条件: } A \oplus B = 0$$

四、触发器应用题 (第 1 小题 12 分, 第 2 小题 6 分, 共 18 分)

1. 图 2 (a) 所示边沿 D 触发器组成的电路中, CP、A、B 的波形如图 2 (b) 所示, 试画出触发器的输出 Q_1 、 Q_2 的波形, 设初始状态均为 0。



2. 选择与非门, 将 D 触发器转换成 JK 触发器, 画出转换电路图, 并写出 JK 触发器的特征方程。

五、综合应用题 (每小题 16 分, 共 80 分)

1. 分析图 3 所示 3 线-8 线译码器 CT74138 组成的电路, 写出电路输出 F 和 H 的逻辑函数表达式, 说明它的逻辑功能。CT74138 功能表见卷末附录。
2. 分析图 4 所示由集成十进制异步计数器芯片 CT7490 构成的电路, 列出状态转移表, 并说明电路模值。CT7490 功能表见卷末附录。

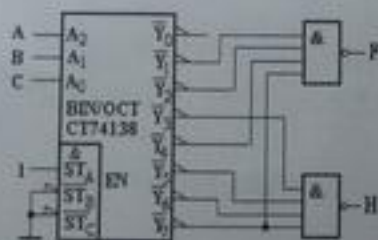


图 3

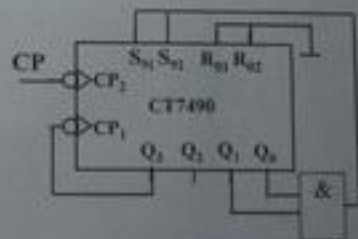


图 4

3. 试用一片集成 4 位二进制同步加法计数器 CT74163 和反相器设计一个可变模值计数器, 当 $K=0$ 时, 实现模 4 计数; 当 $K=1$ 时, 实现模 5 计数; 要求包含 1111 状态, 请列出状态转移真值表并画出逻辑图。CT74163 功能表及逻辑符号见卷末附录。

注: 所有答案必须写在答题纸上, 试卷上作答无效!

第 3 页 (共 5 页)

2009/10/13 12:38

4. 试用两片集成十进制同步计数器 CT74160 设计一个 53 进制计数器, 画出逻辑图, 并简要说明设计思路。CT74160 功能表及逻辑符号见卷末附录。
5. 选择合适的 PROM 阵列实现 8421BCD 码到余 3BCD 码的转换, 要求列出转换真值表, 画出阵列图。

附录 1:

3 线-8 线译码器 CT74138 功能表

ST_a	$\overline{ST_b} \cdot \overline{ST_c}$	$A_2 A_1 A_0$	$\overline{Y_0} \overline{Y_1} \overline{Y_2} \overline{Y_3} \overline{Y_4} \overline{Y_5} \overline{Y_6} \overline{Y_7}$
×	1	× × ×	1 1 1 1 1 1 1 1
0	×	× × ×	1 1 1 1 1 1 1 1
1	0	0 0 0	0 1 1 1 1 1 1 1
1	0	0 0 1	1 0 1 1 1 1 1 1
1	0	0 1 0	1 1 0 1 1 1 1 1
1	0	0 1 1	1 1 1 0 1 1 1 1
1	0	1 0 0	1 1 1 1 0 1 1 1
1	0	1 0 1	1 1 1 1 1 0 1 1
1	0	1 1 0	1 1 1 1 1 1 0 1
1	0	1 1 1	1 1 1 1 1 1 1 0

十进制异步计数器 CT7490 功能表

输 入				输 出				
$R_{01} \cdot R_{00}$	$S_{01} \cdot S_{00}$	CP_1	CP_2	$Q_3^{n+1} Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$				
1	0	×	×	0	0	0	0	Q_3 输出
×	1	×	×	1	0	0	1	
0	0	↓	×	计数 (模值为 2)				Q_2 输出
0	0	×	↓	计数 (模值为 5)				
0	0	↓	Q_0	计数 (模值为 10, 8421BCD 码)				
0	0	Q_1	↓	计数 (模值为 10, 5421BCD 码)				

2009/10/13 12:39

重庆邮电大学 2009 年攻读硕士学位研究生入学考试试题

4 位二进制同步加法计数器 CT74163 功能表

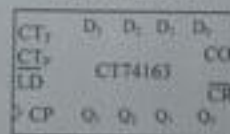
输 入									输 出		
CR	LD	CT ₀	CT ₁	CP	D ₃	D ₂	D ₁	D ₀	Q ₃ ^{'''} Q ₂ ^{'''} Q ₁ ^{'''} Q ₀ ^{'''}	CO	
0	X	X	X	↑	X	X	X	X	0 0 0 0	0	
1	0	X	X	↑	d ₃	d ₂	d ₁	d ₀	d ₃ d ₂ d ₁ d ₀		
1	1	1	1	↑	X	X	X	X	计数 (8421 码)		
1	1	0	X	X	X	X	X	X	保持		
1	1	X	0	X	X	X	X	X	保持	0	

十进制同步计数器 CT74160 功能表

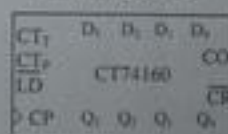
输 入									输 出		
CR	LD	CT ₀	CT ₁	CP	D ₃	D ₂	D ₁	D ₀	Q ₃ ^{'''} Q ₂ ^{'''} Q ₁ ^{'''} Q ₀ ^{'''}	CO	
0	X	X	X	X	X	X	X	X	0 0 0 0	0	
1	0	X	X	↑	d ₃	d ₂	d ₁	d ₀	d ₃ d ₂ d ₁ d ₀		
1	1	1	1	↑	X	X	X	X	计数 (8421BCD 码)		
1	1	0	X	X	X	X	X	X	保持		
1	1	X	0	X	X	X	X	X	保持	0	

附录 2:

CT74163 逻辑符号



CT74160 逻辑符号



2009/10/13 12:39