

广东工业大学

2005 年攻读硕士学位研究生入学考试专业课试题

考试科目(代码)名称: (410) 微机原理

满分 150

使用专业: 测试计量技术与仪器、信号与信息处理

(考生注意: 答卷封面需填写自己的准考证号, 答完后连同试题一并交回!)

注意: 1、如果同一题号后标识“A”“B”为选做题, 分别为 8088CPU 和 MCS-51CPU 的内容, 考生只需选做其中“A”或“B”一题。

2、没有标识“A”“B”的, 为考生必做题, 可任意用 8088/8086CPU 或 MCS-51CPU。

一、(共 14 小题, 每空 1.5 分, 共 51 分) 填空题

1. 某机器中有 40KB 的 ROM, 其末地址为 0F0FFFH, 则其首址为 ()。
2. I/O 设备和 CPU 交换数据有 4 种方式, 分别为无条件传送方式、(), (), ()。
3. 设在 8 位机中已知 X 的补码为 1000 1111B, 则 X 的真值为 () B, 其原码表示为 () B。
4. 设某微机系统的存储器总容量为 128KB, 若采用单片容量为 16K×1 位的 SRAM 芯片, 则组成该存储系统共需此类芯片 () 个, 每个芯片需 () 根片内地址选择线, 整个系统应分为 () 个芯片组。
5. 在微机系统中, 堆栈是内存中一个专用区域, 其数据存储规则是 (), 而 FIFO 存储器表示 ()。
6. 一般而言, 计算机的指令应包括 () 和 () 两个组成部分, 所谓指令的寻址方式是指 ()。
7. 若某微机系统的 RAM 存储器由 4 个模块组成, 每个模块的容量为 128KB, 若 4 个模块地址是连续的, 最低地址是 00000H, 则每个模块的末地址分别是 ()、()、()、()。

8088/8086CPU

- 8A. 8086CPU 的中断系统规定, 无论外部或内部中断共有 () 个中断类型码, 每个中断都有一个 () 位的中断类型码。系统将在内存地址 () 处, 设置全部中断类型的中断矢量表。
- 9A. 8086CPU 从内部功能上可分为 () 和 () 两个独立的功能部件。
- 10A. 当 8086/8088CPU 执行指令 JG NEXT 时, 须检测的标志位是 (), 且当满足 () 逻辑条件时, 才转至 NEXT。
- 11A. 8086/8088CPU 在复位时, CS 的内容被置为 (), IP 的内容被置为 ()。
- 12A. INTR 是 () 信号, CPU 在 () 时对 INTR 信号进行测试。
- 13A. 中断类型为 255 的中断矢量存储地址在 () 至 () 处, 共 () 个单元。
- 14A. MOV AX, [2000H] 指令的源操作数是 () 寻址方式, 而 MOV AX, [BX] 则是 () 寻址方式。

MCS-51CPU

- 8B. MCS-51CPU 的中断系统, 外部中断 INT0 和 INT1 的入口地址分别为 () 和 ()。一般 INT0 的中断优先级比 INT1 高, 通过寄存器 () 写入数据为 00000100B 可以设置使 INT1 的中断优先级比 INT0 高。
- 9B. MCS-51CPU 从内部存储器上可分为 () 和 ()。
- 10B. 当 MCS-51CPU 执行指令 JNC NEXT 时, 须检测的标志位是 ()。
- 11B. MCS-51CPU 在复位时, PC 的内容被置为 ()。
- 12B. 8051 中断系统的 5 个中断源为 ()、()、()、() 和 ()。
- 13B. 产生定时中断 T0 的中断服务入口地址为 (), 而 T1 的中断服务入口地址为 ()。
- 14B. 用 MOVX A, @R0 指令将存放在外部数据存储器地址为 3456H 的数据取出送 A, R0= ()。

()。

二、(共 16 小题, 每小题 2 分, 共 32 分) 选择题

1. 在并行可编程芯片 8255A 中, 8 位的 I/O 端口共有 ()。
(1) 1 个; (2) 2 个; (3) 3 个; (4) 4 个;
2. 可编程计数器/定时器电路 8253 的工作方式共有 ()。
(1) 3 种; (2) 4 种; (3) 5 种; (4) 6 种;

8088/8086CPU

- 3A. 8088CPU 内部的数据总线有 () 条。
(1) 8 条; (2) 16 条; (3) 20 条; (4) 32 条;
- 4A. 下列四条指令中, 正确的一条指令是 _____。
(1) MOV DS, 2000H (2) SHL AX, 3 (3) IN AL, 20H (4) NOT AX, BX
- 5A. (AL) = 0FH, (BL) = 04H, 则执行 CMP AL, BL 后, AL 和 BL 的内容为 ()。
(1) 0FH 和 04H; (2) 0BH 和 04H; (3) 0FH 和 0BH; (4) 04H 和 0FH;
- 6A. 在 8086CPU 中, 堆栈操作指令是 _____ 数据传送指令。
(1) 8 位 (2) 8 位或 16 位 (3) 16 位 (4) 32 位
- 7A. 在 CMP AX, DX 指令执行后, 当标志位 SF, OF, ZF 满足下列逻辑关系 $(SF \oplus OF) + ZF = 0$ 时, 表明
(1) (AX) > (DX) (2) (AX) ≥ (DX) (3) (AX) < (DX) (4) (AX) ≤ (DX)
- 8A. 8086 在执行 IN AL, 32H 指令时, $\overline{IO/\overline{M}}$ 和 $\overline{DT/R}$ 的状态为 ()。
(1) 1, 0; (2) 1, 1; (3) 0, 0; (4) 0, 1;
- 9A. 8086 在响应外部 HOLD 请求后, 将 ()。
(1) 转入特殊中断服务程序; (2) 进入等待周期; (3) 只接受外部数据;
(4) 所有三态引脚处于高阻, CPU 放弃对总线控制权;
- 10A. 构成微机的主要部件除 CPU、系统总线、I/O 接口外, 还有 _____。
(1) 显示器 (2) 键盘 (3) 磁盘 (4) 内存 (ROM 和 RAM)
- 11A. 在 8088CPU 中, 16 位通用寄存器有 () 个。
(1) 4 个; (2) 8 个; (3) 2 个; (4) 14 个
- 12A. 8086 对中断请求响应优先级最高的请求是 _____。
(1) NMI; (2) INTR; (3) 内部硬件中断; (4) 单步中断;
- 13A. 若已知 (SP) = 2000H, (AX) = 0020H, 则执行指令 PUSH AX 后, (SP) 和 ((SP)) 的值分别为 ()。
(1) 2002H, 00H; (2) 2000H, 20H; (3) 1FFEh, 00H (4) 1FFEh, 20H
- 14A. 8086CPU 外部的数据总线和地址总线分别为 () 位。
(1) 16, 16; (2) 16, 20; (3) 8, 16; (4) 20, 20
- 15A. 在汇编过程中不产生指令码, 只用来指示汇编程序如何汇编的指令是 _____
(1) 汇编指令 (2) 伪指令 (3) 机器指令 (4) 宏指令
- 16A. 当用 Intel 8259A 中断控制器时, 其中断服务程序要用 EOI 命令是因为 _____。
(1) 必须用它来清除中断请求, 以防止重复进入中断程序;
(2) 要用它清除 '在服务' 触发器, 以允许同级或较低级中断能被服务;
(3) 要用它屏蔽该已服务了的中断源, 使其不再发出请求。
(4) 要用它来给中断请求寄存器清 0。

MCS-51CPU

- 3B. 8051CPU 的数据总线有 () 条。
(1) 8 条; (2) 16 条; (3) 20 条; (4) 32 条;
- 4B. 若已知 (SP) = 20H, (A) = 20H, 则执行指令 PUSH ACC 后, (SP) 和 ((SP)) 为 ()。
(1) 20H 和 20H; (2) 22H 和 20H; (3) 1FH 和 00H; (4) 1EH 和 20H;

- 5B. (A)=0FH, (B)=04H, 则执行 XRL A, B 后, A 和 B 的内容为 ()。
 (1) 0FH 和 04H; (2) 0BH 和 04H; (3) FBH 和 0BH; (4) FBH 和 04H;
- 6B. 在 MCS-51CPU 中, 堆栈操作指令是()数据传送指令。
 (1) 8 位 (2) 8 位或 16 位 (3) 16 位 (4) 32 位
- 7B. 若(A)=56H,(B)=83H, 在执行 ADD A,B 后再 DAA 指令后, C=1, (A) = ()。
 (1) D9H (2) 17 (3) 8BH (4) 39H
- 8B. MCS-51 在执行时, ALE 的频率为 ()。
 (1) 等于晶振频率 fosc; (2) 大于 fosc; (3) fosc 的 1/6; (4) fosc 的 1/256;
- 9B. MCS-51 在响应中断请求后, 将 ()。
 (1) 转入 0000H; (2) 进入等待周期; (3) 不执行完当前指令; (4) 执行完当前指令。
- 10B. 由于 MCS-51 没有单独的 I/O 指令, 所以通常其连接的 I/O 接口芯片 ()。
 (1) 安排在外程序存储器空间内;
 (2) 安排在外数据存储器空间内;
 (3) 安排在内部数据程序存储器内;
 (4) 既可以安排在内部程序存储器空间内, 也可以安排在外程序存储器空间内。
- 11B. 在 MCS-51CPU 中, 指令 MOV C,03H 是将 () 的内容传送给 C。
 (1) R3; (2) ACC.3; (3) 内部 RAM 地址为 03H; (4) 内部 RAM 地址为 20H 的第 3 位。
- 12B. 以下可使累加器 A 和 Cy 都清 0 的指令为 ()。
 (1) CLR C
 SUBB A, #0
 (2) CLR A
 ADD A, #0
 (3) XRL A, B
 (4) PUSH ACC
- 13B. 若已知 A=20H, B=11H, 则执行指令 MUL AB 后, A 和 B 的值分别为 ()。
 (1) 20H, 11H; (2) 11H, 20H; (3) 02H, 20H (4) 20H, 02H
- 14B. MCS-51CPU 外部的数据总线和地址总线分别为 () 位。
 (1) 16, 16; (2) 16, 20; (3) 8, 16; (4) 20, 20
- 15B. 在汇编过程中不产生指令码, 只用来指示汇编程序如何汇编的指令是_____
 (1) 汇编指令 (2) 伪指令 (3) 机器指令 (4) 宏指令
- 16B. 当用串行通信的中断入口地址用 0023H, 接收和发送数据_____
 (1) RI、TI 用来申请中断, 用同一个 SBUF 缓冲器;
 (2) RI、TI 用来申请中断, SBUF 是同名, 分别用于接收和发送数据的缓冲器;
 (1) 只有 RI 能用来申请中断, SBUF 只是接收数据的缓冲器;
 (2) 只有 TI 能用来申请中断, SBUF 只是用于发送数据的缓冲器。

三、(共 4 小题, 每小题 8 分, 共 32 分) 简答题

1. 设 8255A 的 4 个寻址地址号为 0060H~0063H, 试编写下列情况下的初始化程序。

- (1) 将 A 组和 B 组设置成方式 0, A 口、B 口为输入, C 口为输出。
- (2) 将 A 组工作方式设置成方式 2, B 组为方式 1, B 口作为输出。
- (3) 将 A 口和 B 口均设置成方式 1, 均为输入, PC₀ 和 PC₁ 为输出。
- (4) A 口工作在方式 1, 输入; B 口工作在方式 0, 输出; C 口高 4 位配合 A 口工作, 低 4 位为输入。

8088/8086CPU

2A. 分别说明下列各指令对的区别:

- (1) MOV AX, VARI 和 MOV AX, OFFSET VARI
- (2) MOV AX, VARI 和 LEA AX, VARI

3A. 设某数据段定义如下:

```
D_SEG      SEGMENT PARA 'DATA'
```



```

ORG 30H
DATA1 EQU 10H
DATA2 EQU DATA1+20H
VAR1 DB 10 DUP(?)
VAR2 DW 'AB',2,2000H
CNT EQU $-VAR1
D_SEG ENDS

```

试回答： (1) VAR1、VAR2 的偏移量是多少？
 (2) 符号常量 CNT 的值=?
 (3) VAR2+2 单元的内容为多少？

4A. 按下列要求写出相应的指令：

- (1) 使 BL 寄存器的高低 4 位互换。
- (2) 屏蔽 BX 寄存器的高 8 位。
- (3) 将 AX 寄存器的低 8 位取反，其他位不变。

MCS-51CPU

2B. 分别说明下列各指令的区别：

- (1) MOVX @Ri,A 和 MOVX @DPTR, A
- (2) MOVC A, @A+DPTR 和 MOVX A,@DPTR

3B. 设定定时器 T0 选择工作模式 0，定时时间为 1ms，fosc=6MHz。试确定 T0 初值，计算最大定时时间 T。

4B. 按下列要求写出相应的指令：

- (1) 使 R6 寄存器的高低 4 位互换。
- (2) 屏蔽 B 寄存器的高 3 位。(3) 将 R5 寄存器的低 4 位取反，其他位不变。
- (3) 将 R5 寄存器的低 4 位取反，其他位不变。

四、(15 分) 设有 2 片 8255A 芯片，在系统中的连接如图一所示，当 8255A 的 D7-D0 数据线与系统数据总线的低 8 位相连时，其 4 个端口的地址为何值？若与系统数据总线的高 8 位相连时，又为何值？

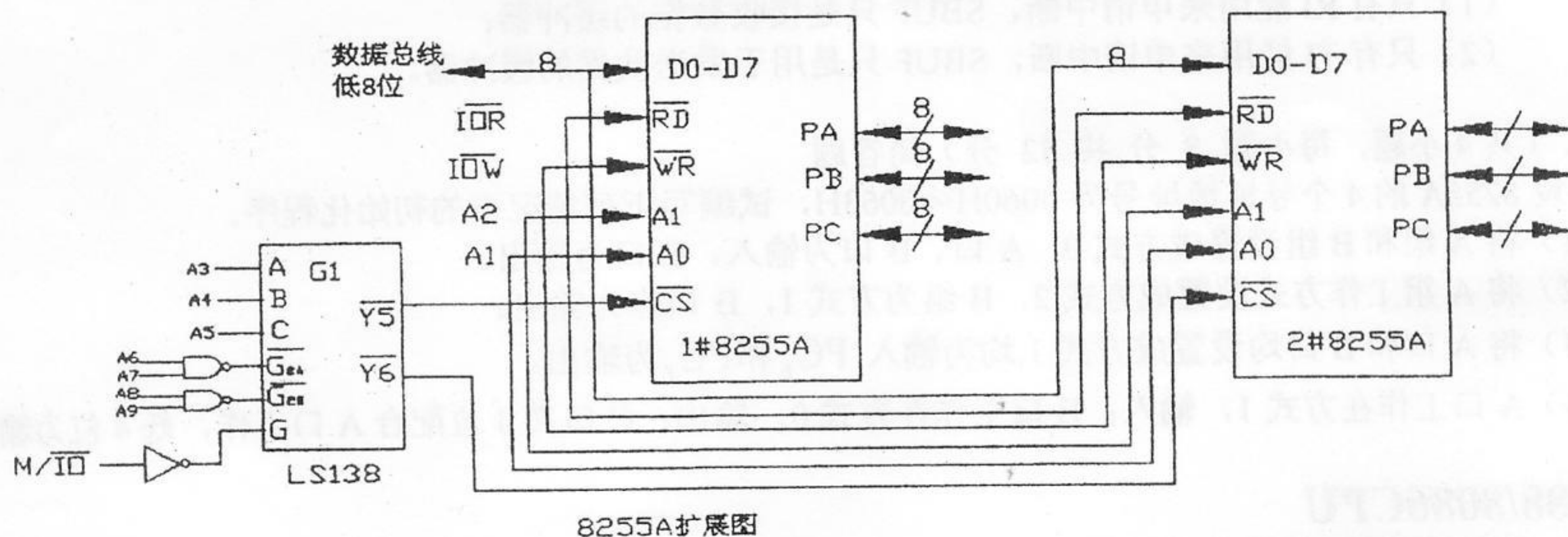
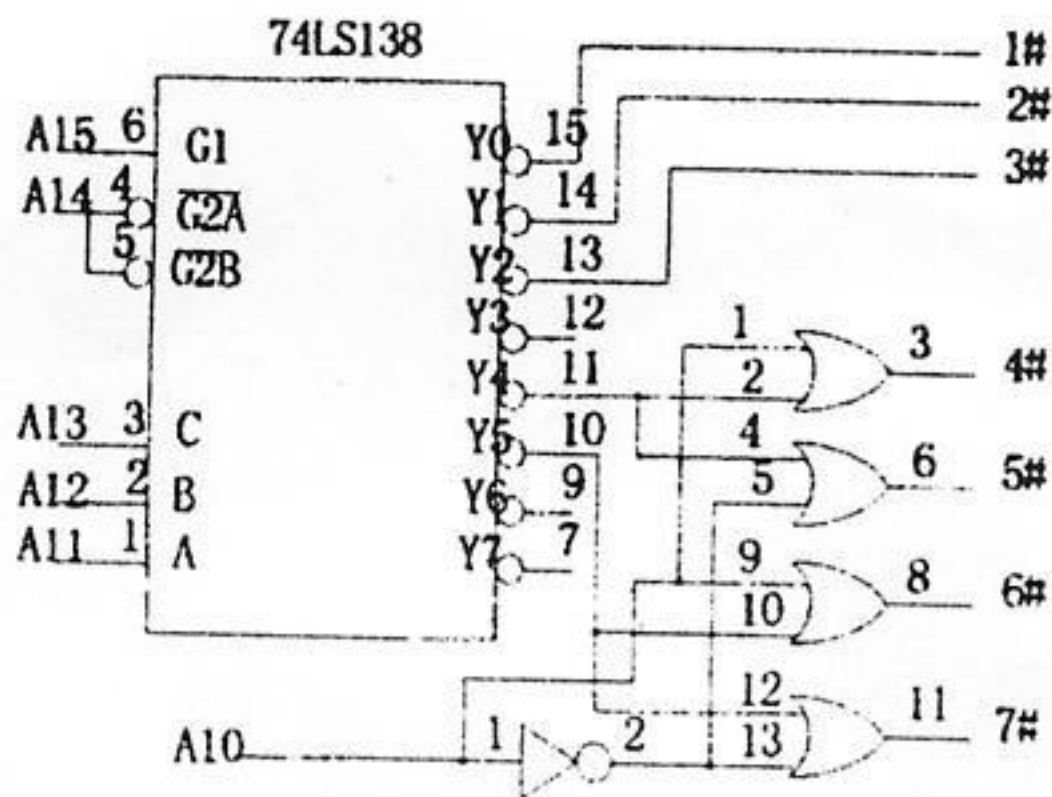


图 一

五、某系统的存储器中配备有两种芯片；容量分别为 $2K \times 8$ 位的 EPROM 和容量为 $1K \times 8$ 位的 RAM。它采用 74LS138 译码器产生片选信号： $\overline{Y_0}$ 、 $\overline{Y_1}$ 、 $\overline{Y_2}$ ，直接接到三片 EPROM (1[#]、2[#]、3[#])； $\overline{Y_4}$ 、 $\overline{Y_5}$ ，则通过一组门电路产生四个片选信号接到四片 RAM (4[#]、5[#]、6[#]、7[#])。如下图所示，试确定每一片存储器的寻址范围 (20 分)。



附：8255A 的控制字格式
8253 的控制字格式

D7	D6	D5	D4	D3	D2	D1	D0	=0 输出 =1 输入
特征位 (1)	A组工作方式			4口 I/O	上C口 C/O	B组工 作方式	B口 I/O	下C口 I/O