

# 深圳大学 2008 年硕士生入学考试初试试题

(答题必须写在答题纸上, 写在本试题纸上无效)

专业: 通信与信息系统、生物医学工程、信号与信息处理、模式识别与智能系统

考试科目: 数字电路

一、利用逻辑代数的公式和定理证明下列等式, 写出详细过程。(共 10 分)

$$\bar{A}B\bar{D} + BCD + ABC\bar{C} + \bar{A}BD = \bar{B}\bar{C}\bar{D} + AD + \bar{A}BC$$

二、写出下列逻辑函数的标准表达式。(共 10 分, 每小题 5 分)

1.  $F = \bar{A}\bar{B} + BC + AC$  写出其标准或与表达式

2.  $G = \bar{A}(\bar{B} + D) + AC\bar{D}$  写出其标准与或表达式

三、用卡诺图化简下列逻辑函数。(共 15 分)

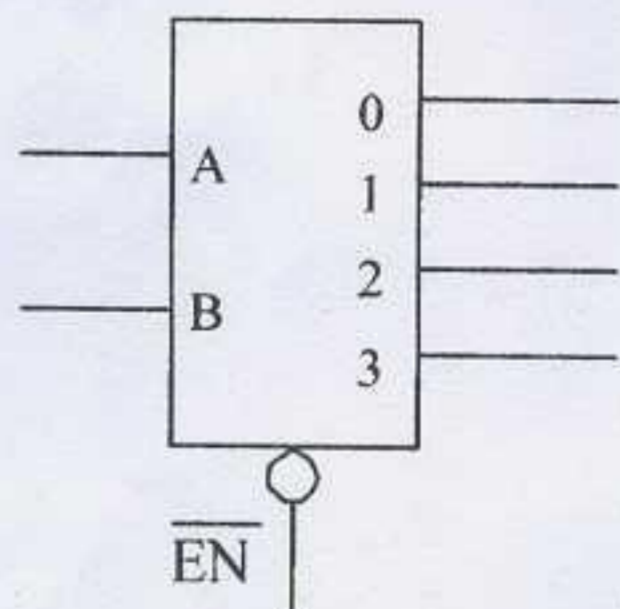
1.  $f(a, b, c, d) = \sum m(1, 2, 3, 5, 6, 7, 8, 11, 13, 15)$  写出其最简与或表达式。(7 分)

2.  $g(w, x, y, z) = \sum m(0, 4, 6, 9, 10, 11, 14) + \sum d(1, 3, 5, 7)$  写出其最简与或表达式。(8 分)

四、现有译码器如下图所示, 用两个这种译码器、两个或门和一个非门同时实现下列逻辑函数。  
(假设所有输入只有原变量)(共 20 分)

$$f(a, b, c) = \sum m(1, 2, 4, 7)$$

$$g(a, b, c) = a\bar{b} + b\bar{c}$$



$\overline{EN}$	A	B	0	1	2	3
1	×	×	0	0	0	0
0	0	0	1	0	0	0
0	0	1	0	1	0	0
0	1	0	0	0	1	0
0	1	1	0	0	0	1

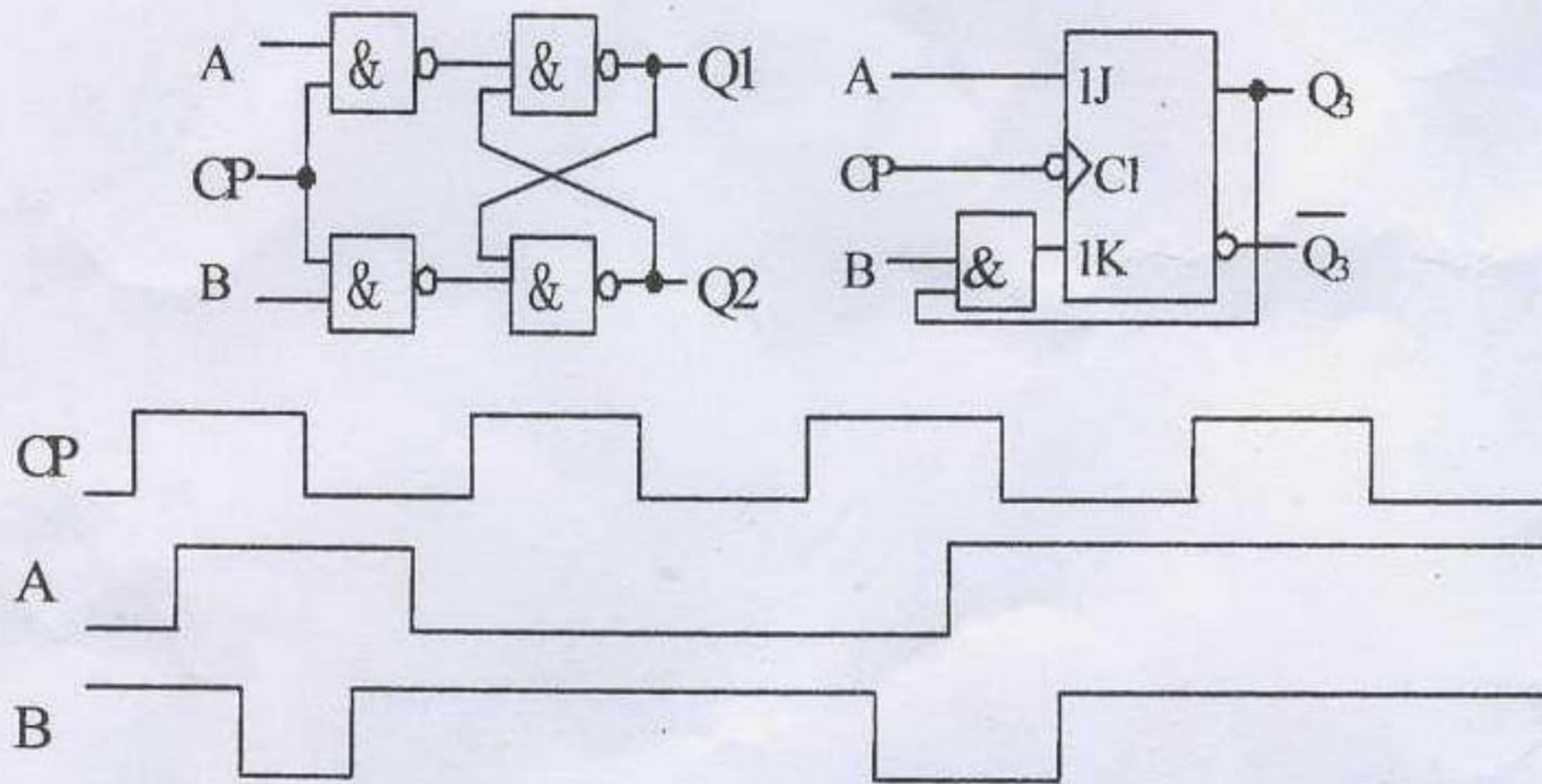
五、设计一个两位二进制加法电路。输入为被加数  $ab$  和加数  $cd$ , 输出为和  $xy$  及向高位的进位  $z$ 。  
列出真值表, 写出输出的逻辑表达式, 并分别用一个十六选一数据选择器实现。(20 分)

74163 四位同步二进制加法计数器功能表

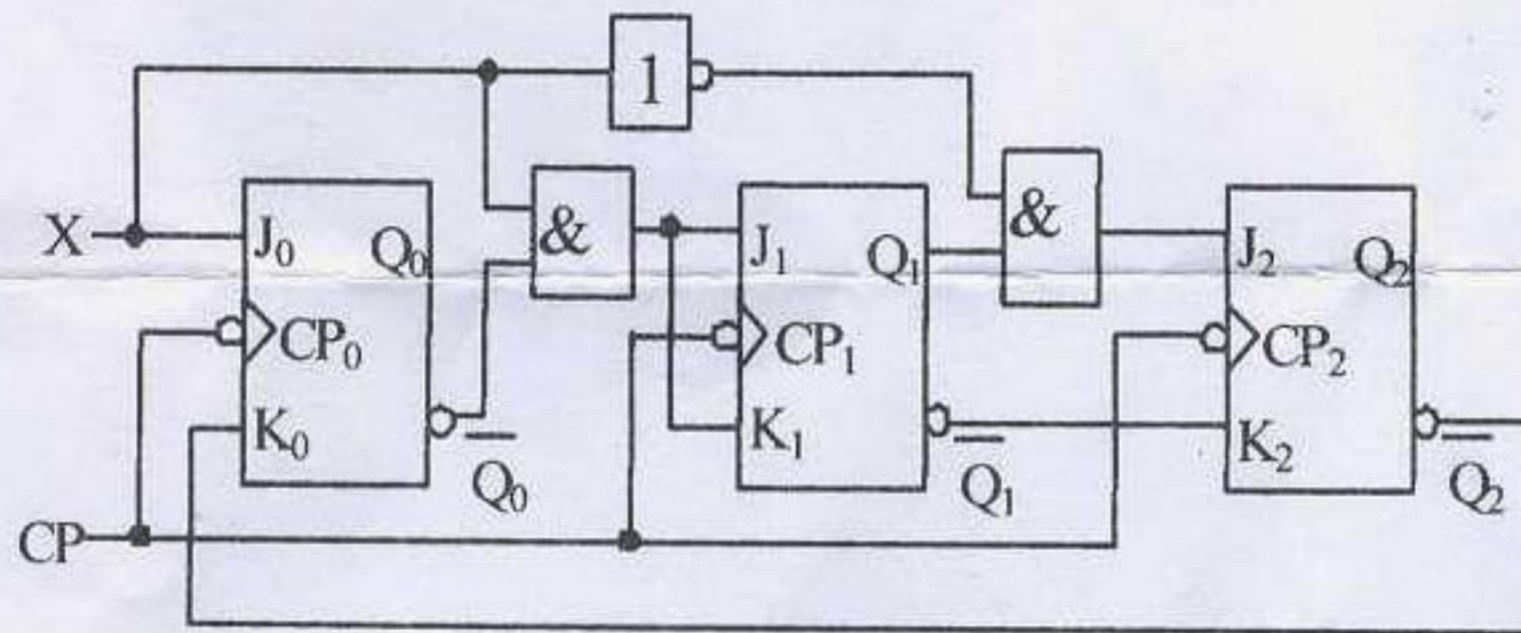
输 入									输 出				工作模式
$\overline{\text{CLR}}$	$\overline{\text{LD}}$	EP	ET	CLK	D <sub>0</sub>	D <sub>1</sub>	D <sub>2</sub>	D <sub>3</sub>	Q <sub>0</sub> <sup>n+1</sup>	Q <sub>1</sub> <sup>n+1</sup>	Q <sub>2</sub> <sup>n+1</sup>	Q <sub>3</sub> <sup>n+1</sup>	
0	×	×	×	↑	×	×	×	×	0	0	0	0	同步清零
1	0	×	×	↑	d <sub>0</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	d <sub>0</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	同步置数
1	1	0	1	×	×	×	×	×	Q <sub>0</sub> <sup>n</sup>	Q <sub>1</sub> <sup>n</sup>	Q <sub>2</sub> <sup>n</sup>	Q <sub>3</sub> <sup>n</sup>	保持
1	1	×	0	×	×	×	×	×	Q <sub>0</sub> <sup>n</sup>	Q <sub>1</sub> <sup>n</sup>	Q <sub>2</sub> <sup>n</sup>	Q <sub>3</sub> <sup>n</sup>	保持(CO=0)
1	1	1	1	↑	×	×	×	×	二进制加法计数				计数

六、画出  $Q_1$ 、 $Q_2$ 、 $Q_3$ 、 $\overline{Q_3}$  的波形图，设  $Q_1$  和  $Q_3$  的初始值为 0， $Q_2$  和  $\overline{Q_3}$  的初始值为 1。

(共 20 分，每个输出端 5 分)



七、分析下列电路，写出各个触发器的驱动方程和状态方程，列出状态转换表，画出电路的状态转换图。(20 分)



八、用下降沿触发的 JK 触发器和门电路设计一个同步三位二进制加法/减法可逆计数器，写出详细设计过程，画出逻辑电路图。(25 分)

九、用 74163 四位同步二进制加法计数器和一个与非门构造一个十二进制加法计数器。设计两种不同方案，画出逻辑电路图。(10 分)

