

深圳大学 2012 年硕士研究生入学考试初试试题

(答题必须写在答题纸上, 写在本试题纸上无效)

考试科目代码: 806 考试科目名称: 数字逻辑与专业综合

专业: 集成电路工程

一、化简下列逻辑函数 (每小题 10 分, 共 20 分)

(1) 用卡诺图将具有约束条件 $AB + AC = 0$ 的逻辑函数

$$F(A, B, C, D) = \prod M(3, 4, 5, 6, 7) \text{ 化为最简与或表达式。}$$

(2) 已知逻辑函数 $F(A, B, C) = (A + \bar{B}) \cdot (\bar{A} + B) \cdot (B + C) \cdot (\bar{A} + C)$, 用公式法求其最简或与表达式。

二、(本题 8 分) 画出下面逻辑函数的无竞争冒险的或非-或非逻辑线路图。

$$F = AB + B\bar{D} + AD + \bar{B}CD$$

三、(本题 15 分) 用一片 74LS138 译码器及少量门电路实现一个供电控制电路, 使电力负荷达到最佳匹配。电路功能描述如下: 发电机 X 和 Y 给雷达站的三个雷达 A、B 和 C 供电, 雷达 A 的功率和雷达 C 的功率相同, 雷达 B 的功率是雷达 A 的两倍, 发电机 X 的功率是雷达 A 的三倍, 发电机 Y 的功率和雷达 C 相同。要求画出电路连线图。

四、(本题 12 分) 电路及开关 S 输入波形如图 1(a) 和 (b) 所示, 其中 \bar{R} 为异步清零端,

试画出 Q_2 和 Q_1 端波形。设电路起始状态为 $Q_2Q_1 = 00$ 。

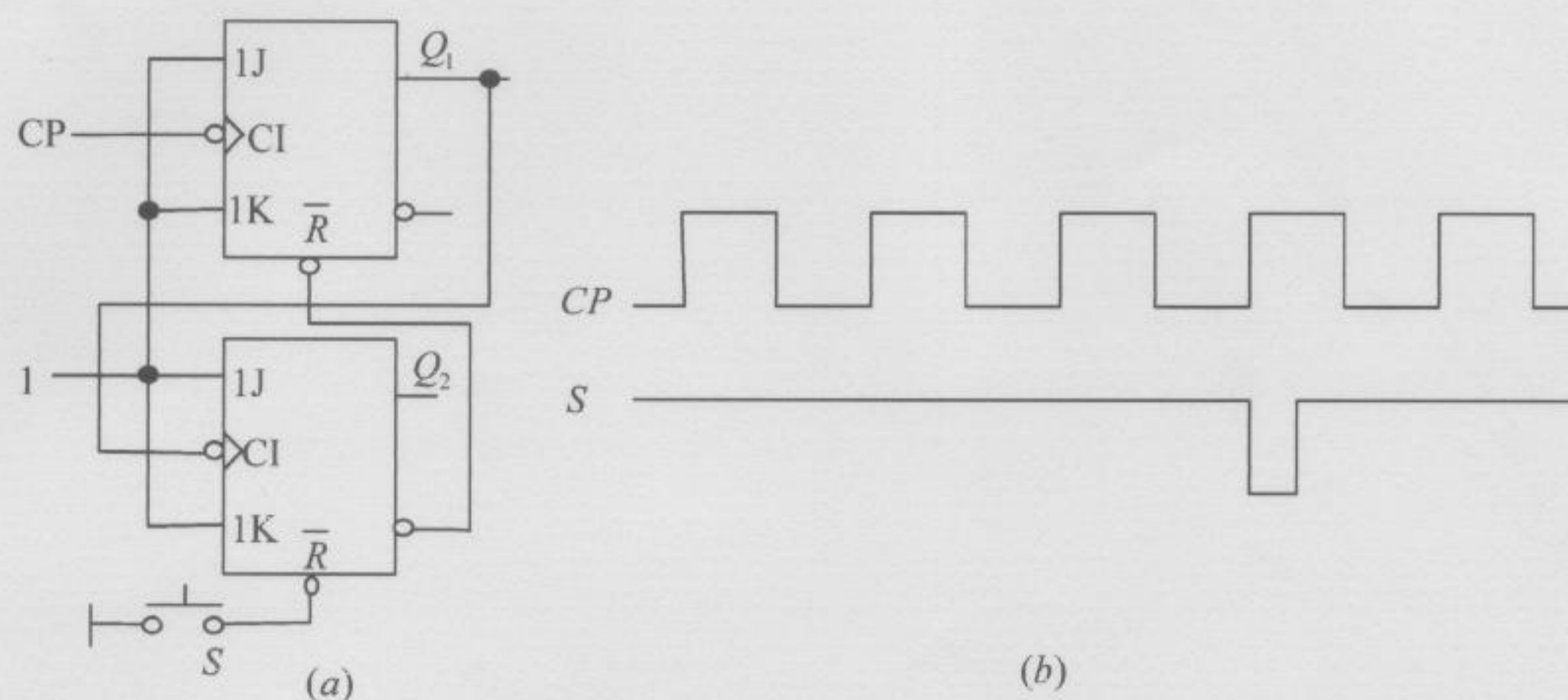
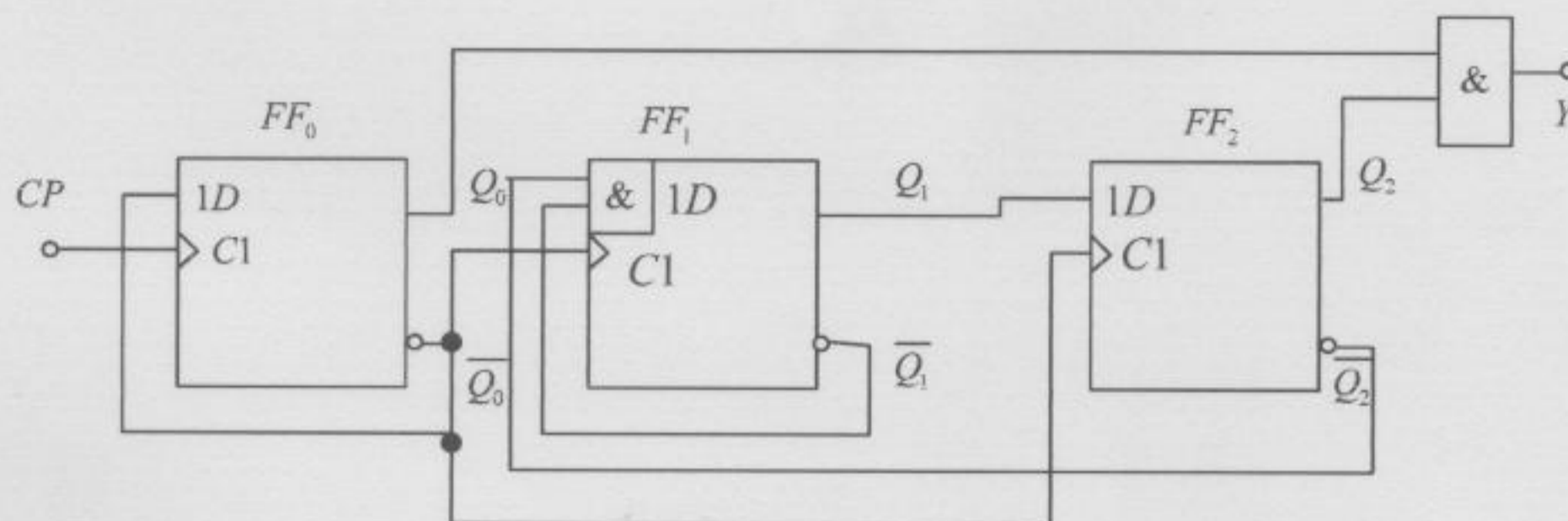


图 1 电路及输入波形图

五、(本题 20 分)分析下图所示的时序逻辑电路的逻辑功能, 写出它的驱动方程、状态方程、输出方程, 并画出状态转换图。



六、(本题 15 分)集成芯片 74161 是四位同步二进制加法计数器, 其功能真值表如表 1 所示。试用一片 74161 实现可变模计数器, 要求: 当控制输入 $M=1$ 时, 为模 8 计数器, 即状态转换图如图 2(a)所示; 当控制输入 $M=0$ 时, 为模 10 计数器, 即状态转换图如图 2(b)所示, C 为进位输出。必要时, 可使用少量的逻辑门。画出电路连线图。

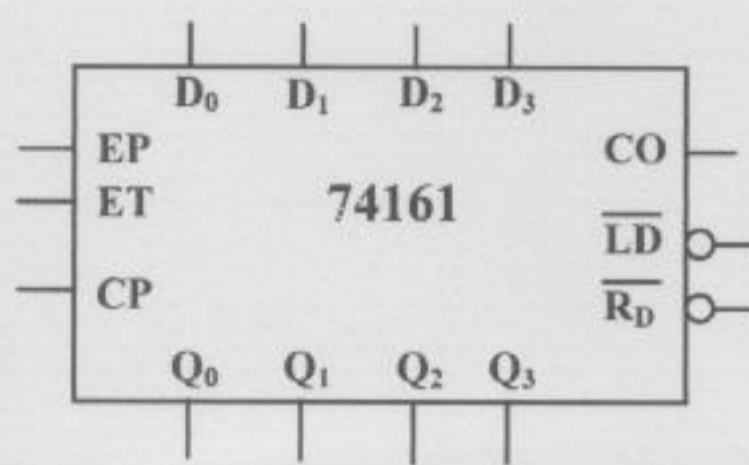
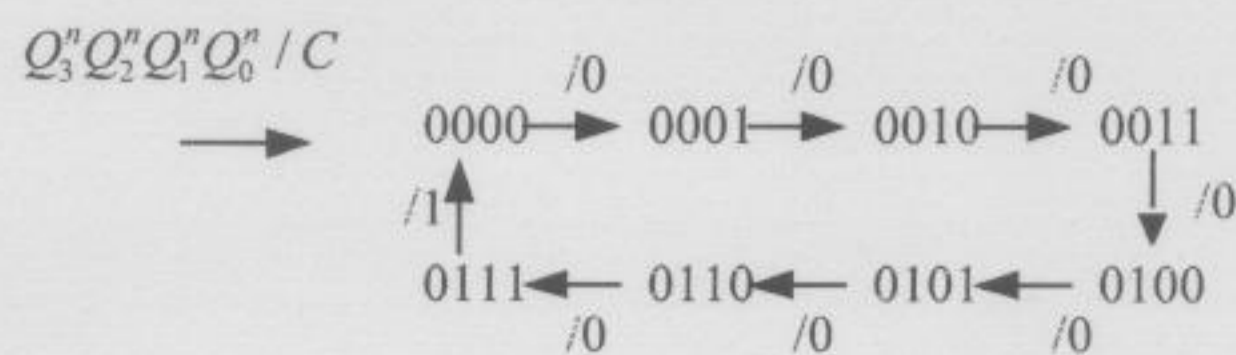
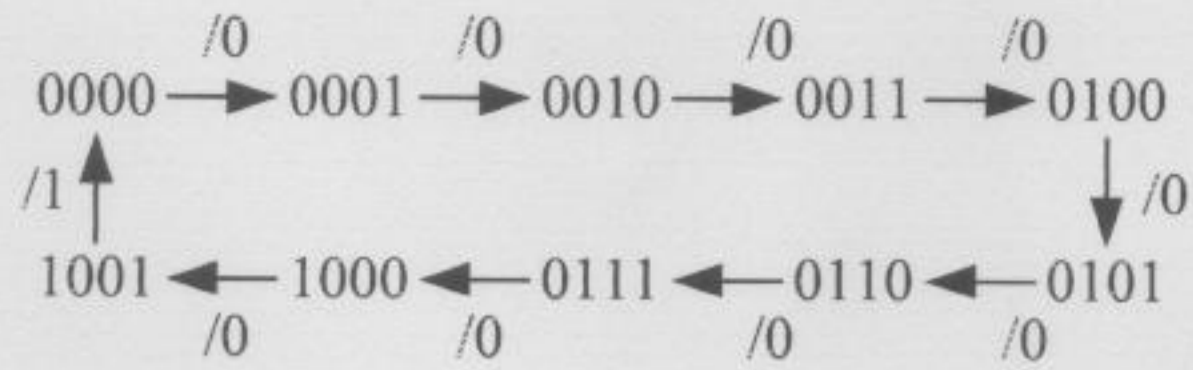


表 1 74161 功能真值表

输 入									输 出			
\bar{R}_D	\bar{LD}	ET	EP	CP	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3
0	x	x	x	x	x	x	x	x	0	0	0	0
1	0	x	x	↑	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3
1	1	x	x	↑	x	x	x	x	计 数			
1	1	0	x	x	x	x	x	x	保持, $CO = 0$			
1	1	1	0	x	x	x	x	x	保 持			



(a) $M=1$

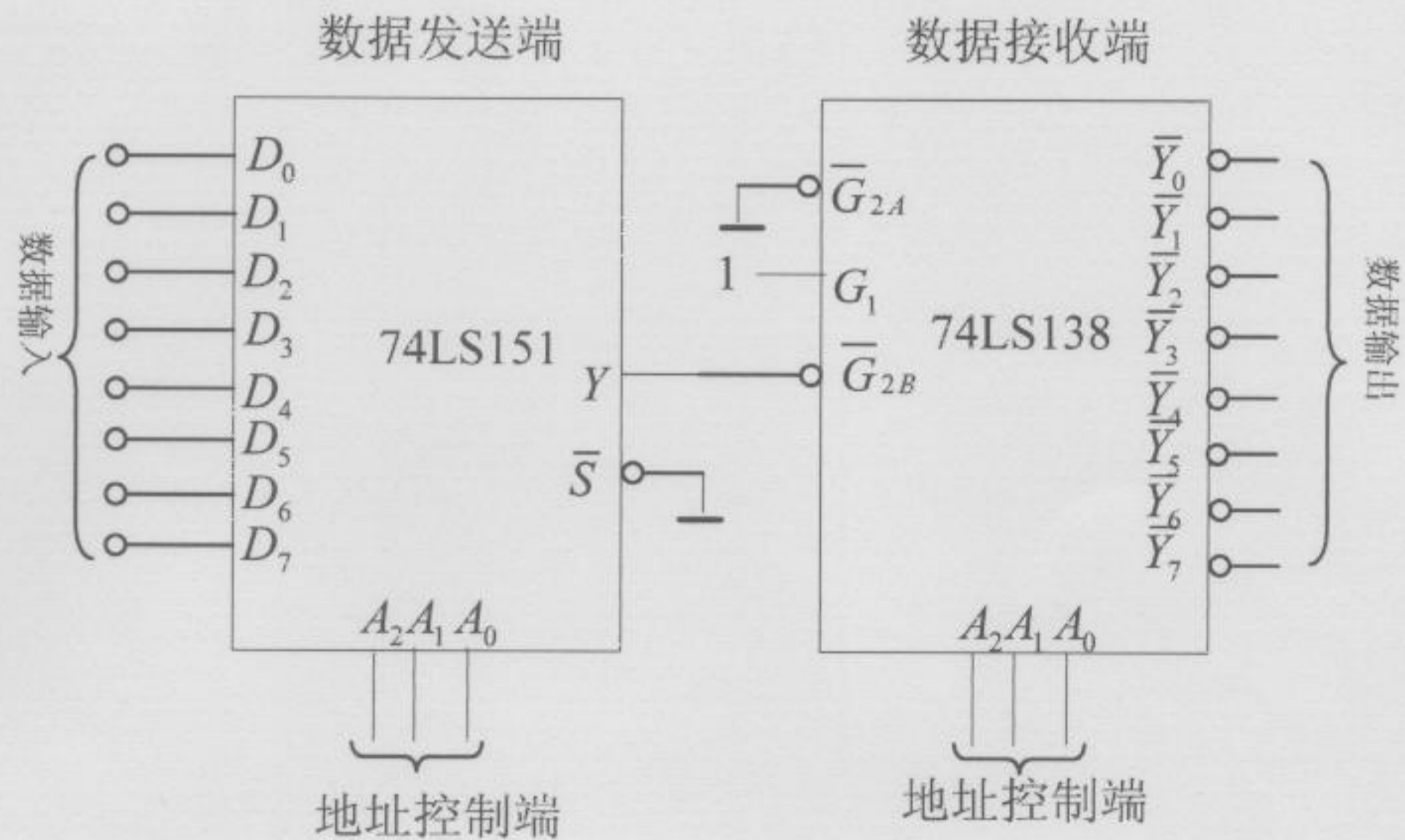


(b) M=0

图 2 可变模计数器状态转换图

七、填空题 (每小题 2 分, 共 10 分)

- (1) 在 MCS-51 单片机中, 指令 ANL A, 20H 中源操作数的寻址方式是 ()。
- (2) 设 MCS-51 单片机晶振频率为 12MHz, 定时器作计数器使用时, 其最高的输入计数频率应为 ()。
- (3) 若某存储器芯片地址线为 12 根, 那么它的存储容量为 ()。
- (4) 假定 (SP) = 40H, (39H) = 30H, (40H) = 60H。执行下列指令后:
 POP DPH
 POP DPL
 则 DPTR 的内容为 (), SP 的内容为 ()。
- (5) 用集成电路 74LS151(八选一数据选择器)和 74LS138(三线-八线译码器)实现多路分时信号传送时, 要使信号从 D_1 传送给 \bar{Y}_4 , 两块集成电路 (74LS151、74LS138) 的地址控制端的设置分别是 () 和 ()。



●以下试题为选做部分, 请认真确定所选部分后, 将下述文字抄写至答题纸上:

本人选择选做题第_____部分答题, 并同意将该部分成绩计入本人答题成绩。

选做题第一部分

八、（本题 15 分）有一正弦波信号幅度为 2.5V，频率为 1000HZ，采用均匀量化，量化器采用中升型，取量化间隔 $\Delta U = 250mV$ 。抽样频率为 2.5KHZ。

- (1) A/D 变换器至少应选用几位的？要求的比特速率是多少？
- (2) 定义量化信噪比=信号平均功率/量化噪声功率，求量化信噪比(dB 表示)。

九、（本题 15 分）一个八进制 PAM 通信系统的传输特性是升余弦函数，其信息传输速率为 4800bit/s。频率响应带宽为 1.2kHz。求：

- (1) 码元速率为多少？
- (2) 滤波器传输特性的滚降系数为多少？

十、（本题 15 分）一空间通信系统，码元传输速率为 0.5MB,接收机带宽为 1 MHz。地面接收天线增益为 40dB，空间站天线增益为 6dB。路径损耗为 $(60+10\lg d)$ dB, d 为距离(km)。若平均发射功率为 10W，噪声双边功率谱密度 $\frac{n_0}{2} = 2 \times 10^{-12} W/Hz$ 。

若采用 2FSK 方式传输，信噪比为 18.3。

- (1) 求系统误码率；
- (2) 噪声功率及传输中信号功率衰减；
- (3) 传输距离。

[注意： $Q(x) = \frac{1}{2} \operatorname{erfc}(\frac{x}{\sqrt{2}})$ ，本题可能用到下列值： $Q(2.2) = 1.39 \times 10^{-2}$ ， $Q(3.2) = 6.87 \times 10^{-4}$ ， $Q(4.2) = 1.33 \times 10^{-5}$ ， $Q(5.2) = 9.96 \times 10^{-8}$ ； $Q(6.2) = 2.82 \times 10^{-9}$]

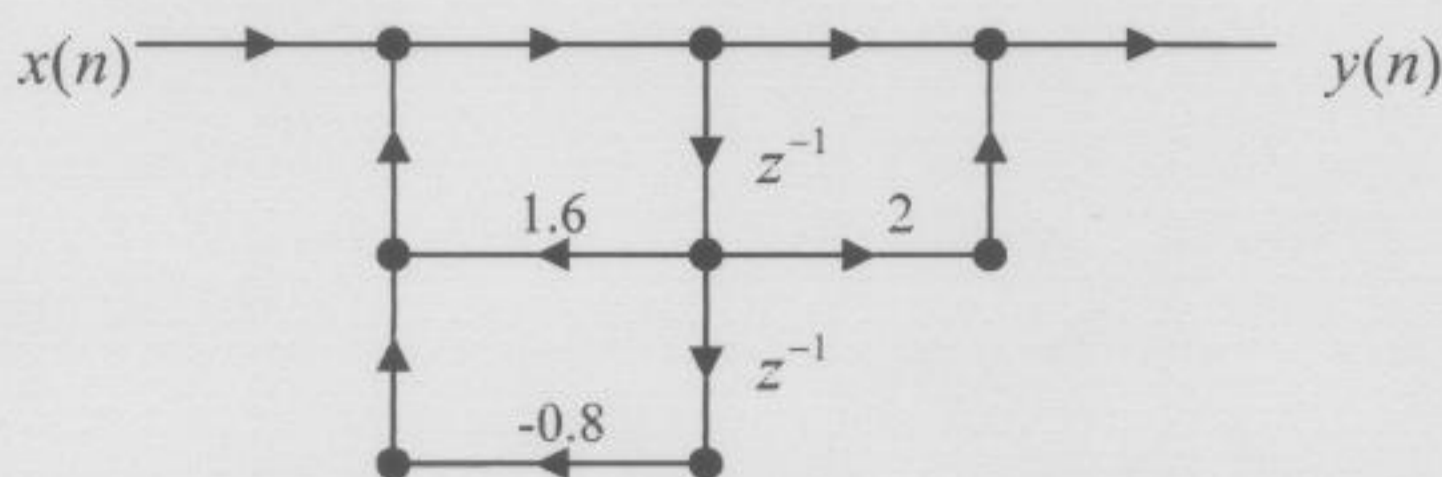
十一、（本题 5 分）一个纠错码信息与码字的对应关系如下：

(00) — (00000)，(01) — (01011)，(10) — (11110)，(11) — (10101)

求该码的码长、编码效率和最小码距。

选做题第二部分

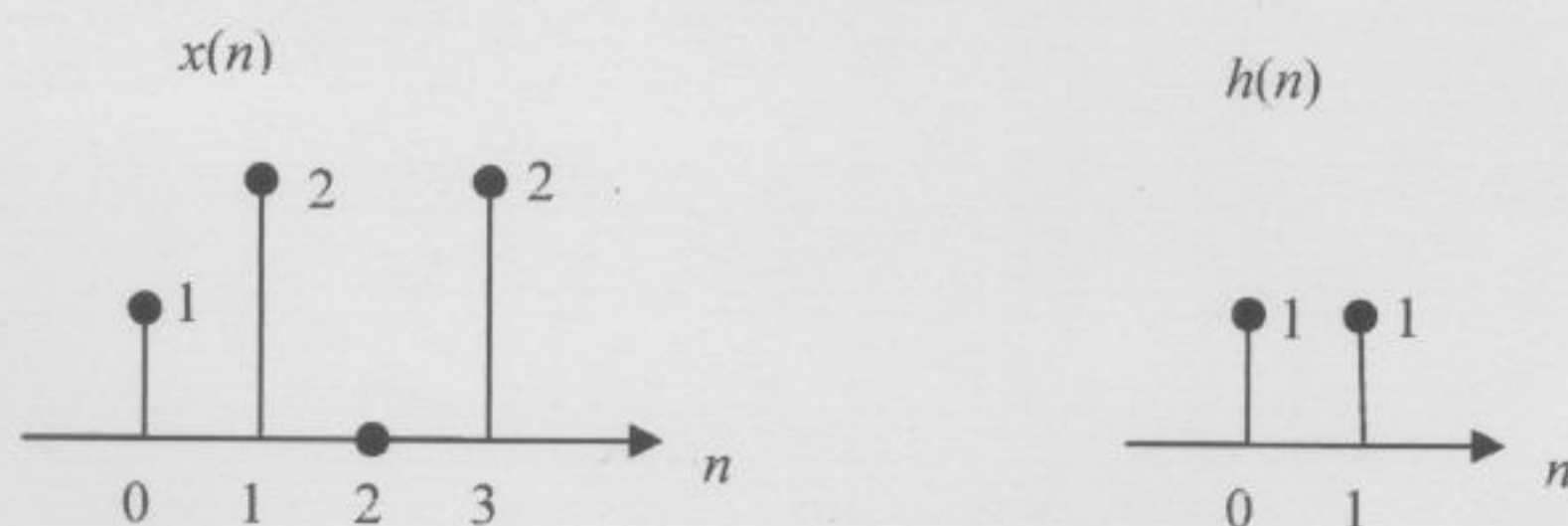
八、（本题 15 分）已知一离散时间 LTI 系统的网络结构如下图所示。



- (1) 画出系统的零极点图；
- (2) 试确定该系统的差分方程；

(3) 判断该系统是否为最小相位系统, 说明理由。

九、(本题 15 分) 已知序列 $x(n]$ 和 $h(n]$ 的波形如下图所示。



- (1) 试求 $x(n]$ 和 $h(n]$ 的线性卷积 $y_l(n) = x(n) * h(n)$;
- (2) 试求 $x(n]$ 和 $h(n]$ 的 4 点圆周卷积 $y_c(n) = x(n) \otimes h(n)$;
- (3) 说明线性卷积和圆周卷积之间的关系。

十、(本题 20 分) 已知某离散时间系统的输入和输出分别为 $x(n]$ 和 $y(n]$, 它们的离散时间傅里叶变换之间满足

$$Y(e^{j\omega}) = \frac{1}{1 - e^{-j\omega}} X(e^{j\omega}) + \pi X(e^{j0}) \sum_{k=-\infty}^{+\infty} \delta(\omega - 2k\pi) + e^{-j\omega} X(e^{j\omega})$$

- (1) 判断该系统的线性时不变性。若系统是线性时不变的, 求其单位脉冲响应; 若不是, 说明理由。
- (2) 判断该系统的稳定性和因果性, 并说明理由。

选做题第三部分

八、名词解释 (每小题 3 分, 共 15 分)

- (1) 保持时间
- (2) 时钟域
- (3) Moore 状态机
- (4) RISC 处理器
- (5) ASIC

九、简答题 (每小题 10 分, 共 20 分)

- (1) 请简述采用硬件描述语言设计方式的数字电路的设计流程。
- (2) 请论述在数字电路时序分析中关键路径的概念以及其在数字系统设计中的关

键路径分析的意义。

十、分析设计题（本题 15 分）

请采用 VHDL 语言或者 Verilog 语言设计如下电路：

设计一个无符号除法器，要求被除数为 8 位，除数为 5 位，商为 3 位。当 start 信号有效，被除数、除数被载入。如果因除数的值太小，而造成商大于 3 位，要有溢出提示。

要求：

- (1) 画出状态图或者算法状态图 (ASM)
- (2) 实现该除法器。