

国防科技大学研究生院 1996 年硕士生入学考试

计算机原理与系统结构试题

注意：1. 统考生做一、二、三、四、五、六题

2. 单独考生做一、二、三、四、五、七题

3. 答案只能写在答题纸上

一. 名词解释（每个 2 分，共 20 分）

1. 霍夫曼编码 2. 选择通道 3. 一次重叠 4. 先读后写相关 5. 浮点规格化数
6. 帧频 7. 特权指令 8. 寻址方式 9. 通道程序 10. 信息整数边界

二. 判断题（10 分,正确的写个“T”，错误写个“F”）

- ()1.动态多功能流水线是指流水线内各段的功能可动态改变，因而使流水线有多种功能。
()2.向量的纵向处理方式适合于存储器---存储器流水向量机，而横向处理方式适合于寄存器---寄存器型流水向量机。
()3.在 BSP 中，采用了资源重复与时间重叠两种并行化手段。
()4.资源共享体现了并行性中的并行性。
()5.在页式虚拟存储系统中，只要发现页面失败，就定要调用页面替换算法。
()6.系统结构相同的机器，其存储信息的保护方式一定相同。
()7.在位数相同（设备量相同）的情况下，浮点法要比定点法表示的数值范围大。
()8.通常微程序控制要比组合逻辑控制执行指令速度快。
()9.一般在浮点机中，阶码采用移码表示，主要是为了扩大数值的表示范围。
()10.微程序控制中，直接控制编码是指微指令的 uocf 字段中，每一位代表一个微操作，这种编码法的优点是微指令的字长短。

三. 填空（每空 1 分，共 20 分）

1. 在 IBM360/91 机器中，采用（ ）判相关，采用（ ）建立相关专用通路的链接。
2. 全相联映象的地址变换可采用（ ）法与（ ）法。
3. 选择计算机系统软硬件分配比例，主要取决于（ ）
4. 系列机的根本特征是（ ）
5. 在页式虚拟存储系统中，（内）页表对应（ ）之间的地址转换，而外页表对应（ ）间的地址转换。
6. 并行处理机的两种结构形式化分别是（ ）和（ ）。
7. 在堆栈机中， $473 + *52 * /82 / +$ 的计算结果是（ ）
8. 指令系统的规整性包括指令操作的（ ）、（ ）、指令格式与数据格式的一致性。
9. 磁盘格式化，也称作（ ），是通过（ ）的方法对盘面设置扇区与设置标志。
10. 对磁头磁特性的要求是（ ），（ ）和（ ）。
11. 在 CRT 字符显示器中，缓冲（刷新）存储器中存放的是（ ），而在字符发生器中存放的是（ ）。

四. 回答以下问题（每个 2.5 分，共 10 分）

1. 什么叫光盘？当前光盘有几类？各有何主要特点？
2. 简述随机扫描与光栅扫描显示器的主要区别。
3. 什么是堆栈型替换算法？
4. 试述并行处理机与向量处理机的异同点。

五. 计算题 (每个 5 分, 共 15 分)

- 有一个经快表——慢表地址变换的二级虚拟存储器, 若先用快表作地址变换, 且快表命中率 95%, 快表未命中时, 需访问慢表, 且慢表命中率为 98%。设程序主存时间为 T_A , 查快表时间为 $10^{-1}T_A$, 辅存传一页至主存时间为 10^3T_A 。求虚拟存储器的等效访问时间。
- 有一磁带机, 采用 1/2 英寸 9 道格式 (其中, 1 道作奇偶校验用) 记录信息, 有效带长 2400 英尺, 正走带速为 200 英寸/秒, 单位道密度为 6250bpi。求:
 - 该带读写时, 有效数据传输率是多少?
 - 若每个数据块记录 4096 字节, 块间间隙为 0.3 英寸, 则该带可存储的信息是多少字节?
- 一个字节多路通道, 共接 8 台设备, 它们的工作频率分别是 100,50,25,20,20,5,3,2KB/s, 问此通道在数据传输时的 $T_S=2.5\mu s$, $T_D=2.5\mu s$, 此通道能否正常工作而不丢失数据吗?

六. 综合题 (共 25 分)

- 有一“Cache——主存”层次, 主存共 8 块 (块号 0——7), Cache 分为 4 块, 采用组相联映象 (每组 2 块), LRU 替换算法, 对如下地址流:

时间	1	2	3	4	5	6	7	8	9	10	11	12
块地址流	1	3	5	1	2	6	1	0	3	4	5	5

设 $t=0$ 时, Cache 为空

- 试画出 t_1 —— t_{12} 期间内 Cache 的使用情况;
- 求此期间内 Cache 的命中率。(本题 7 分)

已知补码比较一位乘法的规则表达式和规则表:

$$[P_{i+1}]_{\#} = 2^{-1} \{ [P_i]_{\#} + (B_{x+1} - B_x)[A]_{\#} \} \quad (\text{初始 } i=0)$$

判别位	新的部分积
0 0	$[P_{i+1}]_{\#} = 2^{-1}[P_i]_{\#}$
0 1	$[P_{i+1}]_{\#} = 2^{-1}([P_i]_{\#} + [A]_{\#})$
1 0	$[P_{i+1}]_{\#} = 2^{-1}([P_i]_{\#} - [A]_{\#})$
1 1	$[P_{i+1}]_{\#} = 2^{-1}[P_i]_{\#}$

其中, A 为被乘数, B 为乘数, P 为部分积, B_{n+1} 为比较乘数的附加位, 其初值为 0。

- 试根据补码比较法一位一乘规则, 推导出两位一乘的规则;

(2) 用比较法两位一乘规则计算 $[A \times B]_{补} = ?$, 已知被乘数 $[A]_{原} = 0.10101$, 乘数 $[B]_{原} = -0.11001$ (要求写出运算竖式。) (本题 7 分)

2. 什么是断定型微地址, 试画出其一位测试地址形成原理图, 并说明其实现方法 (本题 6 分)
3. 若 q_c 个结点的编号为 $0, 1, 2, \dots, (q_c - 1)$, Delta 网络的互连函数有两种表达形式, 分别是:

$$S_{q_c}(i) = (qi + \lfloor \frac{i}{c} \rfloor) \bmod q_c, 0 \leq i \leq q_c - 1$$

$$f_{q_c}(i) = (qi + \lfloor \frac{i}{c} \rfloor) \bmod q_c, 0 \leq i < q_c - 1; f_{q_c}(i) = i, i = q_c - 1$$

试证明: $S_{q_c}(i) = f_{q_c}(i)$ (本题 5 分)

七. 综合题 (共 25 分, 单独考生做)

1. 设有网络编号为 $0, 1, \dots, 63$ 的 64 个处理器, 采用单级互连网络连接, 当互连函数分别为:
 a. $Cube_4$ b. $PM2_3$ c. $Exchange(Shuffle)$ 时, 第 5 号处理器将与哪个处理器互连? (本题 6 分)
2. 试述 DMA 与通道方式下信息传输的异同。 (本题 6 分)
3. 若处理机中一条浮点加法指令的执行分成减阶, 对阶, 尾数相加, 规格化四段。各段时间从减阶开始依次是 $1\mu s, 0.5\mu s, 1.5\mu s, 0.5\mu s$ 。若流水线对 4 个数据进行累加, 即完成 $W = A + B + C + D$, 求
 a. 流水线的实际吞吐率 TP 及效率 η ;
 b. 瓶颈在何处? 如何克服? (本题 7 分)
4. 已知一个双面软盘, 划分成 15 个扇区, 每个扇区 512 字节, 每面 80 磁道, 假设软盘的转速为 360RPM, 试求:
 a. 软盘的有效容量是多少?
 b. 当磁头已定位于某磁道上, 则读取该道上任意扇信息的最大等待时间是多少?
 (本题 6 分)