

国防科技大学研究生院 1998 年硕士生入学考试

计算机原理与系统结构试题

- 注意：1. 统考生做一、二、三、四、五题
2. 单独考生做一、二、三、四、六题
3. 不用抄题，答案必须写在配发的答题纸上

一. 解释下列名词、术语的含义（每个 2 分，共 20 分）

1. RISC 2. 程序访问局部性原理 3. 快表 4. “先写后读”相关 5. 同构型多处理机
6. 总线 7. 扇区 8. 多重中断 9. 稀疏向量 10. 数组多路通道

二. 填空（每空 1 分，共 20 分）

（第 1—4 小题必做，在第 5—13 小题中，或做第 5—8 小题，或做第 9—13 小题）

- 某浮点机采用 32 位浮点二进制数据表示，其中 8 位（含 1 位符号）为移码表示的阶码，24 位（含 1 位符号）为补码表示的规格化尾数，试写出可表示的最大正数（阶码：尾数：）和最小负数（阶码：尾数：）。
- 实现微程序快速转移的方法常有（）、（）、（）。
- 光盘存储器按存储介质可以分为（）、（）和（）三类。
- 刷新的基本要求是：（）、（）和刷新期间不允许访存。
- 按照机器指令访问数据的方式，可以将当前绝大多数机器分为（）、（）和（）类型。
- 大多数并行处理机都是由一定数量的（）、一定数量的（）、某种形式的（）和某种形式的控制部件组成。
- 一般在 DLX 流水线中，分支延迟的三种调度方法是（）、（）和（）。
- 在存储器层次结构中，减少 Cache 命中时间的技术主要有：采用小且简单的 Cache，在 Cache 索引期间避免地址变换和（）。
- Flynn 分类法是按指令流和数据流的（）对计算机分类。按此分类法，ILLIAC-IV 属于（）计算机。
- 有效地址（）上界或（）下界，即出现越界错。
- IBM370 中的“测试与置定”指令 TS 的作用是（），但它可能导致（）。
- 一个模 $m=32$ 的多体存储器，其容量为 1M 字节。对于给定的地址（二进制）：11010011110101110101，若采用低位交叉编址（二进制）为（）体内地址（二进制）为（）。
- 计算机系统的软件和硬件在（）上是等效的，但在（）上是不等效的。

三. 简答以下问题（每个 3 分，共 12 分）

- 通常浮点机的阶码都用移码表示，为什么？
- 从磁头和磁记录介质角度考虑，如何提高磁表面存储器的记录密度？
- 数据相关有哪几种类型？解决数据相关有哪些主要方法？
- 什么是堆栈型机器？什么是通用寄存器型机器？堆栈型机器有何优点？

四. 计算题（每个 5 分，共 20 分）

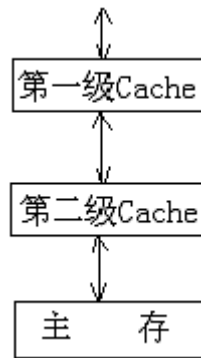
（第 1~3 小题必做，在第 4、第 5 小题中，或做第 4 小题，或做第 5 小题。）

- 已知被除数 $A = -0.1001$ ，除数 $B = -1$ 。试用补码加减交替除法规则求商 $[C]_{\text{补}} = ?$ 余数 $[R]_{\text{补}} = ?$ （要写出计算竖式）。

2. 使用 16K*1 位的静态 RAM 存储芯片, 外围电路用 ECL 电路, 构成 128K*16 位的 Cache 存储器。试回答:

- (1) 需要多少存储芯片?
- (2) 存储器地址码位数是多少?
- (3) 单个芯片的地址码位数是多少?
- (4) 计算写使能端 \overline{WE} 的负载端数。若每个 ECL 门带 8 个负载端, 需要多少个 ECL 门?

3. 给定如下图所示的二级 Cache 存储器层次结构, 设第一级和二级 Cache 的访问时间是 t_c ; H_{C1} 和 H_{C2} 分别是第一级 Cache 和二级 Cache 的命中率; t_m 为主存访问周期。求:



- (1) 该存储器层次结构的平均访问时间;
- (2) 和直接对主存进行访问相比, 该存储器层次结构访问时间加速比是多少? 加速比的最大值是多少?
4. 请写出 PM2I 单级互连网络的互连函数, 并画出当结点数 $N=8$ 时, PM2I 的连接情况。
5. 什么是 LRU 替换算法? 在用比较对法实现 LRU 替换算法时, 对于 P (块数) 为 32 的情况, 若分为每群 4 对, 每对 2 行, 请问需要多少个状态位? (要求写出式子)

五、综合题 (仅统考生做)

(每小题 7 分, 共 28 分。第 1、2 小题必做; 第 3——6 小题中, 或做第 3、4 小题, 或做第 5、6 小题)

1. 一盘组共 10 个盘片。其中 1 个盘面为保护面, 1 个盘面为伺服面, 其它盘面为数据面。盘的转速为 7200 RPM。存储区域的内存直径为 20cm, 外直径为 32cm, 道密度为 15TPM, 位密度为 100bpm。

计算:

- (1) 最大等待时间
- (2) 盘组容量为多少字节
- (3) 数据传输率为多少字节/秒
2. 何为先行进位加法器? 简述先行进位的基本思想和实现方法。
3. 有一条动态流水线由 6 段组成, 加法用 1、2、3、6 段, 乘法用 1、4、5、6 各段时间相等, 均为 Δt 。如果输入和输出的缓冲器足够大, 且输出端的数据可以直接返回到输入端。若用该流水线计算 $f = \prod_{i=1}^4 (A_i + B_i)$ (\prod 为连乘符号), 试按照最快的处理方式, 求: (1) 画出处理过程的时—空图;

(2) 计算其实际吞吐率和效率。

4. 设有一个四级立方体网络, 按从左到右的次序依次为第 0 级、第 1 级、第 2 级、第 3 级。

其输入端和输出端的编号均为 0,1,...,15。(1) 画出该网络;(2) 该网络各级实现的函数是什么?(3) 对于下述连接, 分别写出其级控制信号:(设“0”表示直送,“1”表示交换) a. 4 组 4 元交换, 即(0,3) (1,2) (4,7) (5,6) (8,11) (9,10) (12,15) (13,14) b. 4 组 4 元交换 +1 组 16 元交换

6. 设有一主频为 200MHz 的向量处理机, 对如下向量指令进行处理。而该向量处理机的各种操作的启动开销如下表所示。

操作	时钟周期数
加	6
乘	7
装入/存储	12

$V_1 \leftarrow \text{主存}$
 $V_2 \leftarrow V_1 * \text{标量}$
 $V_3 \leftarrow \text{主存}$
 $V_4 \leftarrow V_2 + V_3$
 主存 $\leftarrow V_4$

假设向量操作的保持速率为 1 个时钟周期, 向量元素为双精度浮点数, 机器顺序执行各向量指令且不链接。如果以 MFLOPS 衡量处理机性能, 求:

- (1) 该向量处理机的峰值性能
- (2) 半性能向量长度 $N_{\frac{1}{2}}$
- (3) 如果忽略任何循环额外开销, 则向量长度至少为多大时, 向量处理比标量处理快?

6. 有一台机器, 其并行计算与顺序计算的加速比为 10, 某一程序当前所开发的并行成分占整个程序的 50%。现在某一课题组提出只要投资 50,000, 他们可以通过改造硬件的方式使得该程序的并行成分的计算速度加倍; 而另一课题组则认为, 无需改变硬件, 只要进一步开发程序中的并行成分(假设该程序的最大并行性可达 60%) 就可以达到同样的效果, 并要示在当前程序的基础上, 每开发 1% 的并行成分, 需 10,000 元。试问: 你将支持哪个课题组的工作? 有何依据?

六. 综合题 (仅单独考生做, 每小题 7 分, 共 28 分)

1. 有一双面软盘, 每面有 77 道, 划分为 9 个扇区。盘的转速为 360RPM, 磁头定位后对任何磁道上的读写速率都是 250Kb/s. 求: (1) 该盘可存信息的最大容量 (2) 每扇区已定位在某磁道上, 则读取该道任意扇区信息的最大等待时间是多少?

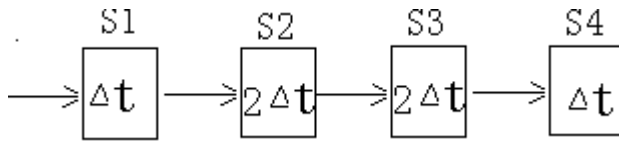
2. 简述确定指令的基本要求。一般的指令系统应包括哪些基本指令类型?

3. 设某台计算机有 9 条指令, 其使用频度为:

I1: 52% I2: 14% I3: 12% I4: 7% I5: 6%
 I6: 5% I7: 2% I8: 1% I9: 1%

试分别用 Huffman 编码 (要求画出其 Huffman 树) 和 2-4-6 等长扩展操作码为其编码。

4. 有一条流水线由 4 个功能段组成，如下图所示：



- (1) 若每隔 $2\Delta t$ 向流水线输入一个任务，一共输入 4 个，画出其处理过程的时—空图，并求其吞吐率和效率。
- (2) 为了使流水线最快能每隔 Δt 流出一个任务，应改进该流水线。A. 试问有哪两种改进方案？画出改进后的流水线。B. 若每隔 Δt 向改进后的流水线输入一个任务，一共输入 4 个。试对于改进后的两种流水线，分别求其吞吐率。