

- C、恒定； D、不定。
- 7、放大器产生零点漂移的主要原因是_____。
- A、环境温度变化； B、电压增益太大；
C、采用直接耦合方式； D、采用阻容耦合方式。
- 8、在放大电路中，为了稳定静态工作点，可以引入_____；若要稳定放大器的增益，应引入_____；为了抑制温漂，可以引入_____。
- A、直流负反馈； B、交流负反馈；
C、交流正反馈； D、直流负反馈和交流负反馈。
- 9、负反馈放大电路产生自激振荡的条件是_____。
- A、 $A\dot{F}=0$ ； B、 $A\dot{F}=1$ ；
C、 $A\dot{F}=\infty$ ； D、 $A\dot{F}=-1$ 。
- 10、负反馈所能抑制的干扰和噪声是_____。
- A、输入信号所包含的干扰和噪声；
B、反馈环内的干扰和噪声；
C、反馈环外的干扰和噪声；
D、输出信号中的干扰和噪声。
- 11、石英晶体多谐振荡器的输出脉冲频率取决于_____。
- A、晶体的固有频率； B、晶体的固有频率和 RC 参数值；
C、RC 参数大小； D、组成振荡器的门电路的平均传输时间。
- 12、单稳态触发器的主要用途是_____。
- A、整形，延时，鉴幅； B、整形，鉴幅，定时；
C、延时，定时，存储； D、延时，定时，整形。
- 13、下列电路中，不属于组合逻辑电路的是_____。
- A、寄存器； B、编码器；
C、全加器； D、译码器。
- 14、下列电路中，不属于时序逻辑电路的是_____。
- A、计数器； B、全加器；
C、寄存器； D、分频器。
- 15、根据触发器的_____，触发器可分为 RS 触发器、JK 触发器、D 触发器、T 触发器。
- A、电路结构； B、电路结构和逻辑功能；
C、逻辑功能； D、用途。
- 16、PAL 是一种_____可编程逻辑器件；EPROM 是一种_____可编程逻辑器件。
- A、“与”、“或”阵列固定； B、“与”、“或”阵列都可编程；

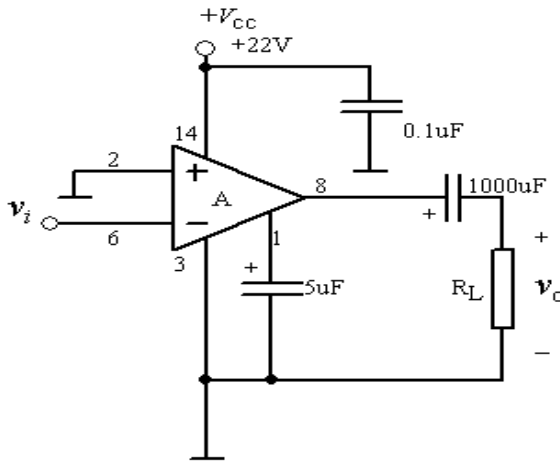


图 2

四、(25分)放大电路如图 3 所示。已知图中 $R_{b1}=10\text{k}\Omega$, $R_{b2}=2.5\text{k}\Omega$, $R_c=2\text{k}\Omega$, $R_e=750\Omega$, $R_L=1.5\text{k}\Omega$, $R_s=10\text{k}\Omega$, $V_{CC}=15\text{V}$, $\beta=150$ 。设 C_1 、 C_2 、 C_3 都可视为交流短路, 试用小信号模型分析法计算电路的电压增益 $\dot{A}_v=\dot{V}_o/\dot{V}_i$, $\dot{A}_{vs}=\dot{V}_o/\dot{V}_s$; 输入电阻 R_i ; 输出电阻 R_o 。

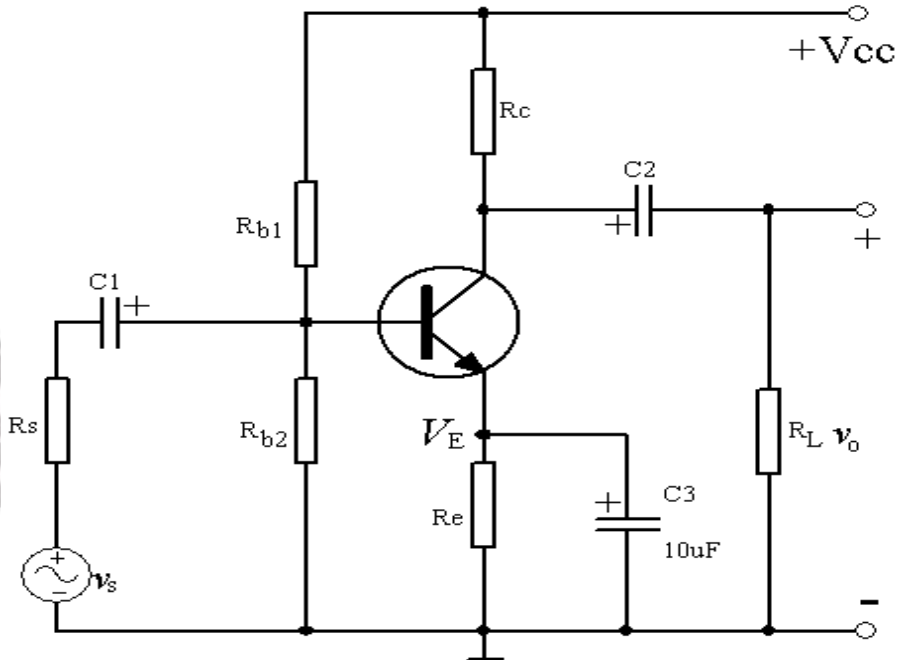


图 3

五、(15分)如图 4 所示, 为一个单端输出的差分放大电路。试指出 1、2 两输入端中, 哪个是同相输入端, 哪个是反相输入端? 并求出该电路的共模抑制比 K_{CMR} 。设 $V_{CC}=12\text{V}$, $V_{EE}=6\text{V}$, $R_b=10\text{k}\Omega$, $R_c=6.2\text{k}\Omega$, $R_e=5.1$

$k\Omega$ ，三极管的 $\beta_1 = \beta_2 = \beta = 50$ ， $r_{bb'} = 300\Omega$ ， $V_{BE1} = V_{BE2} = 0.7V$ 。

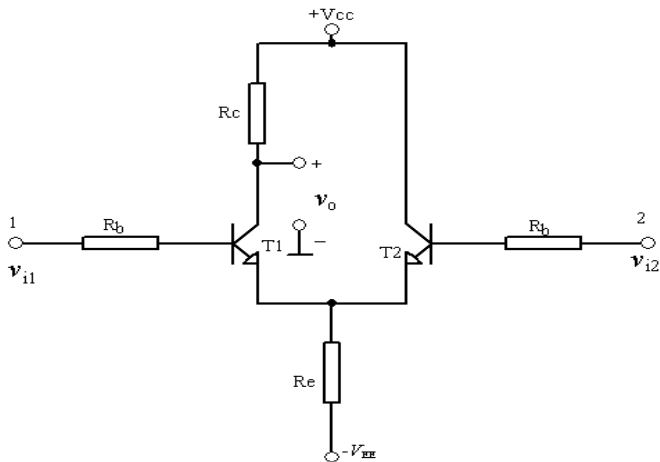


图 4

六、(15分) 电路如图 5 所示。 $R_2 = R_4 = R$ ， $R_1 = R_3 = 10R$ 。试指出运放 A_1 组成的放大电路是否带有反馈回路？如有反馈，试说明反馈的极性和组态。

并计算出 \dot{V}_o / \dot{V}_{i0} 。

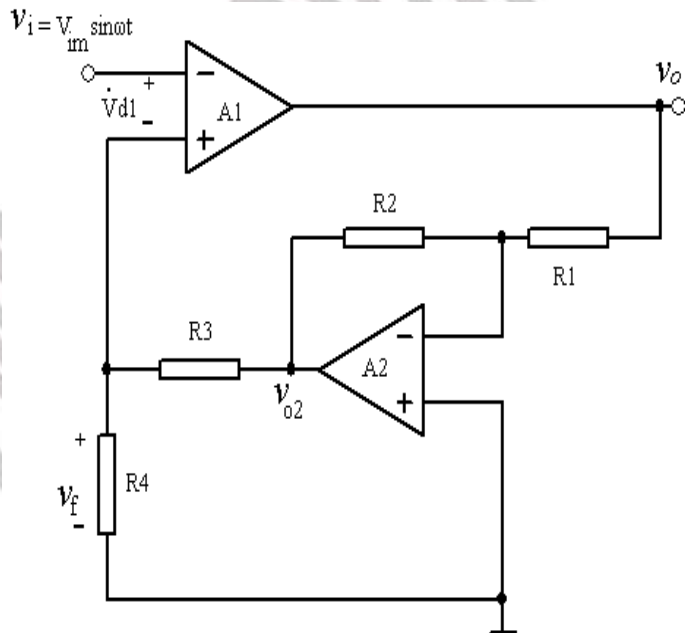


图 5

七、(15分) 现有一个 4 位二进制数 $X = D_3D_2D_1D_0$ ，要求判别：① $4 \leq X < 7$ ；
② $X \leq 4$ ；③ $X \geq 8$ 。判别电路框图如图 6 所示，请分别用输出函数 Y_1 判别

$4 \leq X < 7$; Y_2 判别 $X \leq 4$; Y_3 判别 $X \geq 8$ 。要求采用可编程逻辑器件 PLA 来实现，写出必要的解题步骤，并画出 PLA 阵列图。



图 6

八、(20 分) 设有一组合逻辑电路，不知其内部结构，但测得其输入信号 A、B、C 和输出信号 F 的波形如图 7 所示。试写出其逻辑表达式，并用“与非”门实现其功能。

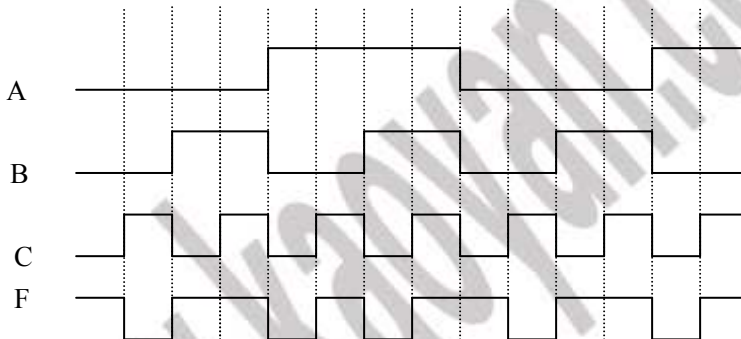


图 7

九、(10 分) 试分析如图 8 所示电路， R_D 、A、C、ET、EP 均接逻辑“1”，B、D 均接逻辑“0”，G1 为非门，说明该电路是多少进制的计数器。

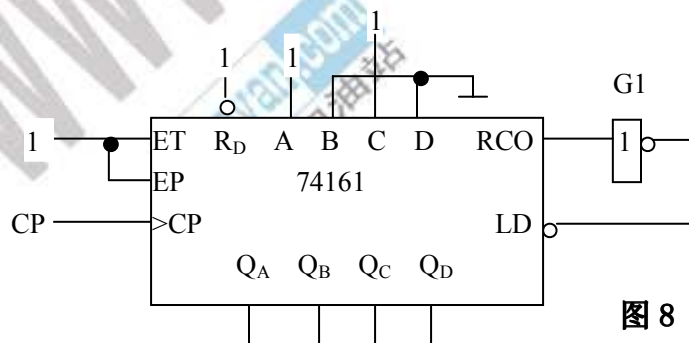


图 8

74161 的功能表见表 1 所示。

表 1

清零 R _D	预置 LD	使能		时钟 CP	预置数据输入				输出			
		EP	ET		A	B	C	D	Q _A	Q _B	Q _C	Q _D
L	×	×	×	×	×	×	×	×	L	L	L	L
H	L	×	×	↑	A	B	C	D	A	B	C	D
H	H	L	×	×	×	×	×	×	保			持
H	H	×	L	×	×	×	×	×	保			持
H	H	H	H	↑	×	×	×	×	计			数