

武汉科技学院

2005 年招收硕士学位研究生试卷

试卷代号 _____ 试卷名称 电子技术（模拟和数字）
考试时间 _____ 报考专业 _____

- 1、试题内容不得超过画线范围，试题必须打印，图表清晰，标注准确。
- 2、试题之间不能留有答卷的间隔，所有答案一律写在答题纸上，写在试卷或草稿纸上无效。

题号	一	二	三	四	五	六	七	八	九	十	十一	得分
得分												

模拟部分（共 80 分）

一、选择填空题（每空 1 分，共 10 分）

- (1)、当温度升高时，晶体管的 U_{BE} _____， I_{CEO} _____， β _____。
(a 不变、b 增大、c 减小)
- (2)、当晶体管工作在饱和区时，其发射结处于 _____，集电结处于 _____
(a 零偏置、b 正向偏置、c 反向偏置)。
- (3)、长尾式差动放大电路中 R_e 阻值越大，则 _____ (a 差模电压放大倍数越大、b 差模电压放大倍数越小、c 共模电压放大倍数越大、
d 共模电压放大倍数越小)，同时，电路的共模抑制比 K_{CMR} _____ (a 越小、b 越大、c 不变)。
- (4)、集成运放放大器工作在线性区时，其电路结构形式为 _____
(a 开环、b 负反馈、c 正反馈)。
- (5)、当场效应管的漏极直流电流 I_D 从 2mA 变为 4mA 时，它的低频跨导

g_m 将_____ (a 增大、b 不变、c 减小)。

(6)、场效应管中 $u_{GS} = 0$ 时，能够工作在恒流区的场效应管有_____

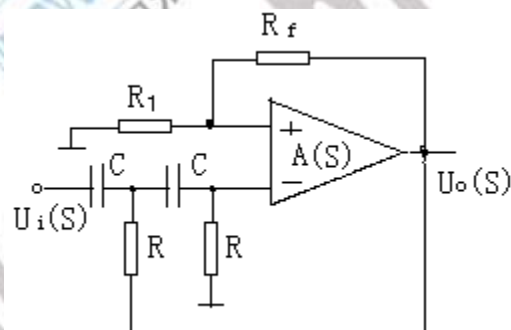
(a 结型管、b 增强型 MOS 管、c 耗尽型 MOS 管)。

二、(8 分)下图有源滤波电路中的 $R_1 = R_f = 10\text{ K}\Omega$ ， $R = 15.9\text{ K}\Omega$

时，特征频率 $f_0 = 1\text{ KHz}$ ，试求

(1)、该滤波器的通带电压放大倍数。

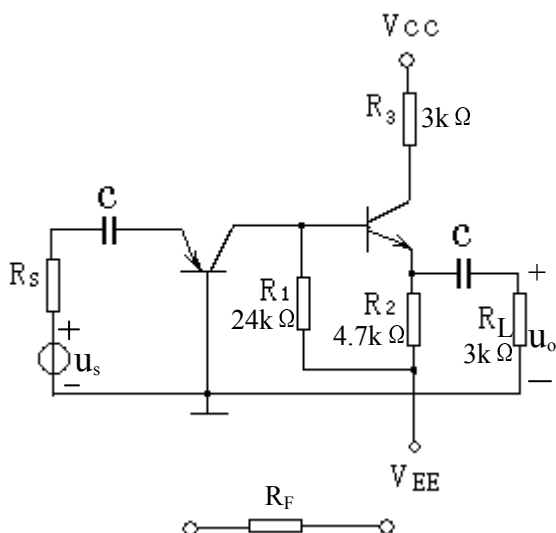
(2)、电容 C 的容量。



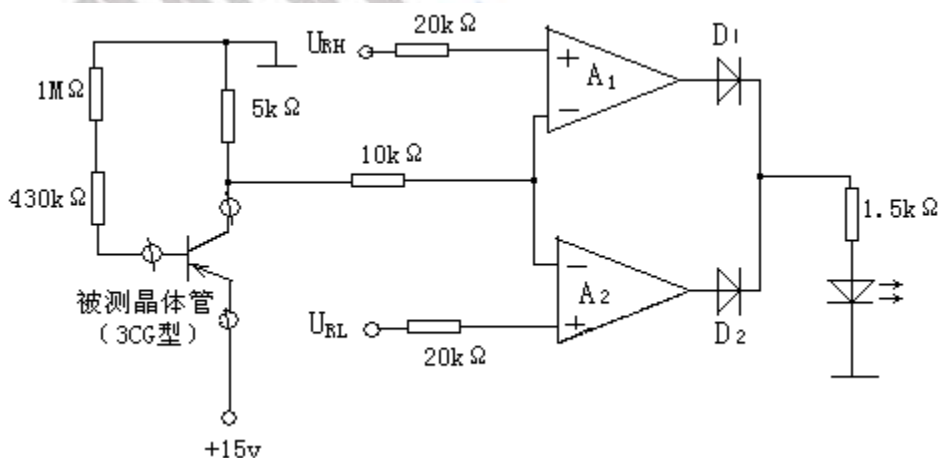
三、(12 分)电路如图所示

(1)、试将反馈电阻 R_F 正确地连接在电路中，实现将输入电流转换成与之成稳定线性关系的输出电流，并说明引入的是哪种组态的负反馈。

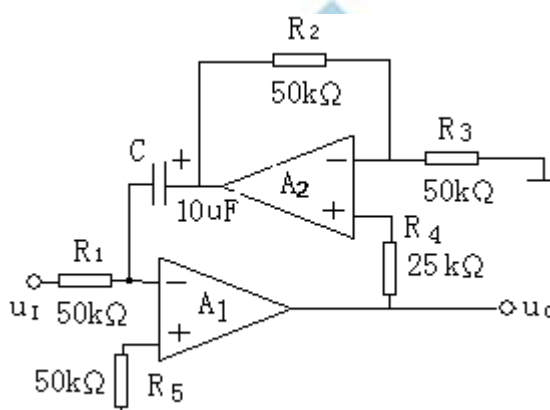
(2)、在深度负反馈条件下，若 $A_F = 13$ ，求反馈电阻 R_F 的取值。



- 四、 (16分) 下图所示电路为一个区分晶体管 β 值的筛选电路，要求将同一型号的晶体管（3CG型）按 β 值的大小分为两档，即 β 值在 50 至 100 之间为一档，其他值为另一档。试确定 U_{RH} 和 U_{RL} 值的大小，并说明电路工作原理，发光二极管为亮状态时说明晶体管的 β 值在什么范围？（晶体管为硅管， $U_{BE} = 0.7\text{V}$ ）



五、(14 分) 下图为一运算电路，在理想情况下，试推导输出电压 u_o 与输入电压 u_i 的函数关系。

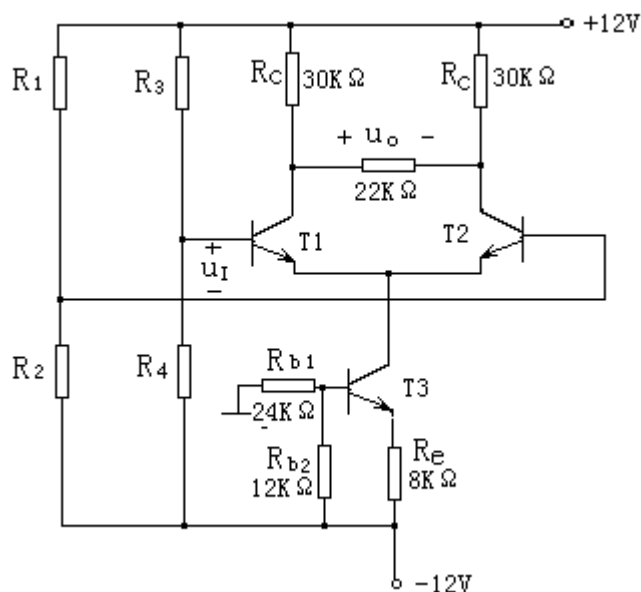


六、(20 分) 图中电路是一个差动式电桥测试压力的电路，它采用电阻应变式压力传感器组成，当外加压力为零时， $R_1 = R_2 = R_3 = R_4 = R$ ，则： $U_o = 0$ ，加压力后， $R_1 = R_4 = R + \Delta R$ ，而 $R_2 = R_3 = R - \Delta R$ ，则有信号 ($U_i \neq 0$) 加在差动放大器的两个输入端。试计算：

(1)、静态时 ($U_i = 0$)， I_{C1} 、 I_{C2} 、 U_{C1} 和 U_{C2} 的值。设晶体管的 $U_{BE} = 0.7V$

(2)、计算 A_d 、 R_i 和 R_o 的值，设 $\beta_1 = \beta_2 = 60$ ， $r_{bb'} = 200\Omega$ 。

(3)、若压力信号按正弦规律变化时， $u_i = 5 \sin \omega t (mV)$ ，试画出与之对应的输出信号 u_o 的波形。



数字部分（共 70 分）

七、（12 分）综合题

- (1) 在数字电路中，晶体三极管工作在_____状态，即或者在_____区，或者在_____区。
- (2) $(11001101011.1011011)_2 = (\quad)_{10} = (\quad)_{16}$
- (3) $(762.75)_{10} = (\quad)_{16}$
- (4) 证明逻辑恒等式：

$$(A + B)(\bar{A} + C)(B + C) = (A + B)(\bar{A} + C)$$

- (5) 化简逻辑函数：

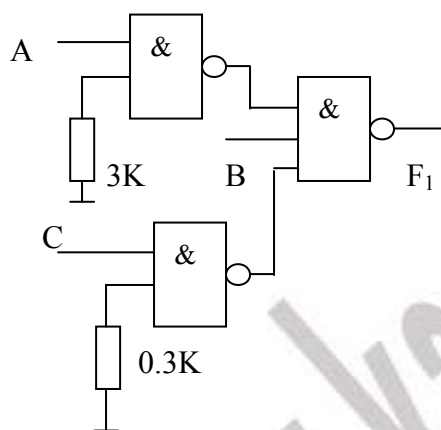
$$F = \overline{C} \cdot \overline{D} + \overline{A}BC + \overline{A}BC\overline{D} + \overline{A}BCD$$

$$\text{约束条件为: } ABD + A \cdot \overline{B} \cdot \overline{C} \cdot D + \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \overline{D} = 0$$

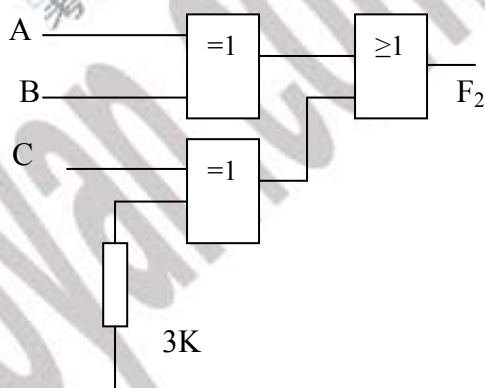
(6) 已知: $F = \overline{\overline{A} \cdot \overline{B} + CD}$, 其对偶式 $F' =$ _____,

其反函数 $\overline{F} =$ _____。

(7) 图示电路均为 TTL 门电路, 写出 F_1, F_2 的逻辑表达式。



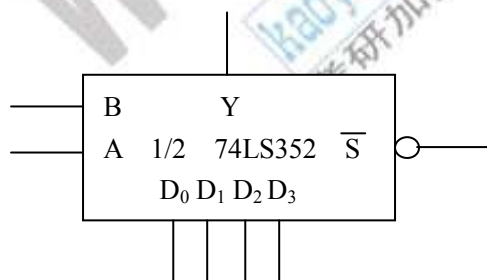
(a)



(b)

八、(12 分) 试用一个四选一数据选择器 (1/2 74LS352) 及最少的门电路实

现逻辑函数: $L = \overline{\overline{C \cdot DE} \oplus \overline{B \cdot E} \cdot \overline{AE} \cdot \overline{D}}$ 。



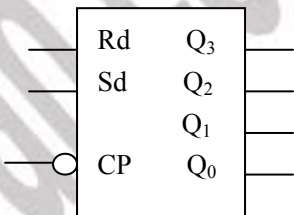
74LS352 功能表

输入			输出
\overline{S}	B	A	Y
1	×	×	0
0	0	0	D_0
0	0	1	D_1

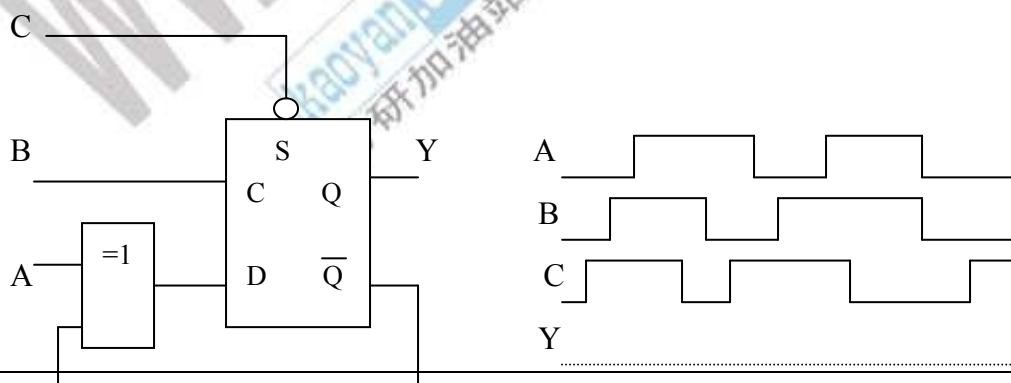
0	1	0	D_2
0	1	1	D_3

九、(14 分) 某同步 8421 码十进制加法计数器，功能表如下表所示，逻辑符号如图所示，其中 Q_3 为高位端， Q_0 为低位端， Rd 端为异步清 0 端， Sd 为异步置 1 端。试用 Sd 端设计一个 7 进制计数器，列出状态转换表，画出接线图。

CP	Rd	Sd	Q_3	Q_2	Q_1	Q_0
×	1	0	0	0	0	0
×	0	1	1	0	0	1
↓	0	0	加法计数			



十、(12 分) 为图所示电路和波形，试根据 A, B, C 的波形画出 Y 的波形。



十一、(20 分) 由 JK 触发器和 PLA 构成的时序逻辑电路如图所示，试分析其功能（写出驱动方程和状态方程，画出状态转换图，说明电路的逻辑功能，电路能否自启动）。

