

准考证号码:

报考学科、专业:

姓名:

密封线内不要答题

## 二〇〇七年招收硕士研究生

## 入学考试自命题试题

考试科目: 计算机组成原理 (961)适用专业: 生物医学工程<sup>(083100)</sup> 生物信息技术<sup>(083120)</sup>

(除画图题外, 所有答案都必须写在答题纸上, 写在试题纸上及草稿纸上无效, 考完后试题随答题纸交回)

## 一、计算 (每小题 10 分, 共 20 分)

1. 已知  $x = -0.10111$ ,  $y = 0.11010$ , 用变形补码计算  $[x]_{\text{补}} + [y]_{\text{补}}$  及  $[x]_{\text{补}} - [y]_{\text{补}}$  并对运算结果溢出与否进行说明。

2. 已知  $x = 2^{-10} \times (-0.1010110)$ ,  $y = 2^{-100} \times (-0.1101100)$ , 阶码和尾数均为二进制数。

设阶码为 5 位, 尾数为 9 位都采用双符号位补码表示, 按浮点补码加减法运算步骤计算  $[x]_{\text{补}} - [y]_{\text{补}}$ 。

## 二、解释下列术语 (每小题 3 分, 共 15 分)

1. 溢出
2. 微指令周期
3. 存储周期
4. 寻址方式
5. 微操作

三、填空（每空 1 分，共 25 分，10~14 小题填序号）

1. 计算机硬件系统由\_\_\_\_\_和\_\_\_\_\_两大部分组成。

2. 动态 MOS 存储器一般有三种刷新控制方式它们是\_\_\_\_\_，  
\_\_\_\_\_和\_\_\_\_\_。

3. 已知十进制数  $x = -\frac{37}{256}$ ，它的二进制表示为\_\_\_\_\_，二进制补码表示为\_\_\_\_\_。

4. 主存储器的技术指标可归为两类，它们分别是\_\_\_\_\_和\_\_\_\_\_。

5. 若片选地址为 101 时，选定某一  $32K \times 16$  位存储芯片工作，则该芯片在存储器中的首地址为\_\_\_\_\_H，末地址为\_\_\_\_\_H。

6. 一条指令的处理过程宏观上可分为\_\_\_\_\_和\_\_\_\_\_过程。

7. 主机与外交换信息的 DMA 控制方式中，DMA 传送方式有\_\_\_\_\_  
\_\_\_\_\_和\_\_\_\_\_。

8. 总线的仲裁可采用两种不同的方式，它们分别是\_\_\_\_\_和\_\_\_\_\_。

9. 若指令中操作数的形式地址为 A，直接寻址时有效地址  $E =$  \_\_\_\_\_，相对寻址时有效地址  $E =$  \_\_\_\_\_。

10. 主存中读出的指令和数据均为二进制，区别它们的方法是\_\_\_\_\_。

A. 分析鉴别

B. 特征位

C. 存储时间

D. 读出时间

11. 利用 4 片  $8K \times 4$  位存储芯片，可构成容量为\_\_\_\_\_存储器。

A.  $32K \times 16$  位

B.  $8K \times 8$  位

C.  $16K \times 8$  位

D.  $16K \times 16$  位

12. 加法器采用先行进位是为了\_\_\_\_\_。

- A. 提高运算速度
- B. 增加加法器功能
- C. 减少逻辑器件
- D. 优化运算器结构

13. 微程序控制器中, 控制存储器存放的是\_\_\_\_\_。

- A. 指令信息
- B. 数据信息
- C. 控制信息
- D. 状态信息

14. 一个指令周期至少包含\_\_\_\_\_机器周期。

- A. 一个
- B. 二个
- C. 三个
- D. 四个

四、判断正误并改错 (每小题 2 分, 共 20 分)

1. 存储系统中设置 Cache 增加了主存容量提高了主存速度。
2. 8421 码是一种无权编码, 8421 码是 BCD 码中的一种编码。
3. ALU 是运算器中的主要部件。
4. 控制器采用异步控制方式比采用同步控制方式时执行指令的速度快。
5. 若  $x = 0.10110$ ,  $y = -0.10101$  则它们的补码之积为  $1.0110110010$ 。
6. 十进制数 8181 的八进制表示为 17775。
7. 半导体存储器中存储体就是存储矩阵。
8. 单总线结构的计算机中常采用同步通信方式。
9. AR 用作存放访问主存的地址和数据。
10. 程序中断方式和程序查询方式都是用软件方式控制数据的交换过程。

五、论述（每小题 10 分，共 40 分）

1. 试述指令执行序列的控制方法及指令处理的一般过程。
2. 试述浮点补码加减法运算中规格化处理的依据及左规和右规处理的方法。
3. 试述多模块（体）交叉存取存储器的设计思想及组织特征。
4. 试述中断请求，中断响应、开中断、关中断的实际含义。

六、用 SN74181 和 SN74182 芯片设计 48 位两级先行进位 ALU（芯片用方框表示绘出设计图）。(15 分)

七、利用 16K×8 位 RAM 芯片和 16K×4 位 ROM 芯片，设计 128K×8 位存储器，其中 00000H 到 07FFFH 地址范围为只读存储区，其它空间为可读可写区。(共 15 分)

1. 画出存储器存储空间分布图（3 分）
2. 完成存储器设计并与 CPU 连接，标明信号线及芯片的使用。(12 分)