

华北水利水电学院 2005 年攻读硕士学位研究生招生命题考试

计算机组成原理 试题

注意事项：1、答案全部答在答题纸上，写在试卷上无效；
2、考试时间 180 分钟（3 个小时），满分 150 分。

一、选择题（30 分）（每题 1 分）

1. 在机器数中，_____零的表示形式是唯一的。
A. 原码 B. 补码 C. 反码 D. 原码和反码
2. 对于 8 位二进制数，下列说法中正确的是_____。
A. -127 的补码为 10000000 B. -127 的反码等于 0 的移码
C. +1 的移码等于-127 的反码 D. 0 的补码等于-1 的反码
3. 某计算机字长 32 位，采用定点小数表示，符号位为 1 位，尾数为 31 位，则可表示的最大正小数为____，最小负小数为_____。
A. $+(2^{31}-1)$ B. $-(1-2^{-32})$ C. $+(1-2^{-30})$ D. $-(2^{31}-1)$
4. IEEE754 标准规定的 32 位浮点数格式中，符号位为 1 位，阶码为 8 位，尾数为 23 位。则它所能表示的最大规格化正数为_____。
A. $+(2-2^{23}) \times 2^{+127}$ B. $+(1-2^{23}) \times 2^{+127}$ C. $+(2-2^{23}) \times 2^{+255}$ D. $+(2^{23}-1) \times 2^{+127}$
5. 在计算机对数据运算操作中，下列说法中正确的是_____。
A. 采用变形补码进行加减法运算可以避免溢出
B. 只有定点数运算才有可能溢出，浮点数运算不会产生溢出
C. 只有带符号数的运算才有可能产生溢出
D. 只有将两个正数相加时才有可能产生溢出
6. 在计算机运算操作中，下溢指的是_____。
A. 运算结果的绝对值小于机器所能表示的最小绝对值
B. 运算的结果小于机器所能表示的最小负数
C. 运算的结果小于机器所能表示的最小正数
D. 运算结果的最低有效位产生的错误
7. 存储器是计算机系统记忆设备，它主要用来_____。
A. 存放数据 B. 存放程序 C. 存放数据和程序 D. 存放微程序
8. 计算机存储周期是指_____。
A. 存储器的读出时间
B. 存储器的写入时间
C. 存储器进行连续读和写操作所允许的最短时间间隔

- D. 存储器进行连续写操作所允许的最短时间间隔
9. 某计算机字长 16 位, 它的存储容量 64KB, 若按字编址, 那么它的寻址范围是_____ ; 若按字节编址, 则它的寻址范围是_____。
- A. 0—64K B. 0~32K C. 0~64KB D. 0—32KB
10. 某 SRAM 芯片, 其存储容量为 64K×16 位, 该芯片的地址线 and 数据线数目为_____。
- A. 64, 8 B. 16, 64 C. 64, 16 D. 16, 16
11. 某计算机字长 32 位, 存储容量 1MB, 若按字编址, 它的寻址范围是_____。
- A. 0~1M B. 0~512K C. 0~256K D. 0~128K
12. 某计算机字长为 32 位, 其存储容量为 16MB, 若按双字编址, 它的寻址范围是_____。
- A. 0~16M B. 0~8M C. 0~4M D. 0~32M
13. 某微型计算机系统, 其操作系统保存在软磁盘上, 其内存储器应该采用_____。
- A. RAM B. ROM C. RAM 和 ROM D. Flash RAM
14. 交叉存储器实质上是一种模块式存储器, 它能_____执行_____独立的读写操作。
- A. 并行, 多个 B. 串行, 多个 C. 并行, 一个 D. 串行, 一个
15. 主存储器和 CPU 之间增加 cache 的目的是_____。
- A. 解决 CPU 和主存之间的速度匹配问题
B. 扩大主存储器的容量
C. 扩大 CPU 中通用寄存器的数量
D. 既扩大主存容量又扩大 CPU 通用寄存器数量
16. 采用虚拟存储器的主要目的是_____。
- A. 提高主存储器的存取速度
B. 扩大主存储器的存储空间, 并能进行自动管理和调度
C. 提高外存储器的存取速度
D. 扩大外存储器的存储空间
17. 以下类型的半导体存储器中, 读出数据传输率最高的是_____。
- A. DRAM B. SRAM C. FLASH D. EPROM
18. 双端口存储器所以能高速进行读 / 写, 是因为采用_____。
- A. 高速芯片 B. 两套相互独立的读写电路 C. 流水技术 D. cache
19. 指令的寻址方式有顺序和跳跃两种方式; 采用跳跃寻址方式, 可以实现_____。
- A. 堆栈寻址 B. 程序的条件转移
C. 程序的无条件转移 D. 程序的条件转移或无条件转移
20. 下列寻址方式中速度最快的是_____, 速度最慢的是_____。
- A. 直接寻址 B. 立即寻址或隐含寻址 C. 间接寻址 D. 寄存器寻址
21. 在单机系统中, 三总线结构的计算机的总线系统由_____组成。
- A. 系统总线、内存总线和 I/O 总线 B. 数据总线、地址总线和控制总线

- C. 内部总线、系统总线和 I/O 总线 D. ISA 总线、VESA 总线和 PCI 总线
22. 一个适配器必须有两个接口：一个是和系统总线的接口，CPU 和适配器的数据交换是_____方式；二个是和外设的接口，适配器和外设的数据交换是_____方式。
- A. 并行 B. 串行 C. 并行或串行 D. 分时传送
23. 以 RS-232 为接口，进行 8 位 ASCII 码字符传送，带有一位奇偶校验位、两位停止位和一位起始位，当波特率为 9600 波特时，最高传送速率为_____字节/秒。
- A. 960 B. 873 C. 800 D. 480
24. 计算机系统的输入输出接口是_____之间的交接界面。
- A. CPU 与存储器 B. 主机与外围设备 C. 存储器与外围设备 D. CPU 与系统总线
25. 周期挪用方式常用于_____方式的输入 / 输出中。
- A. DMA B. 中断 C. 程序传送 D. 通道
26. 如果有多个中断同时发生，系统将根据中断优先级响应优先级最高的中断请求。若要调整中断事件的响应次序，可以利用_____。
- A. 中断嵌套 B. 中断向量 C. 中断响应 D. 中断屏蔽
27. 一个由微处理器构成的实时数据采集系统，其采样周期为 200ms，A / D 转换时间为 25 微秒，则当 CPU 使用_____传送方式读取数据时，其效率最高。
- A. 查询 B. 中断 C. 无条件传送 D. 延时采样
28. CRT 的分辨率为 1024×768 像素，颜色为 65536 色，则刷新存储器的容量至少_____。
- A. 512KB B. 1MB C. 4MB D. 2MB
29. USB2.0 的数据传输率最高可达到_____；IEEE1394 的数据传输率最高可达到_____。
- A. 480Mbps B. 120 Mbps C. 400Mbps D. 240Mbps
30. 按其数据流的传递过程和控制节拍来看，阵列乘法器可认为是_____。
- A. 全串行运算的乘法器 B. 全并行运算的乘法器
C. 串—并行运算的乘法器 D. 并—串行运算的乘法器

二、填空题（30 分）（每题 1.5 分）

1. 程序中断方式是各类计算机中广泛使用的一种数据交换方式，当某一外设的数据准备就绪后，它主动向_____发出请求信号，后者响应中断请求后，暂停运行主程序，自动转移到该设备的_____。
2. 如果 CPU 处于中断允许状态，则可立即接受中断请求进行中断响应。一旦进入中断响应过程，CPU 会立即自动_____，并将当前程序计数器和程序状态字的内容保存到_____中。
3. 中断系统应具有的功能包括：实现中断请求、_____、中断服务和_____。
4. DMA 技术的出现使得_____可以通过 DMA 控制器直接访问_____，与此同时，CPU 可以继续执行程序。
5. 通道有三种类型：_____通道、_____通道、_____通道。

6. SCSI 是处于_____和智能设备控制器之间的并行 I / O 接口, 最多可连接_____台各种类型的高速外围设备。
7. 按读写性质分, 光盘分只读型、一次型、重写型三类。MO 属于_____型, DVD 属于_____型, CD-R 属于_____型。
8. 为了解决多个_____同时竞争总线的控制权, 必须具有_____部件。
9. 某系统总线的存取周期最快为 4 个总线时钟周期, 总线在一个总线周期中可以存取 64 位数据。若总线的时钟频率为 66.6MHz, 则总线的带宽为_____MB / s。
10. 微程序设计技术是利用_____方法设计_____的一门技术, 具有一系列优点。
11. 并行处理技术已成为计算机技术发展的主流。它可贯穿于信息加工的各个步骤和阶段。概括起来, 主要有三种形式: _____并行; _____并行; _____并行。
12. 流水 CPU 是以_____为原理构造的处理器, 是一种非常经济实用的并行技术。目前的高性能微处理器几乎无一例外使用了流水技术。
13. RISC CPU 是克服 CISC 缺点的基础上发展起来的, 它具有的三个基本要素是: _____, _____和_____。
14. CPU 从主存取出一条指令并执行该指令的时间叫做指令周期, 它常常用若干个_____周期来表示, 而后者又包含有若干个_____周期。
15. 微程序控制器主要由控制存储器、_____、_____三大部分组成, 其中控制存储器是只读型存储器, 它用来存放_____。
16. 形成指令地址的方式, 称为指令寻址方式, 有_____寻址和跳跃寻址两种, 使用_____来跟踪指令地址。
17. 存储器堆栈中, 需要一个_____, 它是 CPU 中的一个专用寄存器, 它指定的内存单元就是堆栈的_____, 进出栈的数据都是按_____特点进行。
18. 计算机主存广泛使用的半导体存储器是_____和_____都。它们的共同缺点是断电后保存信息将_____。
19. cache 是一种高速缓冲存储器, 是为了解决_____和主存之间_____不匹配而采用的一项重要硬件技术。
20. 有二进制数 $x_0x_1x_2x_3$, 奇偶校验值用 p 表示, 则奇校验 $p=$ _____, 偶校验 $p=$ _____ ; 奇偶校验只能检测_____, 无法检测_____。

三、计算题 (40 分) (每题 10 分)

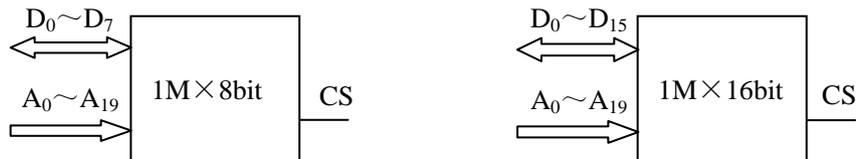
1. 已知 $[x]_{补}=0.1011$, $[y]_{补}=1.1010$, 求 $[x \cdot y]_{补}$, 并用十进制数进行验证。
2. 已知 $x=0.10110$, $y=0.11101$, 请采用不恢复余数阵列除法器的计算步骤计算 $[x \div y]_{补}$ 。
3. 已知一计算机系统存储器由 cache 和主存组成, cache 的存取周期为 5ns, 主存的存取周期为 35ns, 在一段时间内 CPU 访问内存 5000 次, 其中 890 次访问主存, 请问: (1) cache 的命中率为多少? (2) CPU 访问内存的平均时间是多少? (3) cache—主存系统的效率是多

少?

4. 一硬盘记录面为 4 面，分 1024 道，数据传输率为 31457280B/s，磁盘转速 7200rpm，每个记录块为 1024 字节，请问：(1) 每一磁道的容量是多少？(2) 划分多少个扇区？(3) 磁盘存储容量是多少？

四、应用题 (50 分)

1. 已知 RAM 芯片如下图所示：1M×8 位 8 片，2M×16 位 2 片，CPU 地址总线为 24 位 ($A_0 \sim A_{23}$)，数据总线为 16 位 ($D_0 \sim D_{15}$)，请画出此 CPU 与存储器芯片的组成框图。(15 分)



2. 某计算机字长为 16 位，主存容量为 64K，指令为单字长指令，有 58 种操作码，采用直接寻址、间接寻址、页面寻址方式，CPU 中有 AC、IR、PC，请设计该指令系统，并说明存储器划分多少个页面？每个页面多少个单元？能否增加寻址方式？(15 分)
3. 某计算机系统结构如图所示，其中 M 为主存，MDR 为主存数据存储器，MAR 为主存地址存储器， $R_0 \sim R_3$ 为通用寄存器，IR 为指令寄存器，PC 为程序计数器，A 为累加器，B 为暂存器，ALU 为算术逻辑单元，箭头表示信息传输的方向。(20 分)

- (1) 请画出 CLA 指令流程图；
(2) 请画出 ADD (R_1), (R_2) 指令流程图。

