

华北水利水电学院 2007 攻读硕士学位研究生招生命题考试

计算机组成原理 试题

- 注意事项：1、答案全部答在答题纸上，写在试卷上无效；**
2、考试时间 180 分钟（3 个小时），满分 150 分。

一、选择题（20 分）（每题 1 分）

- 下列数中最小的数是____。
A. $(101001)_2$ B. $(52)_8$ C. $(101001)_{BCD}$ D. $(33)_{16}$
- 存储容量 $64K \times 16bit$ ，若按字编址，那么它的寻址范围是____；若按字节编址，则它的寻址范围是____。
A. $0 \sim 64K$ B. $0 \sim 32K$ C. $0 \sim 64K$ D. $0 \sim 128K$
- 在机器数中，____零的表示形式是唯一的。
A. 原码 B. 补码 C. 反码 D. 原码和反码
- 对于 8 位二进制数，下列说法中正确的是____。
A. -127 的补码为 10000000 B. -127 的反码等于 0 的移码
C. +1 的移码等于 -127 的反码 D. 0 的补码等于 -1 的反码
- 一个 8 位二进制整数，采用补码表示，且由 3 个“1”和 5 个“0”组成，则最小值为____。
A. -127 B. -32 C. -125 D. -3
- IEEE754 标准规定的 32 位浮点数格式中，符号位为 1 位，阶码为 8 位，尾数为 23 位，则它所能表示的最大规格化正数为()。
A. $+(2-2^{-23}) \times 2^{+127}$ B. $+(1-2^{-23}) \times 2^{+127}$ C. $+(2-2^{-23}) \times 2^{+255}$ D. $2^{+127} - 2^{-23}$
- 交叉存储器实质上是一种模块式存储器，它能____执行____独立的读写操作。
A. 并行 B. 串行 C. 多个 D. 一个
- 采用虚拟存储器的主要目的是____。
A. 提高主存储器的存取速度
B. 扩大主存储器的存储空间，并能进行自动管理和调度
C. 提高外存储器的存取速度
D. 扩大外存储器的存储空间，并能进行自动管理和调度
- 下列寻址方式中速度最快的是____，速度最慢的是____。
A. 直接寻址 B. 立即寻址或隐含寻址 C. 间接寻址 D. 寄存器间接寻址
- 在单机系统中，三总线结构的计算机的总线系统由____组成。
A. 系统总线、内存总线和 I/O 总线 B. 数据总线、地址总线和控制总线

C. 内部总线、系统总线和 I/O 总线 D. ISA 总线、VESA 总线和 PCI 总线

11. 以 RS-232 为接口, 进行 8 位 ASCII 码字符传送, 带有一位奇偶校验位、两位停止位和一位起始位, 当波特率为 9600bps 时, 最高传送速率为_____字节/秒。
A. 960 B. 873 C. 800 D. 480
12. 流水 CPU 是由一系列叫做“段”的处理线路所组成。和具有 m 个并行部件的 CPU 相比, 一个 m 段流水线 CPU_____。
A. 具有同等水平的吞吐能力 B. 不具备同等水平的吞吐能力
C. 吞吐能力大于前者的吞吐能力 D. 吞吐能力小于前者的吞吐能力
13. CRT 的分辨率为 1024×1024 像素, 颜色为 65536 色, 则刷新存储器的容量至少_____。
A. 512KB B. 1MB C. 4MB D. 2MB
14. USB2.0 的数据传输率最高可达到_____; IEEE1394 的数据传输率最高可达到_____。
A. 480Mbps B. 120 Mbps C. 400Mbps D. 240Mbps
15. 不具有自同步能力的记录方式是_____。
A. NRZ B. PM C. MFM D. FM
16. 如果有多个中断同时发生, 系统将根据中断优先级响应优先级最高的中断请求。若要调整中断事件的响应次序, 可以利用_____。
A. 中断嵌套 B. 中断向量 C. 中断响应 D. 中断屏蔽
17. 一个由微处理器(100MHz)构成的实时数据采集系统, 其采样周期为 200ms, A/D 转换时间为 25 微秒, 则当 CPU 使用_____传送方式读取数据时, 其效率最高。
A. 查询 B. 中断 C. 无条件传送 D. 延时采样
18. 按其数据流的传递过程和控制节拍来看, 阵列乘法器可认为是_____。
A. 全串行运算的乘法器 B. 全并行运算的乘法器
C. 串—并行运算的乘法器 D. 并—串行运算的乘法器
19. 某中断系统中, 每抽取一个输入数据就要中断 CPU 一次, 中断处理程序接受取样的数据, 并将其保存到主存缓冲区内, 该中断处理需要 x 秒, 另一方面, 缓冲区内每存储 N 个数据, 主程序就将其取出进行处理, 这种处理需要 y 秒, 因此该系统可以跟踪到每秒_____次中断请求。
A. $N/(Nx+y)$ B. $N/(x+y)N$ C. $N/(x+y)$ D. $1/(Nx+y)$
20. 计算机的 cache 一般采用_____组成。
A. ROM B. DRAM C. SRAM D. 闪速存储器

二、填空题 (40 分) (每题 2 分)

1. 流水线处理器是指具有指令流水线或_____类型的机器, 其实质是_____处理, 以提高机器速度。

2. 计算机指令都有各自的编码，一般指令格式包含有_____和_____两种字段。
3. CPU 访问外设有程序查询方式、_____、_____、_____和外围处理机方式。
4. 中断的响应过程一般包括_____、_____、_____、_____、_____等处理。
5. 计算机执行一条指令，一般分为_____、_____和_____过程。
6. 按存取方式分类，存储器可以分为 RAM、_____、_____、_____和_____等。
7. 双端口存储器在_____情况下会发生读 / 写冲突。
8. 虚拟存储器实际上是利用_____与主存配合，形成比主存大得多的存储容量。
9. 我们所使用的 1.44MB 软盘是由_____面、_____扇区、_____磁道、_____字节/扇区计算得到的。
10. Cache 实际上是为了弥补_____和_____之间的速度差距，它的作用是提前把_____和_____调入。
11. Intel8086/8088 微处理器内部结构从功能上来说是由_____单元和_____单元组成，具备_____KB 寻址能力，在不改变段寄存器的情况下，寻址范围_____KB。
12. 一个具有 16 位地址和 16 位字长的存储器可以存储_____字节的信息。
13. Intel 8086 总线周期由_____个时钟周期组成，当主频为 4MHz 时，一个时钟周期就是_____ns，当外设或存储器速度较慢时，CPU 会自动插入_____，用于_____。
14. 周期挪用方式常用于_____方式的输入 / 输出中。
15. RISC 最大的特点是_____，_____，_____。
16. 8086/8088 可以处理_____个中断，而且还可以访问_____个 8 位 I/O 端口。
17. 按照总线仲裁电路的位置不同，总线仲裁分为_____、_____两类。
18. 常见流水线形式有_____、_____、_____。
19. DMA 的主要作用是解决_____问题。
20. 在一个 CPU 周期中，一次能定义并执行多个并行操作微命令的微指令叫_____，在一个 CPU 周期中，采用操作码方式，一次只能控制信息从某个源部件到某个目标部件执行过程的微指令叫_____。

三、应用题 (90 分)

- 常用的 DDR266(PC2100)内存条为 64 位数据,总线时钟 133MHz,DDR(Double Data Rate)在工作的时候通过时钟频率的上升沿和下降沿都可以传输数据,计算 DDR266 的数据传输带宽。(5 分)
- 有以下两组数,输入数据用补码表示,用带求补器的补码阵列乘法器求乘积 $x \times y$,并用十进制乘法进行验算。(15 分)

(1) $x = -15, y = +13$ (2) $x = -18, y = -12$
- 某计算机中,配有一个 ROM 芯片,地址空间 0000H—3FFFH。现在再用几个 16K×8 的芯片构成一个 32K×8 的 RAM 区域,使其地址空间为 8000H—FFFFH。假设此 RAM 芯片有 CS 和 WE 信号控制端。CPU 地址总线为 A15—A0,数据总线为 D7—D0,控制信号为 RD(读),WR(写),MREQ(存储器请求),当且仅当 MREQ 和 RD(或 WR)同时有效时,CPU 才能对有存储器进行读(或写),试画出此 CPU 与上述 ROM 芯片和 RAM 芯片的连接图。(10 分)
- RISC 机中一些指令没有选入指令系统,但很重要,使用指令集中的另外一条指令来替换实现。下表左半部分列出 6 条指令的功能,请在表的右半部分填入 SPARC 机的替代指令及实现方法。(10 分)

指令	功能	替代指令	实现方法
MOV	寄存器间传送数据		
INC	寄存器内容加 1		
DEC	寄存器内容减 1		
NEG	取负数		
NOT	取反码		
CLR	清除寄存器		

- 某计算机字长 16 位,主存容量为 64K 字,采用单字长单地址指令,共有 64 条指令,试采用四种寻址方式(立即、直接、基值、相对)设计指令格式。(10 分)
- 设存储器容量为 512K 字,字长 32 位,模块数 $M=8$,分别用顺序方式和交叉方式进行组织。存储周期 $T=200\text{ns}$,数据总线宽度为 32 位,总线传送周期 $\tau=50\text{ns}$ 。问顺序存储器和交叉存储器带宽各是多少?(10 分)
- 有一存储器堆栈,栈底地址为 300,且有 a,b,c 三个数据依次存放在堆栈中,a 在栈底。CPU 中有一硬件堆栈指示器 SP 且用通用寄存器 A 作为数据交换器。试画出数据 c 出栈以前与出栈以后堆栈,SP 与通用寄存器 A 的状态。(10 分)
- 用 16K×8 位的 DRAM 芯片构成 64K×32 位存储器,要求:
 - 画出该存储器的组成逻辑框图;(5 分)
 - 设存储器读/写周期为 0.5 μs ,CPU 在 1 μs 内至少访问一次,试问采用哪种刷新方式比较合理?两次刷新的最大时间间隔是多少?对全部存储单元刷新一遍所需的实际刷新时间是多少?(5 分)

9. 某机运算器数据通路如图所示，ALU由74181组成， R_0 — R_3 为通用寄存器， M_1 ， M_2 ， M_3 为三条总线。寄存器输出通过 a ， b ， c ， d 或 e ， f ， g ， h 各三态门送到总线 M_1 或 M_2 上，总线 M_3 上的数据可控制信号 LDR_0 ~ LDR_3 分别打入到 R_0 ~ R_3 中。移位门通过控制信号 L,R,S,N 实现左移，右移，直送，字节交换等动作。采用微程序控制器，若用微指令对该运算器所要求的所有控制信号进行微指令编码格式设计，请给出各控制字段的编码表。（10分）

