

山东师范大学

硕士研究生入学考试试题

考试科目： 数字电子技术基础

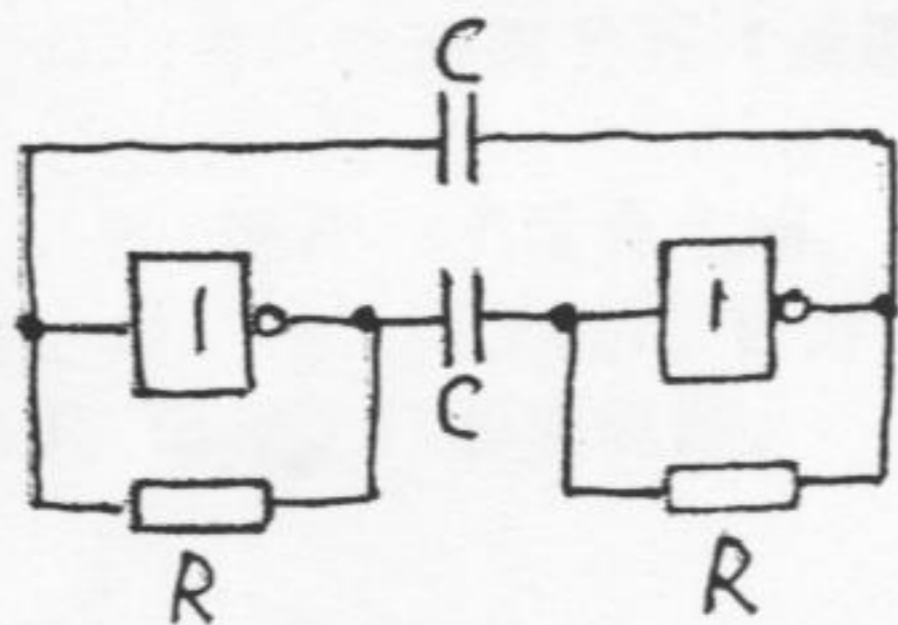
- 注意事项： 1. 本试卷共 9 道大题（共计 21 个小题），满分 150 分；
2. 本卷属试题卷，答题另有答题卷，答案一律写在答题卷上，写在该试题卷上或草纸上均无效。要注意试卷清洁，不要在试卷上涂划；
3. 必须用蓝、黑钢笔或圆珠笔答题，其它均无效。
4. 考试结束后将本卷装入试题袋内，不得带走，否则以违纪论处。

一、简答题（20）每题 2 分

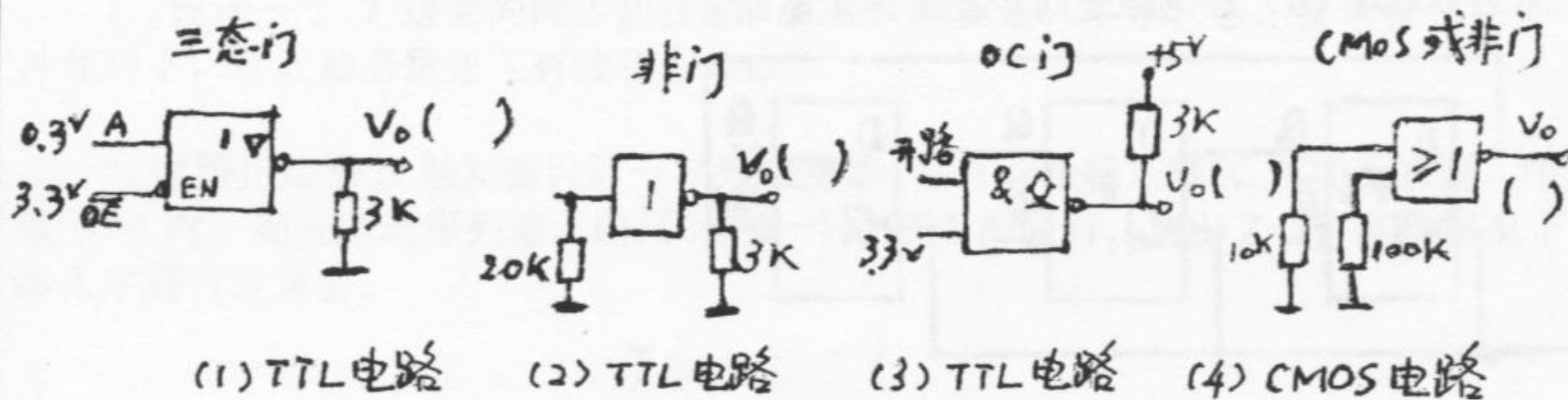
- 1、D 触发器转换成 T 触发器，其转换逻辑为 $D = \textcircled{1}$ 。
- 2、用四位二进制集成计数器(其输出为 $Q_3Q_2Q_1Q_0$)组成十一进制计数器时，如用异步清零，则清零逻辑 $CR = \textcircled{2}$ 。
- 3、5 位扭环形计数器的无效状态有 $\textcircled{3}$ 个。
- 4、单稳态可应用于 $\textcircled{4}$ 。
- 5、格雷码的特点是相邻两个码组之间有 $\textcircled{5}$ 位码元不同。
- 6、A/D 转换的过程是取样、保持、量化和 $\textcircled{6}$ 。
- 7、如用 0V 表示逻辑 1，-10V 表示逻辑 0，这属于 $\textcircled{7}$ 逻辑。
- 8、三极管作为开关时工作区域是 $\textcircled{8}$ 。
- 9、当一个以上输入信号 $\textcircled{9}$ 变化时，输出可能有竞争冒险。
- 10、不会出现的变量取值所对应的 $\textcircled{10}$ 叫做约束项。

二、（8 分）试判断下图所示的对称式多谐振荡器，为提高振荡频率所采取的下列措施哪些是对的，哪些是错的。对的在 答题纸上 打 \checkmark ，错的在 答题纸上 打 \times ，将题号写清。

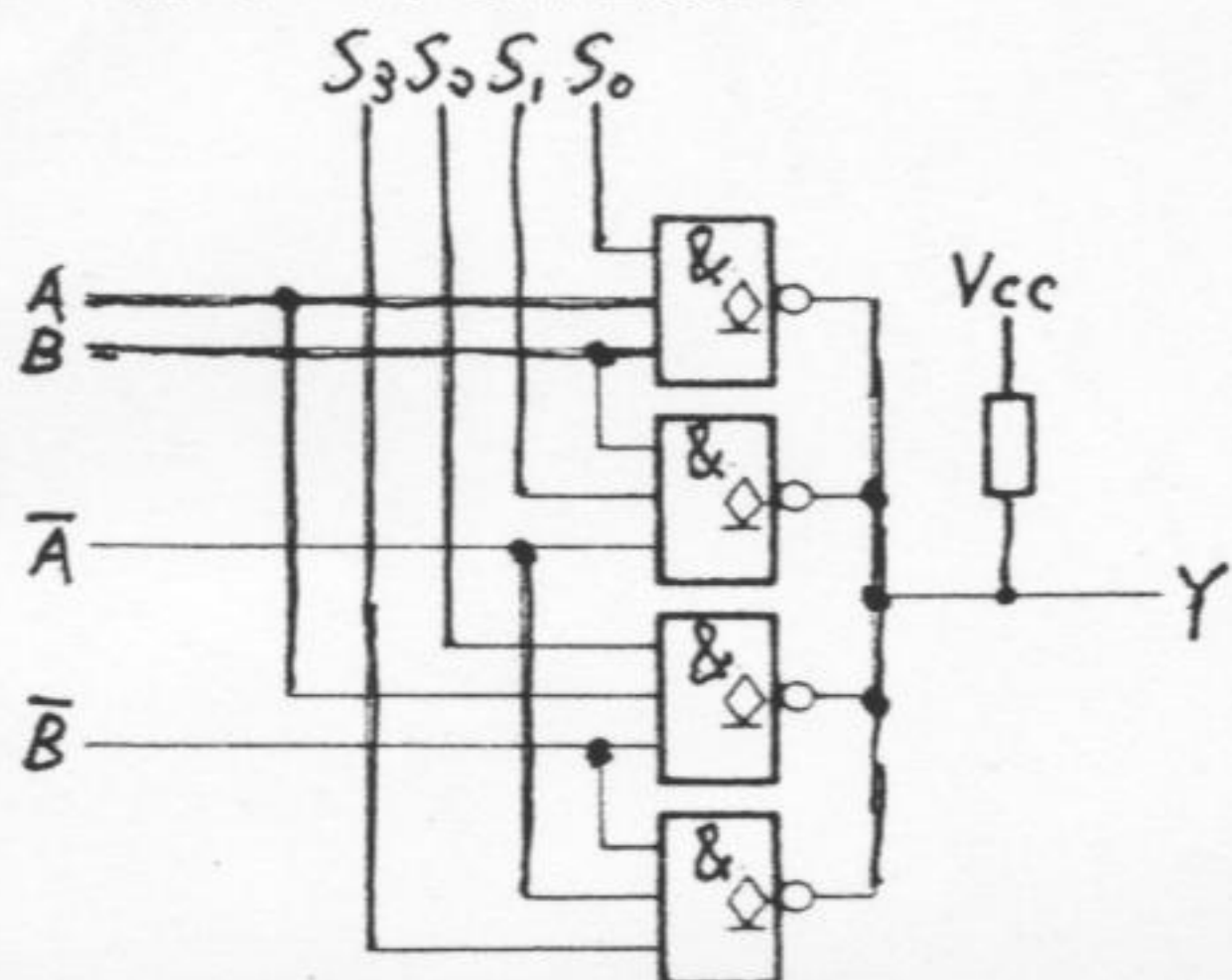
- (1) 加大 C ($\textcircled{1}$)；(2) 减少 R ($\textcircled{2}$)；(3) 提高电源电压 ($\textcircled{3}$)。



三, (8 分) 指出下列各图中输出电平的高低

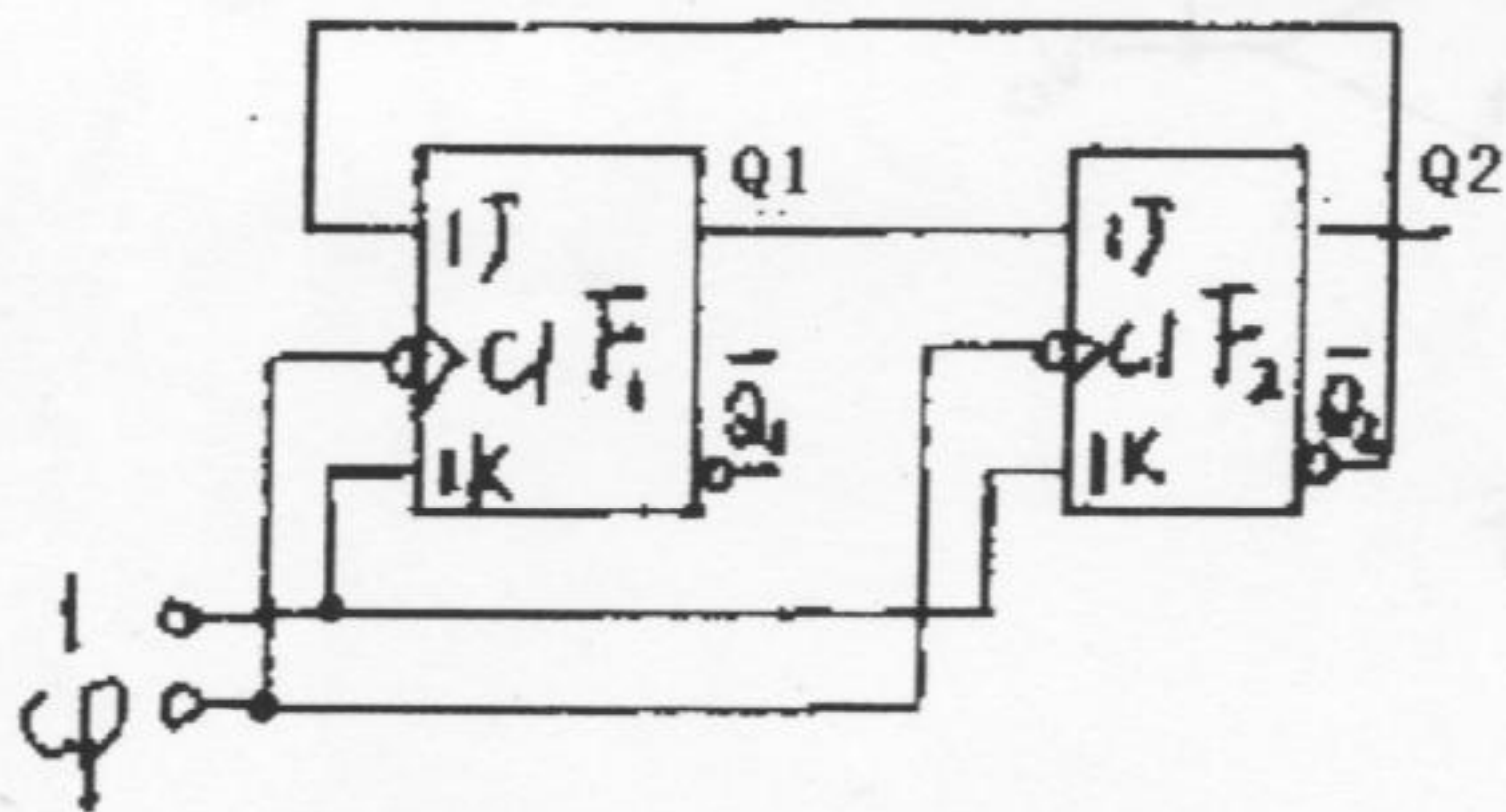


四, (10 分) 下图是一个多功能函数发生电路, 试写出当 $S_0S_1S_2S_3$ 为 0000~1111 16 种不同状态时输出 Y 的逻辑函数式。

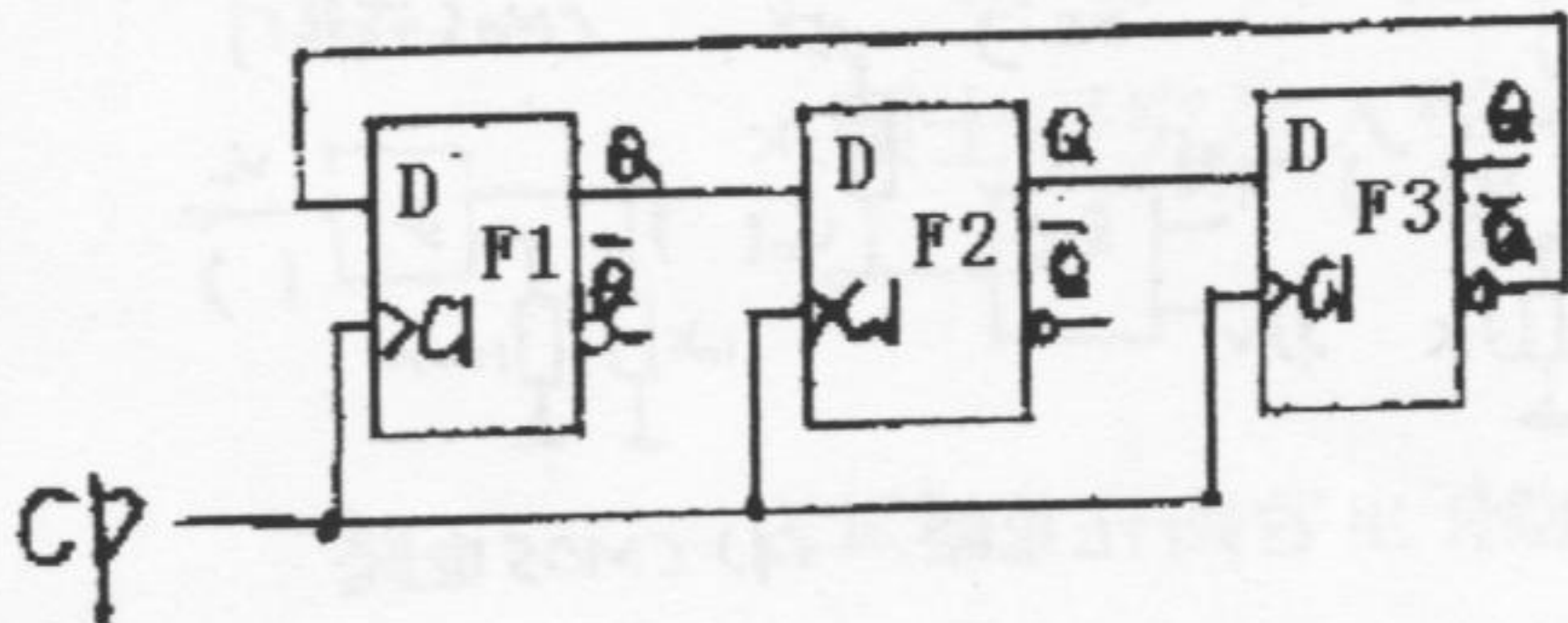


五, 时序分析 (26 分) 每题 13 分

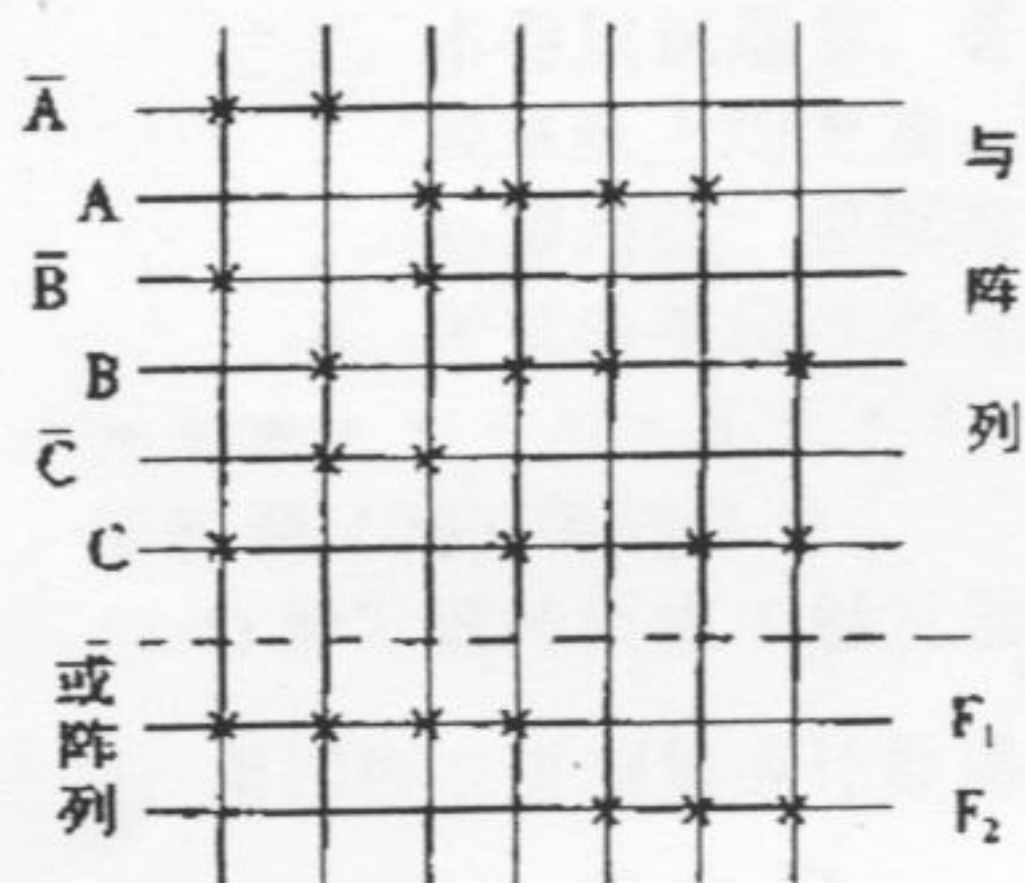
1、时序电路如图, (1) 写出驱动方程; (2) 求出状态方程; (3) 画出状态转换图; (4) 该电路是同步还是异步电路?



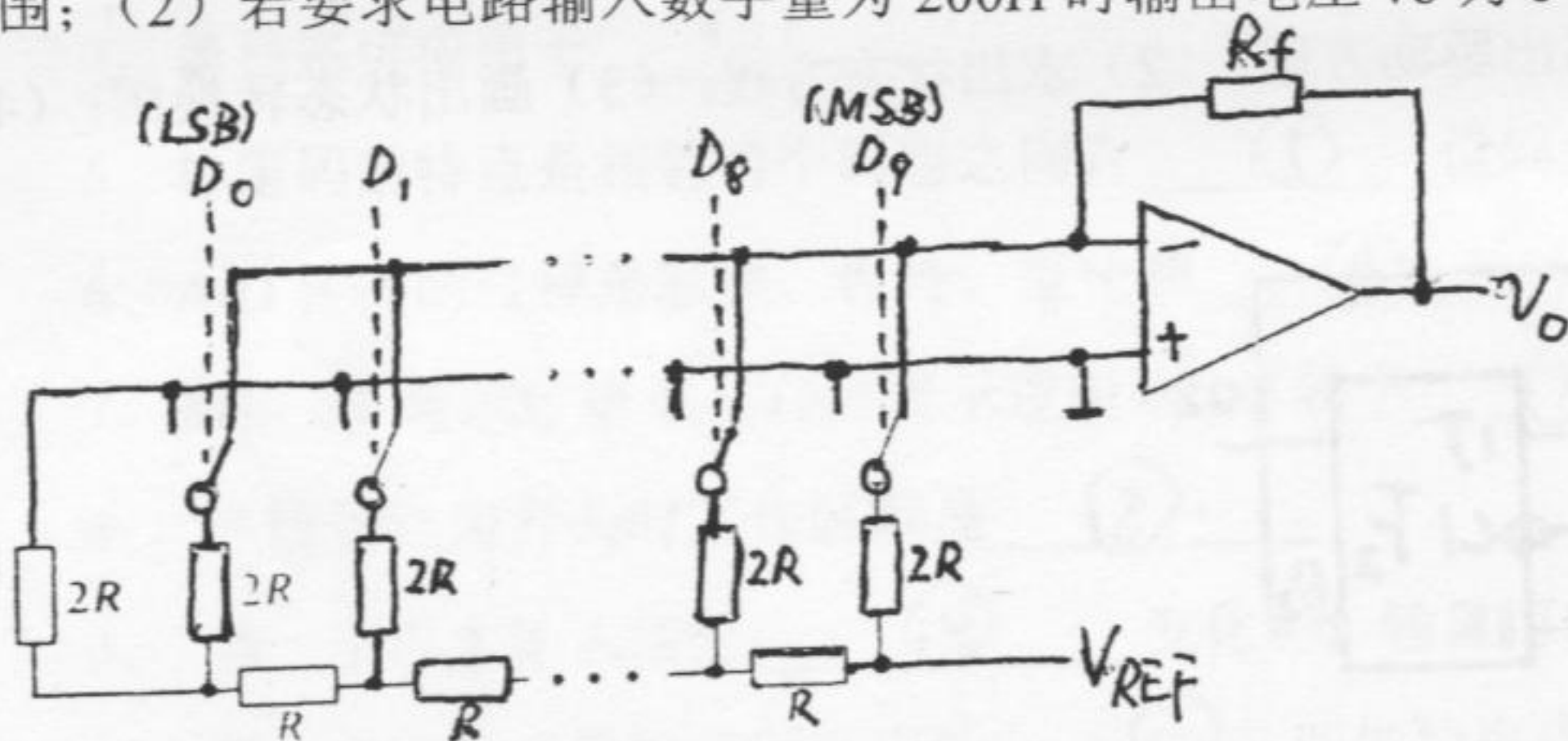
2、时序电路如图，(1) 写出驱动方程；(2) 求出状态方程；(3) 画出状态转换图（设初始状态为 000）；(4) 该电路是同步还是异步电路？



六、(8 分) 分析图示的 PLD 阵列逻辑图。写出输出函数 F_1 、 F_2 的表达式，说明该电路功能。



七、(8 分) 10 位倒 T 型电阻网络 A/D 转换器见图，当 $R=R_f$ 时：(1) 求输出电压的取值范围；(2) 若要求电路输入数字量为 200H 时输出电压 v_o 为 5V，问 V_{REF} 为何值？



八、组合逻辑设计 (22 分) 每题 11 分

1, 设计一个组合电路，输入为 A、B、C，输出为 Y。当 $C=0$ 时，实现 $Y=AB$ ；当 $C=1$ 时，实现 $Y=A+B$ 。要求：(1) 列出真值表；(2) 求输出 Y 的最简与或表达式；(3) 完全用与非门实现该逻辑关系（画逻辑图）。

4.4.3

2, 设计一个组合电路，输入为三位二进制数 $X_1X_2X_3$ ，输出为 Y。当 $1 < X_1X_2X_3 < 6$ 时，输出 Y 为 1，否则输出 Y 为 0。要求：(1) 列出真值表；(2) 求输出 Y 的最简与或表达式；(3) 用与非门画逻辑图。

4.4.3

九、时序设计（40 分）每题 20 分

1、设计一个 7 进制的同步加法器。如果计数器进入多余状态，要求保证在下个时钟脉冲作用下，计数器必须进入有效状态 000。

2、试用正边沿 D 触发器设计一序列检测器，它有一个输入端 X，当接受的输入序列为 010 或 1001 时，则在上述序列输入的最后一个 0 或 1 的同时，输出 $Z=1$ ，其他情况下， $Z=0$ 。输入序列可以重叠。

70:5:5