

山东师范大学

硕士研究生入学考试试题

2006 年

考试科目： 数字电子技术基础（A）

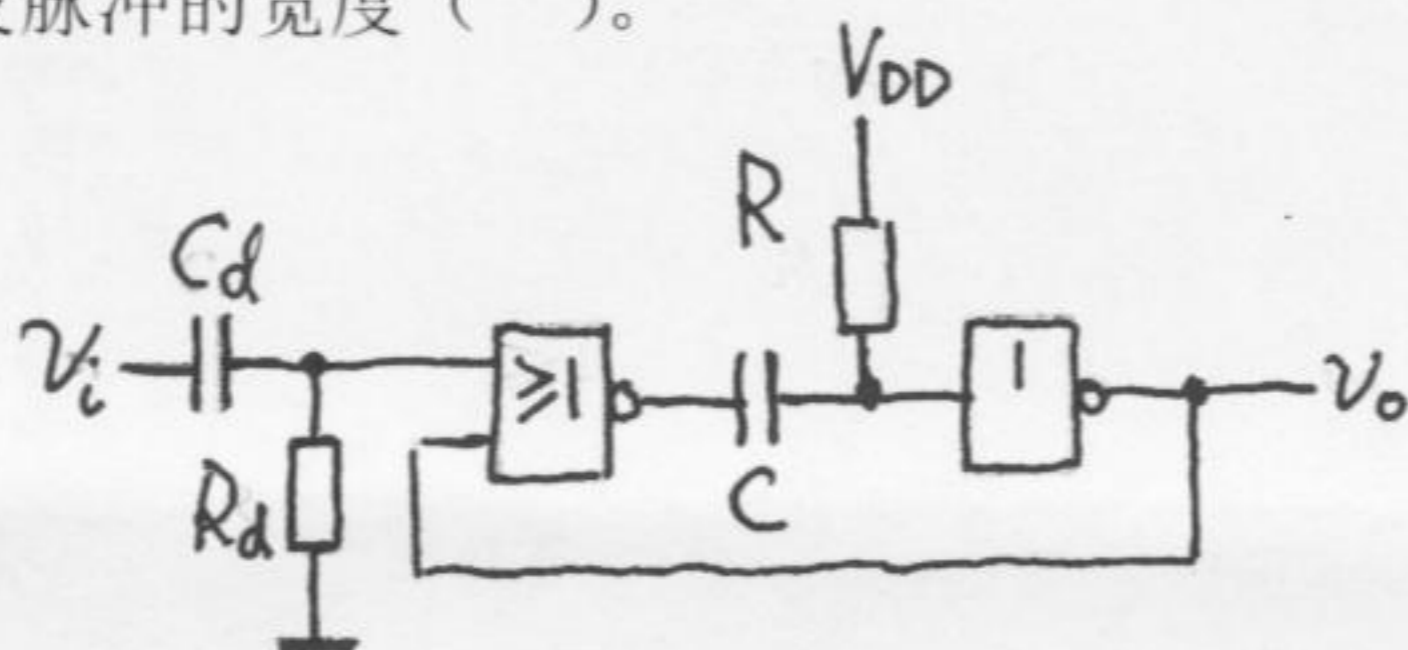
- 注意事项： 1. 本试卷共 9 道大题（共计 21 个小题），满分 150 分；
2. 本卷属试题卷，答题另有答题卷，答案一律写在答题卷上，写在该试题卷上或草纸上均无效。要注意试卷清洁，不要在试卷上涂划；
3. 必须用蓝、黑钢笔或圆珠笔答题，其它均无效。
4. 考试结束后将本卷装入试题袋内，不得带走，否则以违纪论处。

一，简答题（20 分）每题 2 分

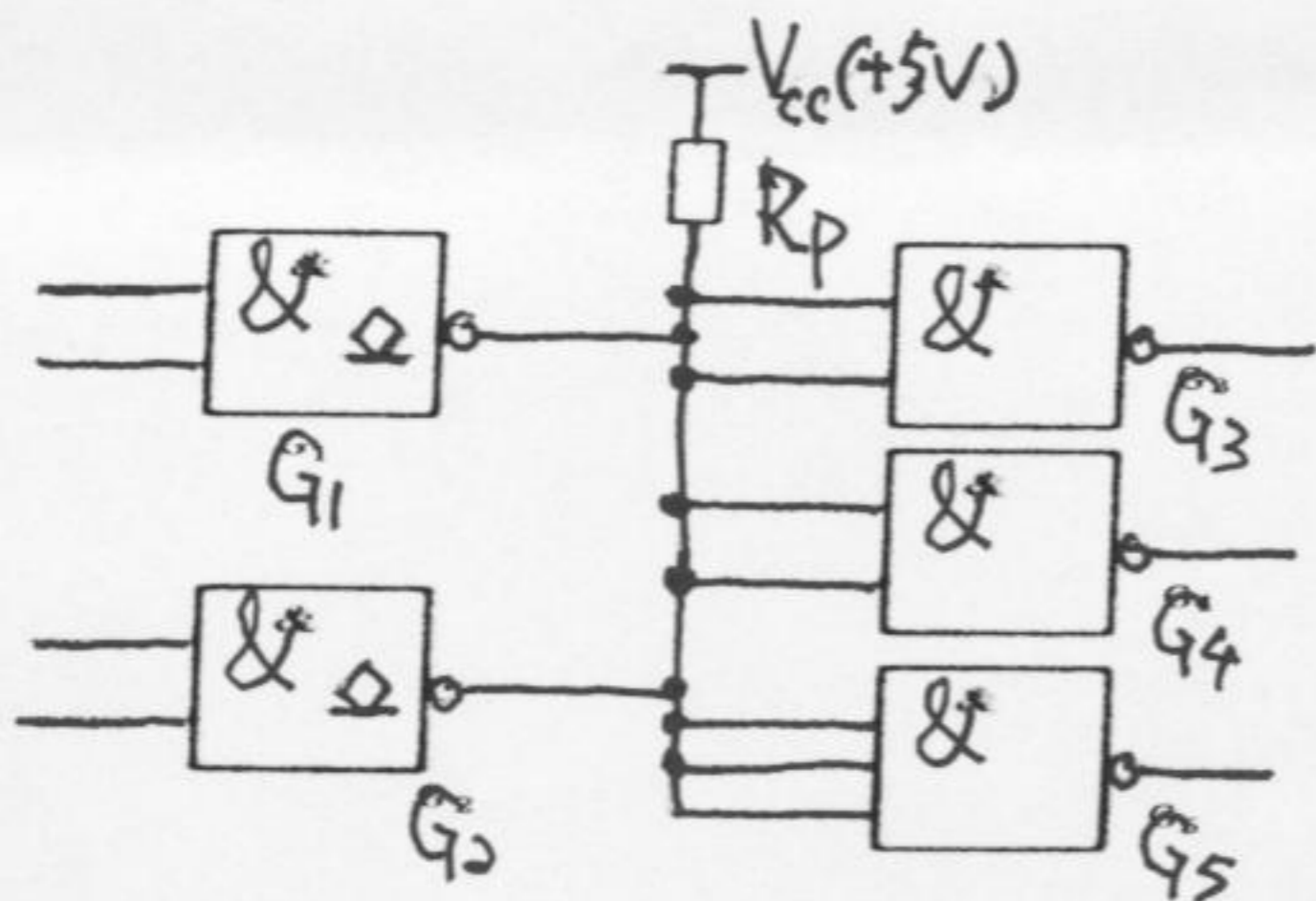
- 1、 除去有高、低电平两种输出状态外，三态门的第三态输出是_____状态。
- 2、 组合电路没有_____功能，因此，它由_____组成。
- 3、 同步 RS 触发器的特性方程为 _____，其约束方程式_____。
- 4、 单稳态触发器是一种脉冲_____电路。
- 5、 施密特触发器常用于对脉冲波形的_____。
- 6、 EPROM 是指_____。
- 7、 8421 码、2421 码等属于_____代码。
- 8、 输入至少_____位数字量的 D/A 转换器分辨率可达千分之一。
- 9、 正逻辑的或门可以是负逻辑_____门电路。
- 10、 时序逻辑电路在任意时刻的输出不仅与当时的输入有关，而且_____。

二，（8 分）试判断下图所示的单稳态触发器，为加大输出脉冲宽度所采取的下列措施哪些是对的，哪些是错的。对的在（ ）内打√，错的在（ ）内打×

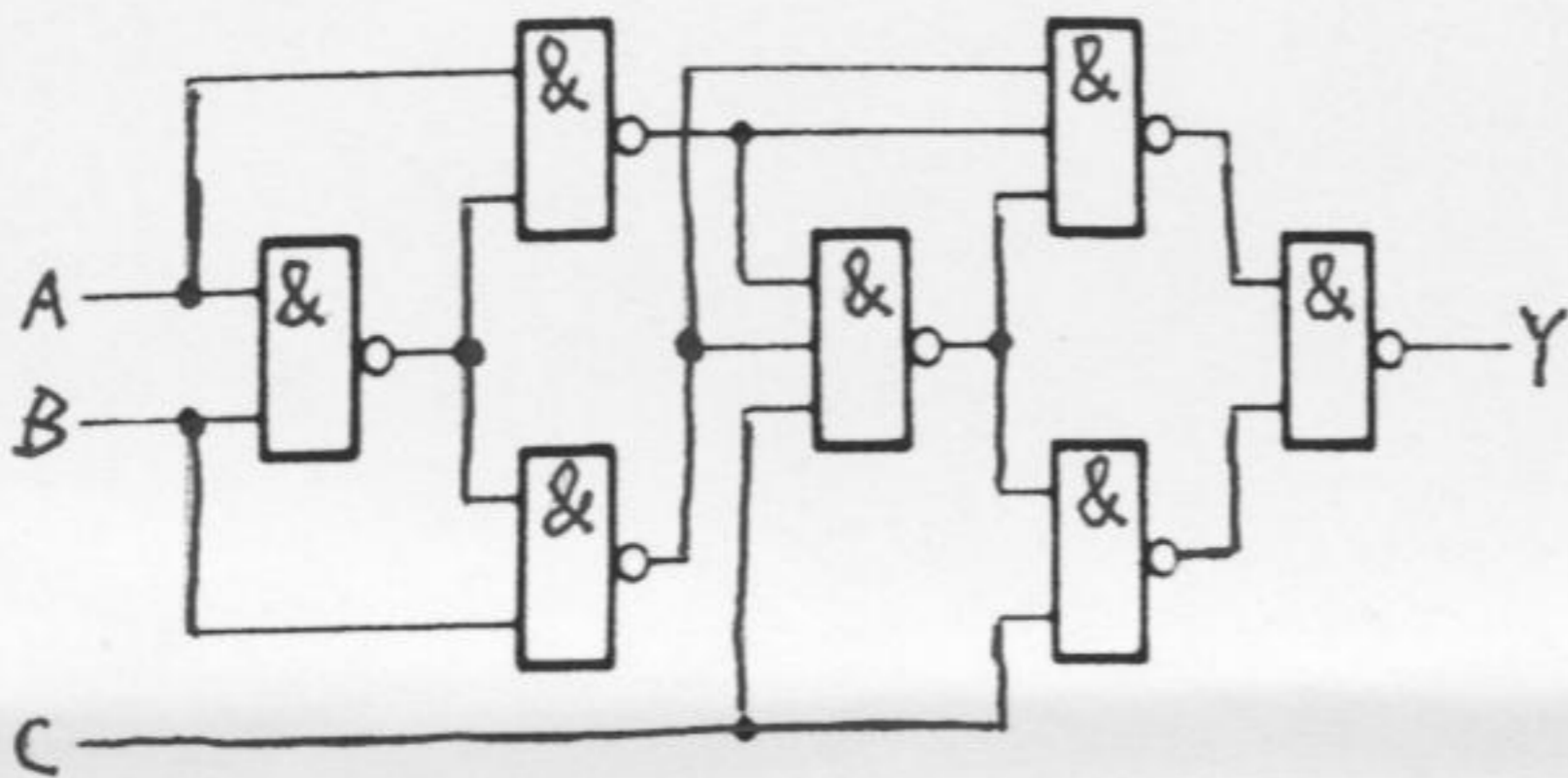
（1）加大 R_d （ ）；（2）减少 R （ ）；（3）加大 C （ ）；（4）提高 V_{DD} （ ）；（5）增加输入触发脉冲的宽度（ ）。



三, (8 分)图中 G1、G2 为 OC 门, G3、G4、G5 为 TTL 门电路, 设 OC 门最大灌电流 $I_{OL}=14\text{mA}$, 最大拉电流 $I_{OH}=0.25\text{mA}$, TTL 与非门电路输入短路电流 $I_{IL}=1.6\text{mA}$, 高电平输入电流 $I_{IH}=0.05\text{mA}$, 求上拉电阻 R_p 的取值范围 (要求 $V_{OH}\geq 3\text{V}$, $V_{OL}\leq 0.3\text{V}$)

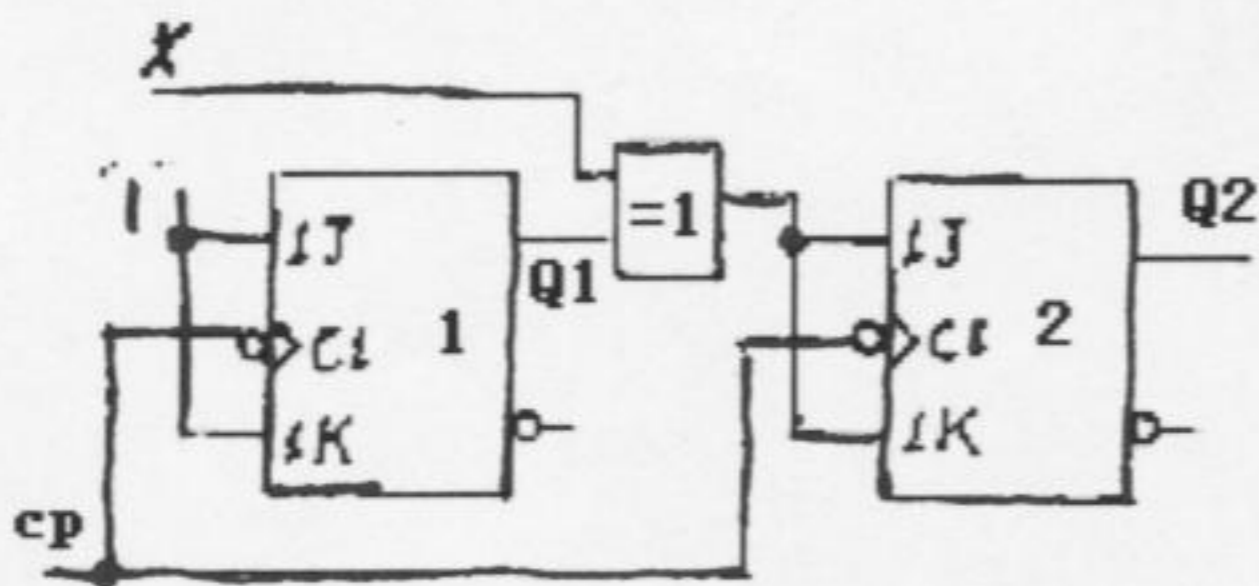


四, (10 分) 分析图电路的逻辑, 写出逻辑函数, 列出真值表, 说明电路逻辑功能的特点。

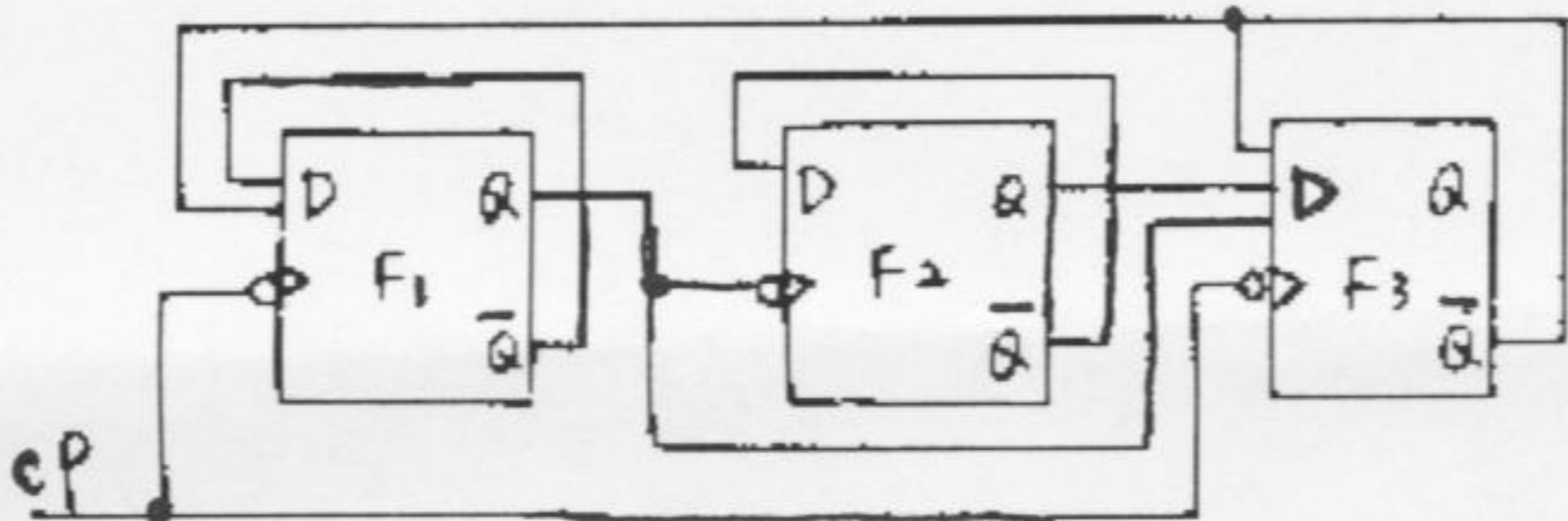


五, 时序分析 (26 分) 每题 13 分

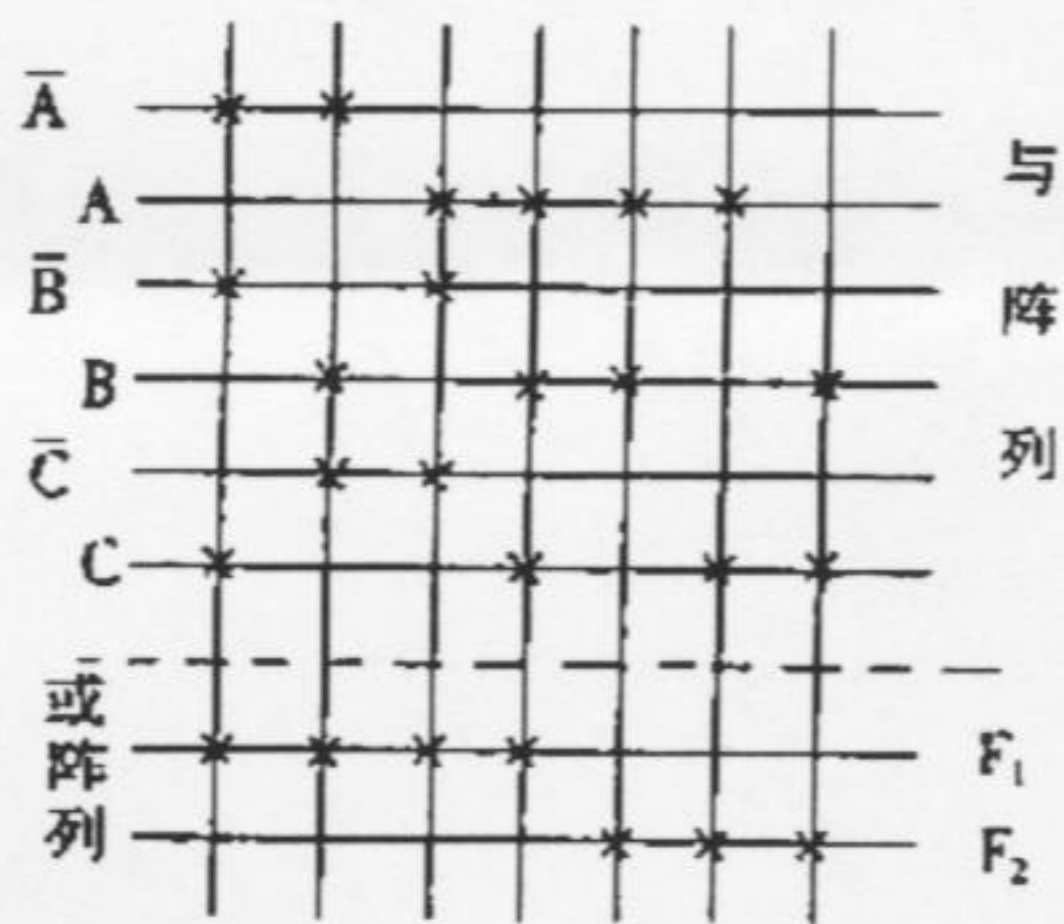
1、分析下列同步时序电路。(1) 列出驱动方程式、状态方程。(2) 当 x 输入 “1” 时, 列出状态转换图, 说明逻辑功能。



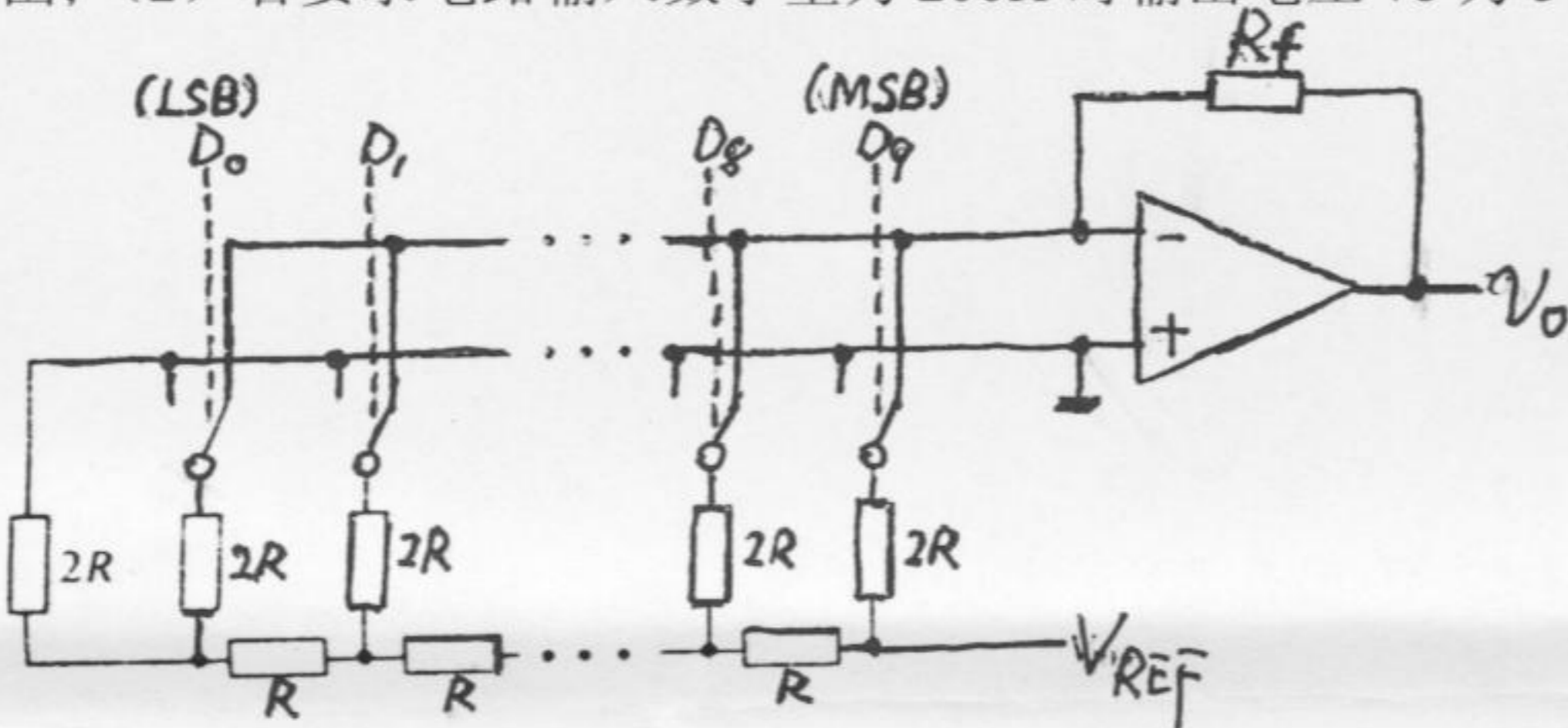
2、 时序电路如下图, (1) 写出驱动方程; (2) 求出状态方程; (3) 画出状态转换图; (4) 该电路是同步还是异步电路?



六, (8 分) 分析图示的 PLD 阵列逻辑图。写出输出函数 F_1 、 F_2 的表达式, 说明该电路功能。



七, (8 分) 10 位倒 T 型电阻网络 A/D 转换器见图, 当 $R=R_f$ 时: (1) 求输出电压的取值范围; (2) 若要求电路输入数字量为 200H 时输出电压 v_o 为 5V, 问 V_{REF} 为何值?



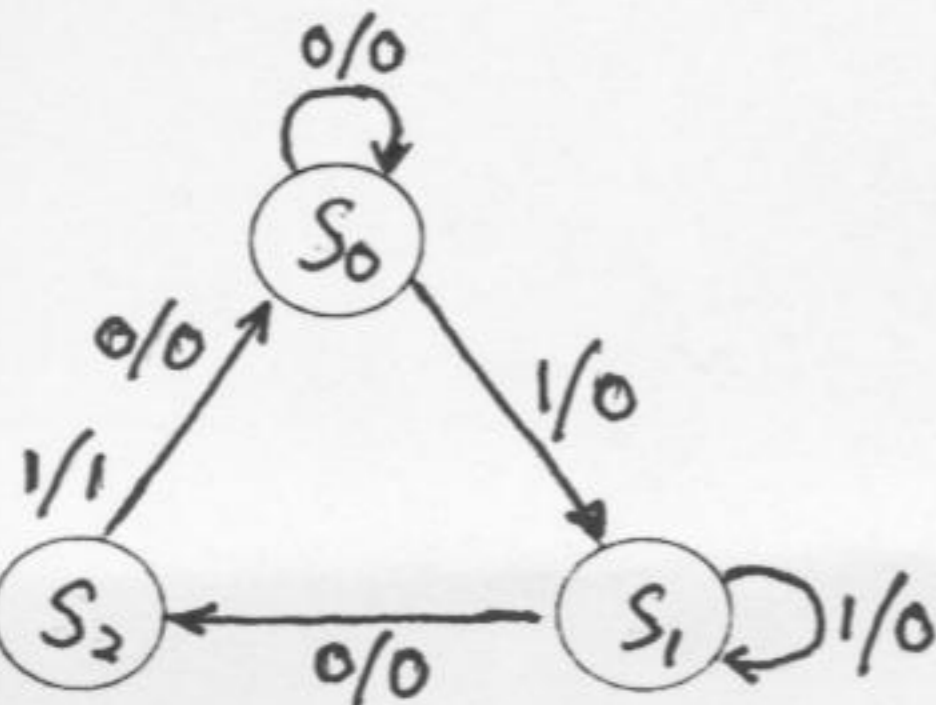
八, 组合逻辑设计 (22 分) 每题 11 分

1, 设 ABCD 是一个 8421BCD 码的四位, 如此码表示的数字 X 满足 $4 < X \leq 9$ 时, 输出 F 为 1, 否则输出 F 为 0。用最少的与非门实现该电路且画出逻辑图 (A 、 B 、 C 、 D 的原变量和反变量均提供)。

2, 试用较少的与非门和非门设计一个两位二进制数平方器, 并画出逻辑图。输入变量 AB 表示一个两位二进制数, 输出 $WXYZ$ 为四位二进制数。输入只提供原变量。

九, 时序设计 (40 分) 每题 20 分

1、试用负边沿 D 触发器设计一同步时序电路, 其状态转换图如图所示, S_0 、 S_1 、 S_2 的编码为 00、01、10。



2、试用正边沿 D 触发器设计一个 1101 序列检测器，它有一个输入端和一个输出端（假定输入序列可以重叠）。