

一、(10分) 按要求完成下列各题

1、化简下列函数为最简表达式 (每题 2 分)

1)、 $F = \sum m(1, 3, 5, 7, 9) + \sum d(10, 11, 12, 13, 14, 15)$

2)、 $F = A(A+B)(\bar{A}+D)(\bar{B}+D)(A+\bar{C}+\bar{E}+\bar{H})$

3)、 $F = AC + \bar{B}C + \bar{B}\bar{D} + A(B+\bar{C}) + \bar{A}BC\bar{D} + \bar{A}BDE$

2、判断险象 (4 分)

某与非门电路的表达式为 $Y = \overline{ABC + ACD + ABC + \bar{A} \cdot CD}$ 的组合电路, 试判断单变量状态改变时, 有无竞争冒险, 若有用增加冗余项的方法消除。

二、(18分) 分析题

1、(10分) 分析图 1 所示逻辑电路。要求:

(1) 假定输入 ABCD 为四位二进制码, 说明该电路功能; (5分)

(2) 对电路加以修改, 使之实现与原电路相反的功能。(5分)

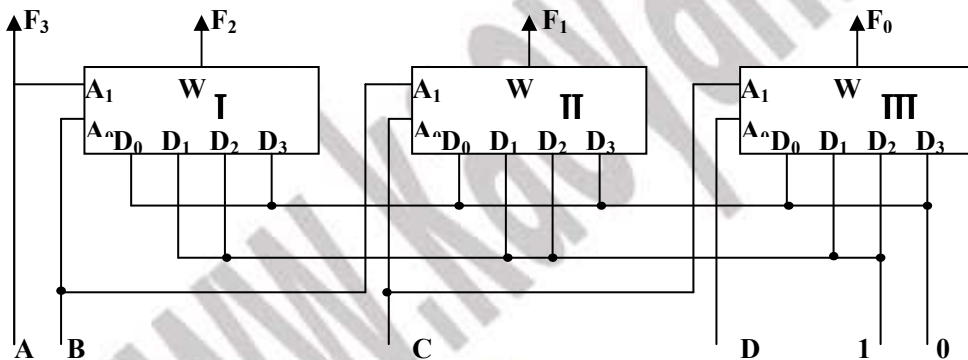


图 1

2、(8分) 电路如图 2 所示, 设各触发器初始状态均为 0。

(1) 写出电路的状态方程和输出方程;

(2) 列出状态表, 说明电路的逻辑功能。

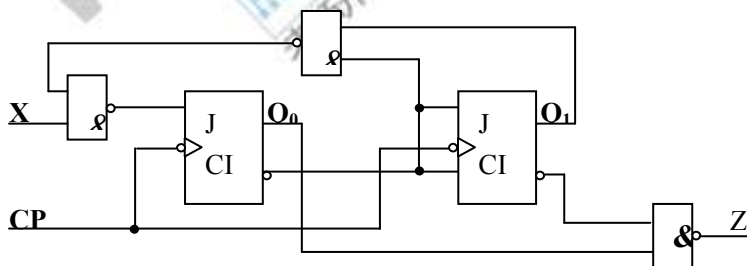


图 2

三、(20分) 计算题

(10分) 1、分析图3所示逻辑电路，设定定时器CB555输出高电平5V，输出低电平为0V，D为理想二极管。试回答下列问题：

- 1) 当开关置于位置A时，两个CB555各构成什么电路？计算输出信号 u_{o1} 和 u_{o2} 的频率 f_1 和 f_2 （5分）
- 2) 当开关置于位置B时，两个CB555构成的电路有何关系？画出 u_{o1} 和 u_{o2} 的输出波形图。（5分）

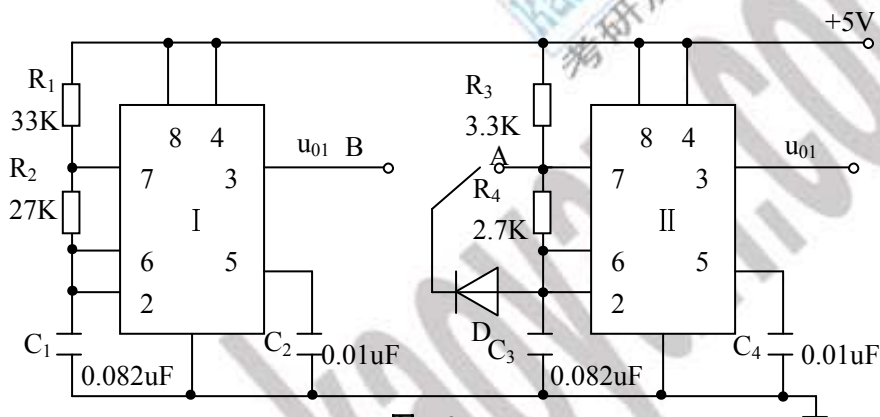
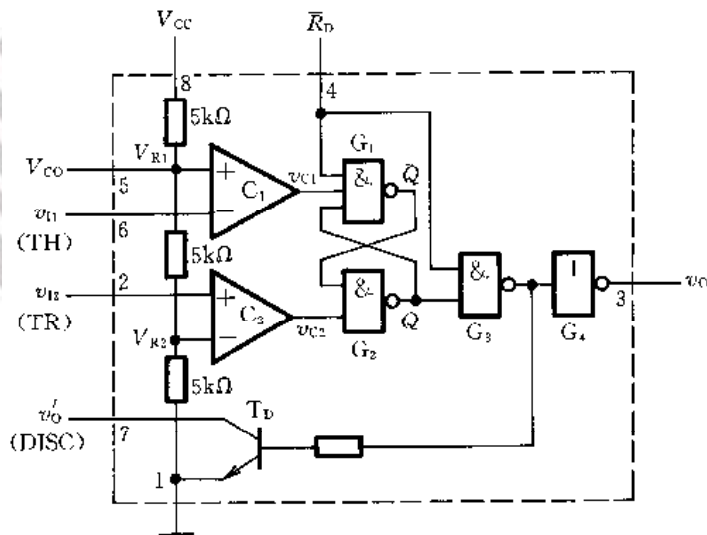


图 3



CB555 的电路结构图

CB555 的功能表

输入			输出	
$\overline{R_D}$	v_{11}	v_{12}	v_o	T
0	×	×	低	导通
1	$\succ \frac{2}{3}V_{CC}$	$\succ \frac{1}{3}V_{CC}$	低	导通
1	$\prec \frac{2}{3}V_{CC}$	$\prec \frac{1}{3}V_{CC}$	不变	不变
1	$\prec \frac{2}{3}V_{CC}$	$\prec \frac{1}{3}V_{CC}$	高	截止
1	$\succ \frac{2}{3}V_{CC}$	$\succ \frac{1}{3}V_{CC}$	高	截止

2、(10分) 试求图4电路中的外接负载电阻的 R_L 的取范围。已知 G_1 、 G_2 为 OC 门，输出管截止时的漏电流为 $200\mu A$ ，输出管导通时允许的最大负载电流为 $I_{LM}=200mA$ ， G_3 、 G_4 、 G_5 均为 74 系列与非门，它们的低电平输入电流为 $I_{IL}=1mA$ ，高电平输入电流为 $I_{IH}=40\mu A$ ，给定 $V_{CC}=5V$ ，要求 OC 门输出高电平 $V_{OH} \geq 3V$ ，低电平 $V_{OL} \leq 0.4V$ 。

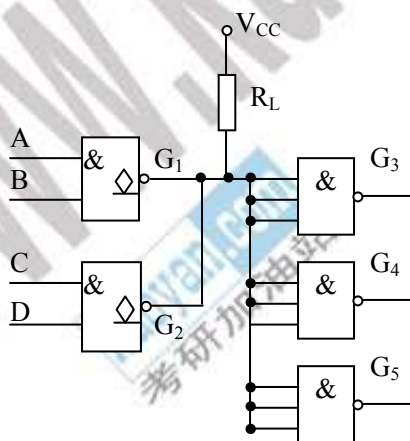


图 4

四、(32分) 设计题

1、(10分) 试用 JK 触发器设计一个能产生如图 5 所示波形的同步时序逻辑电路。(提示 Z_1 、 Z_2 的输出实际为 0111 和 0010)

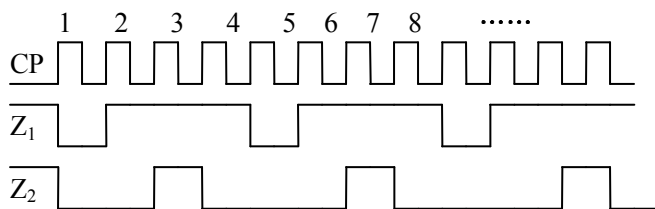


图 5

2、(12分) 试用同步四位二进制计数器 74LS161 和双 4 选 1 多路选择器 74LS153 设计一个能产生信号 01001110……

双 4 选 1 多路选择器功能表:

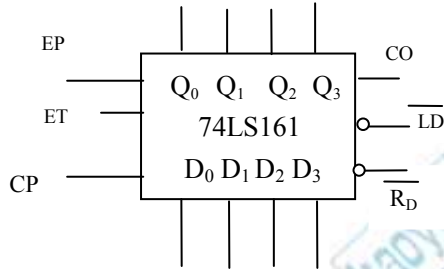
附加控制端 S	选择控制输入		数据输入				输出
	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	
0	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	0
1	A_1	A_0	D_0	D_1	D_2	D_3	W
1	0	0	D_0	ϕ	ϕ	ϕ	D_0
1	0	1	ϕ	D_1	ϕ	ϕ	D_1
1	1	0	ϕ	ϕ	D_2	ϕ	D_2
1	1	1	ϕ	ϕ	ϕ	D_3	D_3



74LS161 的功能表

输入				输出				功 能	
清 0	使能	置数	计数脉冲	数据					
$\overline{R_D}$	\overline{LD}	EP ET	CP	D_3	D_2	D_1	D_0	Q_3 Q_2 Q_1 Q_0	
0	×	×	×	×	×	×	×	0 0 0 0	异步置“0”
1	0	×	\downarrow	d_3	d_2	d_1	d_0	d_3 d_2 d_1 d_0	同步置数
1	1	1	\uparrow	×	×	×	×	递增	计数

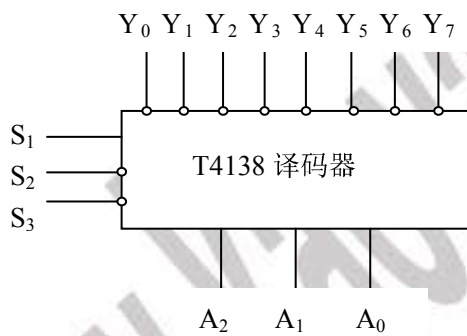
1	1	0 1	×	×	×	×	×	Q_3^n Q_2^n Q_1^n Q_0^n	保持
1	1	×	0	×	×	×	×	Q_3^n Q_2^n Q_1^n Q_0^n	保持 (C=0)



3、(10分) 用

一片 T4138 三输入八输出译码器

和适当的与非门实现全减器的逻辑功能。



74138 功能表:

输入					输出							
S_1	$\bar{S}_2 + \bar{S}_3$	A_2	A_1	A_0	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0
0	ϕ	ϕ	ϕ	ϕ	1	1	1	1	1	1	1	1
ϕ	1	ϕ	ϕ	ϕ	1	1	1	1	1	1	1	1

五、(15分) 单级放大电路如图 6: 在输入信号的中频段 C_1 、 C_2 、 C_3 对交流短路, 已知: $V_{CC}=12V$ 、 $R_1=150K\Omega$ 、 $R_2=150K\Omega$ 、 $R_C=5.1K\Omega$ 、 $R_e=2K\Omega$ 、 $R_L=10K\Omega$ 、 $\beta=100$ 、 $C_1=C_2=C_3=10\mu F$ 、 $V_{BE}=0.7V$ 、 $r_{bb}=200\Omega$,

试求:

(1) 放大电路的 Q 点参数; (5分)

(2) 画出交流小信号等效电路,

求 A_V 、 R_i 、 R_o 的值; (5分)

(3) 若 C_2 断开, 将对 Q 点, A_V 、 R_i 、 R_o 产生何种影响? (5分)

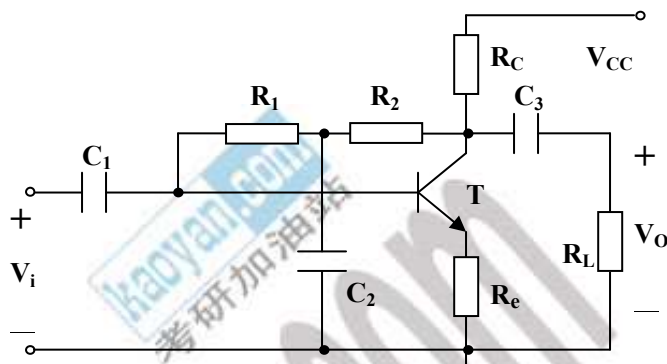


图 6

六、判断题: (共 15 分)

1、组合电路如图 7-1 所示: 判断图 7-1 中电路的各晶体管 T_1 、 T_2 、 T_3 分别构成何种组态的电路? (6分)

2、请判断如图 7-2 电路中: (9分)

(1) 是否存在反馈?

(2) 若有, 请判断有几条反馈通路?

(3) 分别是什么反馈类型? 对电路有什么影响?

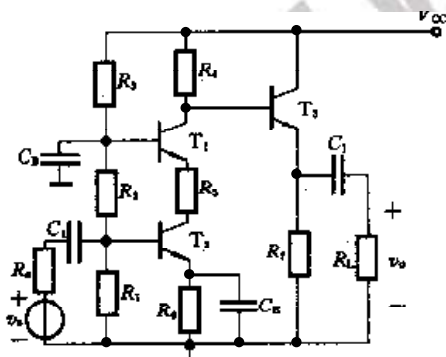


图 7-1

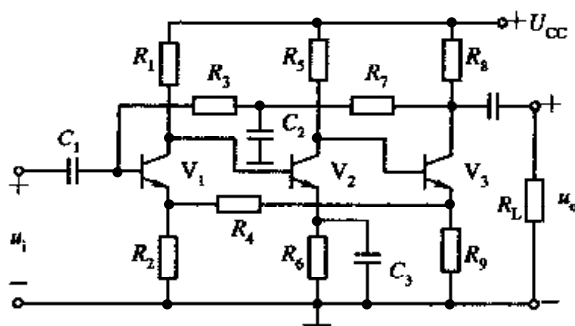


图 7-1

七、(共 15 分)

单级放大电路如图 8, 在输入信号的中频段 C_1 、 C_2 、 C 足够大且对交流短路, 试求:

1、该放大电路的静态工作点 I_{BQ} 、 I_{CQ} 、 V_{CEQ} 的表达式; (5分)

2、画出该放大电路的交流小信号等效电路, 并推导出电压放大倍数 A_V 、输入电阻 R_i 、输出电阻 R_o 的表达式; (5分)

3、本放大电路为何能稳定工作点？若要提高电压增益，可采取哪些措施？（5分）

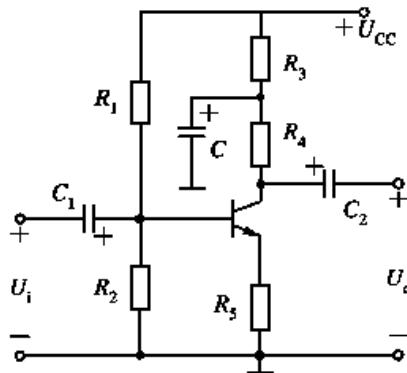


图 8

八、（共 10 分）OCL 功率放大电路如图 9，其中 A 为理想运放。

已知 $V_{CES1} = V_{CES2} = 1V$ ， $R_L = 8\Omega$ 。

- (1) 求电路最大输出功率 P_{OMAX}
- (2) 求电路电压放大倍数 $AV=?$
- (3) 简述 D1、D2 的作用

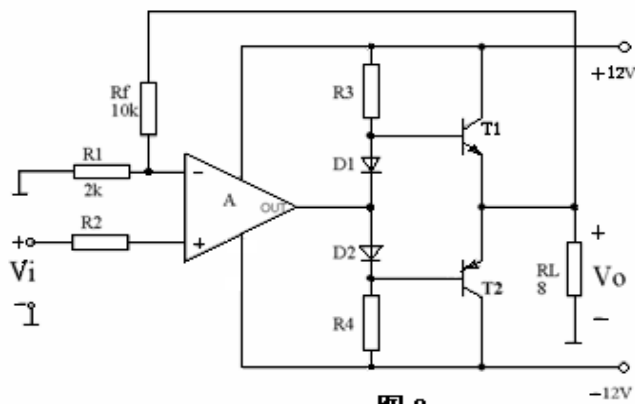


图 9

九、（共 15 分）理想运放组成的电路如图 10 所示，已知输入电压 $v_{i1} = 0.6V$ ， $v_{i2} = 0.4V$ ， $v_{i3} = -1V$

1、试求 v_{o1} 、 v_{o2} 和 v_{o3} 的值？（9分）

您所下载的资料来源于 kaoyan.com 考研资料下载中心
获取更多考研资料，请访问 <http://download.kaoyan.com>

2、设电容的初始电压值为零，求使 $v_o = -6V$ 所需的时间 $t = ?$ (6分)

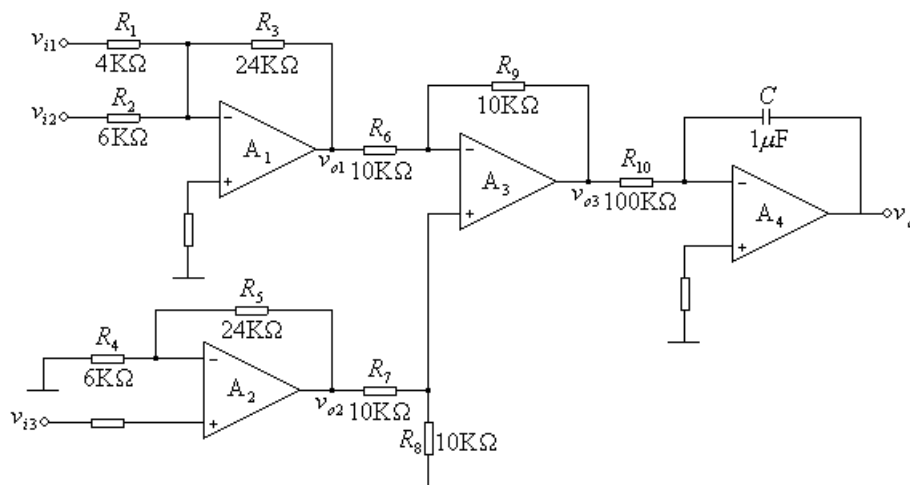


图 10