

一、(15分) 设图1所示电路中各电容对交流信号可视为短路, 晶体管的 $\beta = 50$,

$r_{bb'} = 200 \Omega$, $U_{BEQ} = 0.6$, 求:

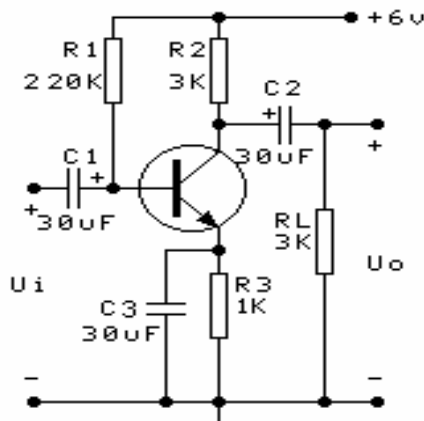
(1) 求静态工作点?

(2) 该电路的输入电阻 R_i 输出电阻 R_o 各

为多少?

(3) 该电路的电压放大倍数 A_u 为

多少?



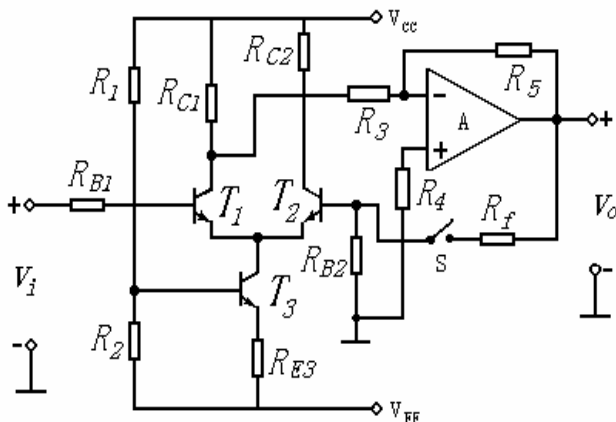
二、(15分) 如下图2所示电路中, 开关S可以任意闭合、断开, 集成运放A是理想的, 设T1、T2、T3工作在放大区(忽略其直流偏置), 假设 V_{CC} 、 V_{EE} 、 r_{be1} 、 r_{be2} 、 β_1 、 β_2 、 β_3 和各电阻的值均为已知,

请分析:

(1) T3 管构成什么电路?

(2) 当S断开时, 电路的增益 $A_v = V_o/V_i = ?$

(3) 当S闭合时, 电路在深度负反馈条件下的闭环增益 $A_{vf} = ?$



三、(15分) 在图3所示电路为光控电路的一部分, 它将连续变化的光电信号转换成离散信

号（即不是高电平，就是低电平），电流 I 随光照的强弱而变化。

(1) 在 A_1 和 A_2 中，哪个工作在线性区？哪个工作在非线性区？为什么？

(2) 试分析 u_o 与 I 关系的传输特性，并画出其曲线；

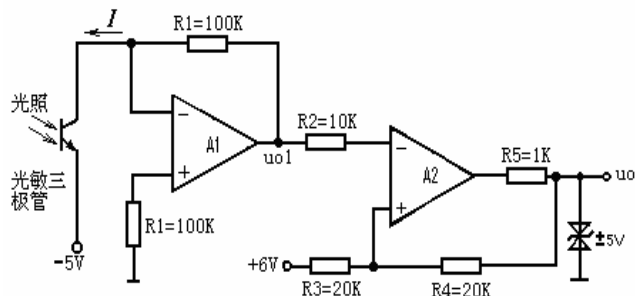


图 3

四、(15 分) 图 4 的差动放大电路中， T_1 、 T_2 、 T_3 相同： $U_{BEQ}=0.7V$ 、 $\beta=100$ 和 $r_{bb}=100\Omega$ 。

在输入 $U_i=0$ 时，输出 $U_o=0$ 。(1) 试计算电阻 R_e 的阻值；(2) 画出微变等效电路。(3) 试计算电路的输入、输出电阻、电压放大倍数。

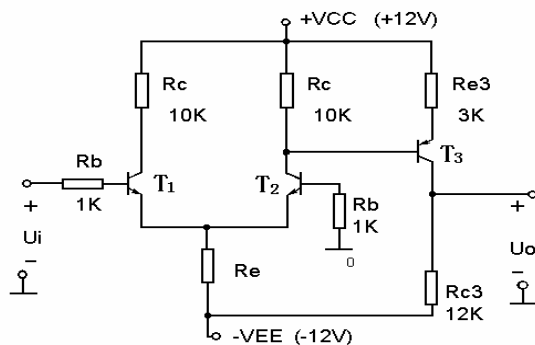
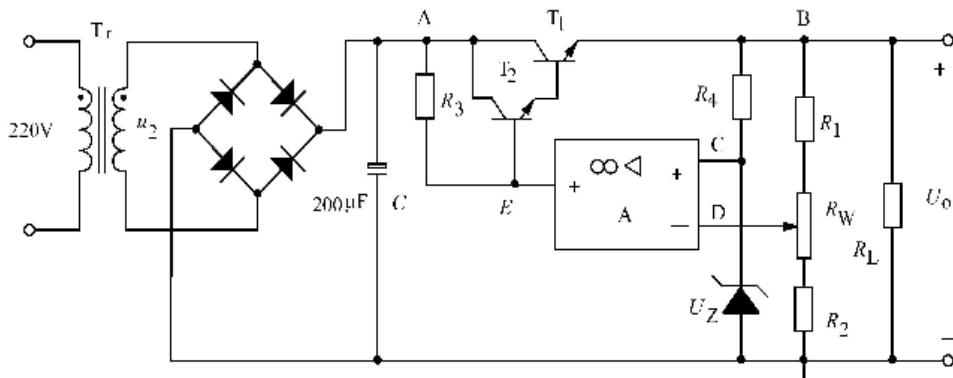


图 4

五、(15 分) 稳压电路如图 5 所示。

(1) 设变压器次级电压的有效值 $U_2=20V$ ，稳压管的稳压值 $U_Z=6V$ ，三极管的 $U_{BE}=0.7V$ ， $R_1=R_2=R_W=300\Omega$ ，电位器 R_W 在中间位置，计算 A、B、C、D、E 点的电位和 U_{CE1} 的值。

(2) 计算输出电压的调节范围。



六、将下列函数化简为最简与或表达式。(每题 5 分, 共 20 分)

1. $Y_2 = ABC\bar{D} + ABD + BCD + ABC + BD + BC$; (代数法)
2. $Y_1 = \bar{A}\bar{B}\bar{C} + \bar{A}BC + ABC + \bar{B}\bar{C}D$; (代数法)
3. $Y_2(A,B,C,D) = \sum m(0,2,5,8,9)$, 约束条件 $AB+BC=0$; (卡诺图法)
4. $Y_3 = \sum m(3,5,8,9,11,13,14) + \sum d(0,15)$; (卡诺图法)

七、ROM 电路图 6 所示, 当 $A_1A_0=10$, $EN'=0$ 时, 写出 $D_3D_2D_1D_0$ 的值。(共 10 分)

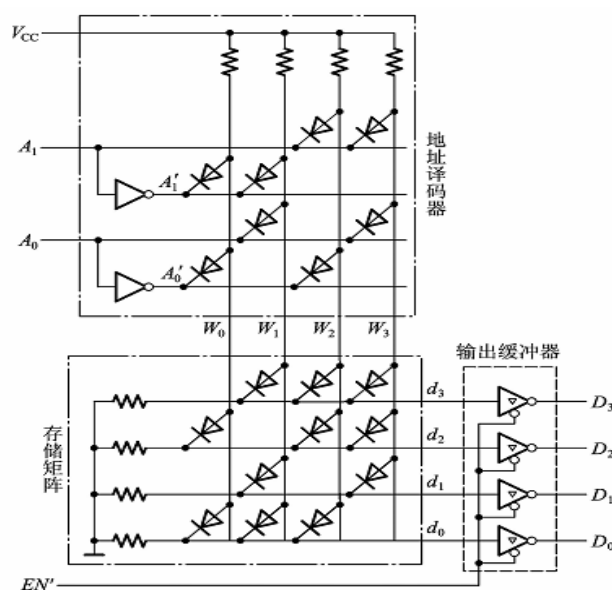


图 6 ROM 电路

八、权电阻网络 D/A 转换器, 如图 7 所示, 请推导 V_o 的表达式。若 $V_{ref} = -8V$, $d_3d_2d_1d_0=1001$

请求 V_o 的值。(共 10 分)

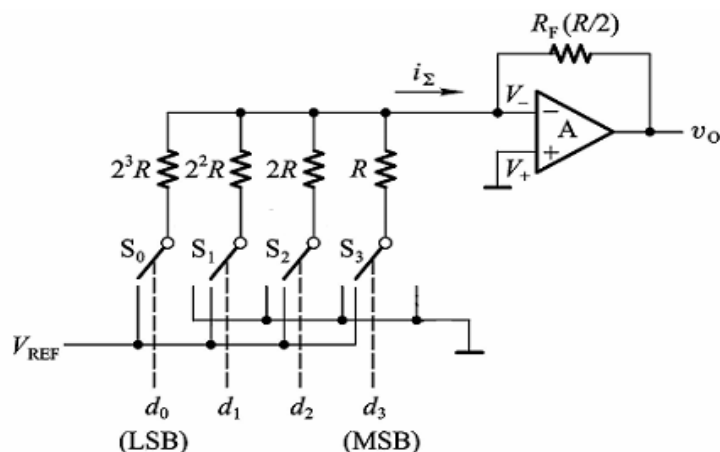


图 7 权电阻网络 D/A 转换器

九、设计题（1 题 10 分，2 题 15 分，共 25 分）

1. 计数器74LS160引脚图如图8 所示。请利用置数法将其设计为一个同步六进制计数器，并画出主循环状态转换图（假设Q3, Q2, Q1, Q0, 初态为0 0 0 0）。（10分）

74LS160功能

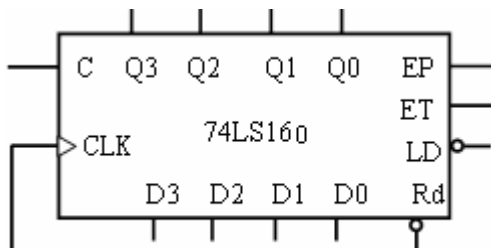


图 8 74LS160 引脚图

$\overline{R_d}$	\overline{LD}	CP	EP ET	工作状态
0	×	×	×	异步清 零
1	0	↑	×	同步置 数
1	1	×	0 1	保持
1	1	×	×	保持 (C=0)
1	1	↑	1 1	8421BCD 计数

2. 设计符合以下监测要求的组合逻辑电路：A、B、C 三台变压器中，必须有两台同时工作，但 B 和 C 不得同时工作；否则，监测器输出报警信号。（15 分）

要求：（1）列真值表（设三台变压器工作时，A、B、C 分别为 1，否则为 0；报警时 Y 为 1，否则为 0），请写出逻辑函数式并作相应恒等变换，画出逻辑电路图。

（2）以下两种设计方案任选其一：

① SSI 方案：限用最少的“与非”门完成设计。

② MSI 方案：限用一个与门和一片 74LS138（芯片引脚图见图 9）完成设计。

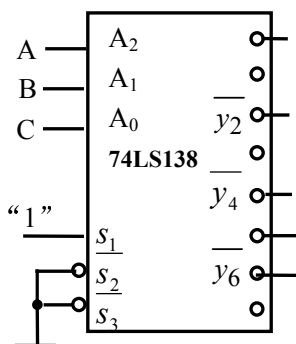


图 9 74LS138 管脚图

注：74LS138 为 3 线-8 线译码器，当 $S_1=1$ 、 $\overline{S_2}=\overline{S_3}=0$ 时， $\overline{Y_i}=\overline{m_i}$ ；

其中， m_i 为 $f(A_2 A_1 A_0)$ 的最小项， $i = 0, 1, 2 \dots 7$

十、分析题（共 10 分）

试分析图10所示同步计数器电路，并确定其最大计数模值。其功能表与74LS160相同。

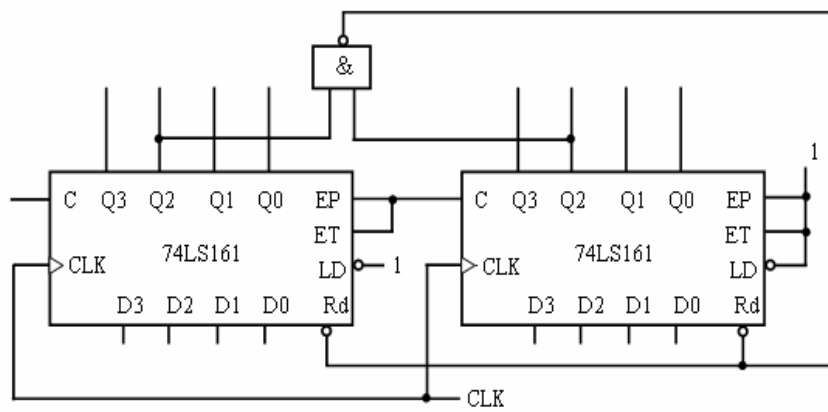


图 10