

## 山东科技大学2010年招收硕士学位研究生入学考试 电子技术试卷

### 一、计算题 (15 分)

电路如图 1, 为分压式偏置放大电路, 已知  $V_{CC}=24V$ ,  $R_C=3.3K\Omega$ ,  $R_E=1.5K\Omega$ ,  $R_{B1}=33K\Omega$ ,  $R_{B2}=10K\Omega$ ,  $R_L=5.1K\Omega$ ,  $\beta=66$ 。

- 试求: 1. 静态值  $I_B$ 、 $I_C$  和  $U_{CE}$ ;  
2. 计算电压放大倍数  $A_u$ ;  
3. 空载时的电压放大倍数  $A_{u0}$ ;  
4. 估算放大电路的输入电阻和输出电阻。

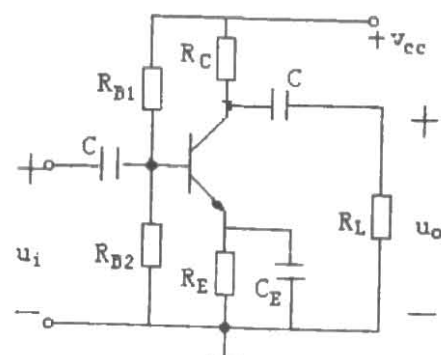


图 1

二、电路如图,  $V_{I1}=1V$ ,  $V_{I2}=2V$ ,  $V_{I3}=3V$ ,  $V_{I4}=4V$  (15分)

求:  $V_{O1}$ 、 $V_{O2}$ 、 $V_O$

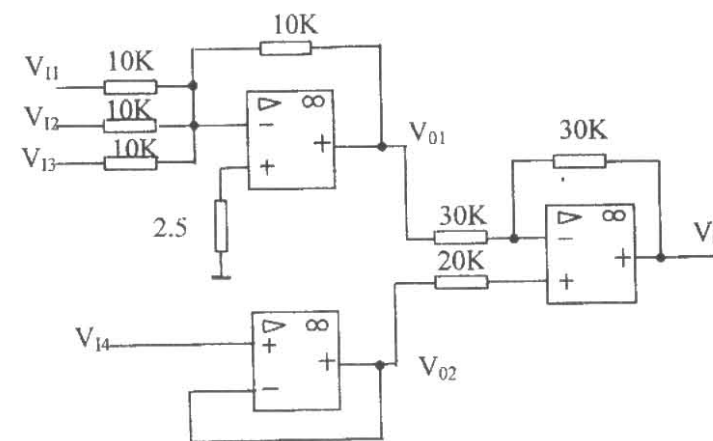


图 2

### 三、如图 3 示 (15 分)

$A_1$ 、 $A_2$ 、 $A_3$  均为理想运放、电源电压为  $\pm 15V$ 。问:

- $A_1$ ,  $A_2$ ,  $A_3$  分别组成何种基本运算电路。
- $A_1 \sim A_3$  输入端那些是虚地、虚短、即不虚地也不虚短。
- 已知  $U_{I1}=0.5V$ ,  $U_{I2}=1V$ , 求  $U_{O1}$ ,  $U_{O2}$ 。
- 已知  $U_R=6V$ , 稳压二极管输出电压为  $\pm U_Z = \pm 5V$ , 求  $U_{T1}$  和  $U_{T2}$  值, 并画出  $U_{O3} \sim U_{O3}$  的电压传输特性。

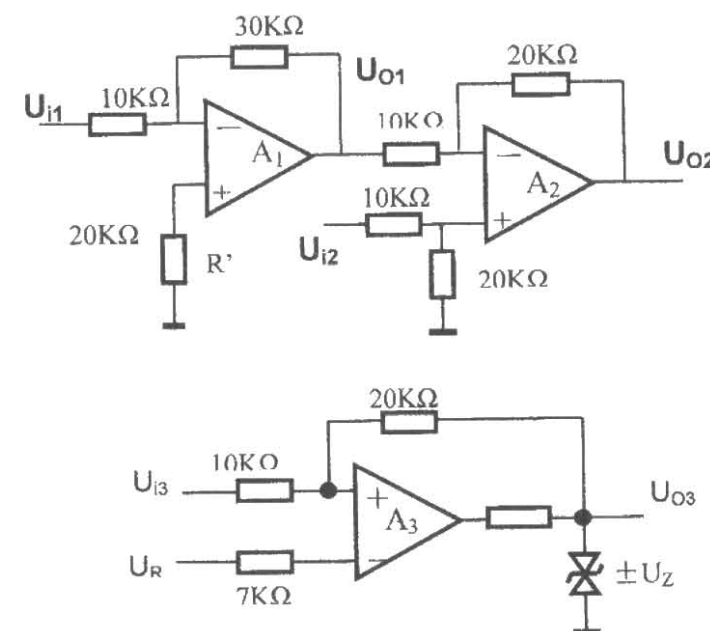


图 3

#### 四、分析题 (15 分)

1. 试分析图 4 电路, 说明电路是什么类型的反馈电路?
2. 假设集成运算放大器为理想运放, 请写出电路的电压放大倍数  $A_{uf}$  的表达式。

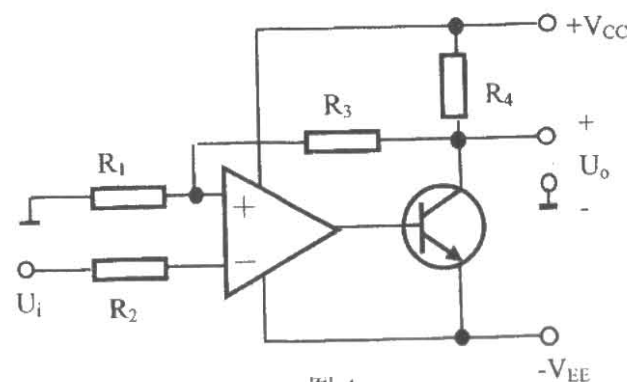


图 4

#### 五、分析计算题 (15 分)

电路如图 5 所示, 功率三极管的饱和压降为 2V。

1. 写出电路功能名称及类型;
2. 说明  $D_1$ ,  $D_2$  的作用;
3. 计算最大输出电压值  $U_{OM}$  和最大输出功率  $P_{OM}$ 。

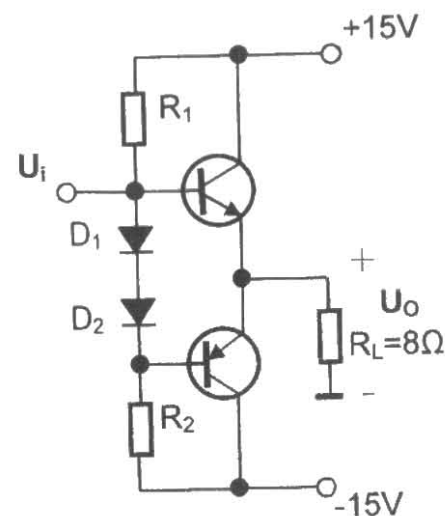


图 5

#### 六、计算题 (每题 4 分, 共 12 分)

1.  $Y = \overline{AB} + \overline{ACD} + \overline{B+C} + D$  (代数法)
2.  $Y = AB + AC + \overline{ABC}$  (代数法)
3.  $Y = ABD + \overline{CD} + \overline{ACD}$  (卡诺图法)
4.  $Y_{(A,B,C,D)} = \sum(m_0 + m_5 + m_8 + m_9)$  (卡诺图法)

#### 七、分析题 (20 分)

##### 1. 分析题 (10 分)

图 6 中 MUX 为 4 选 1 多路数据选择器, 其逻辑功能表达式为:  
 $\overline{EN} = 1$  时,  $Y = 0$ ;  $\overline{EN} = 0$  时,  $Y = f(A_1, A_0) = \sum_{i=0}^3 m_i D_i$ ;  
 试分析该电路, 写出逻辑函数  $F$  的最简“与或”式。

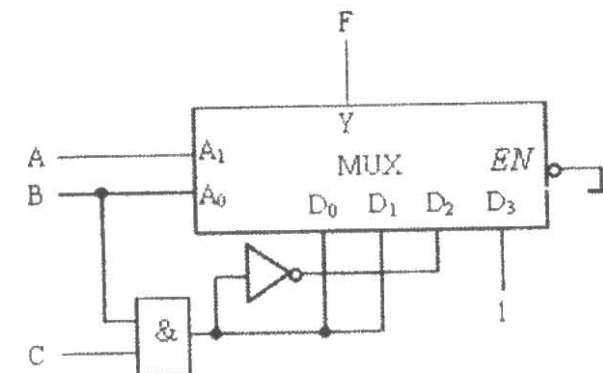


图 6

2. 试分析图 7 所示同步计数器电路, 并确定其最大计数模值。(10 分)

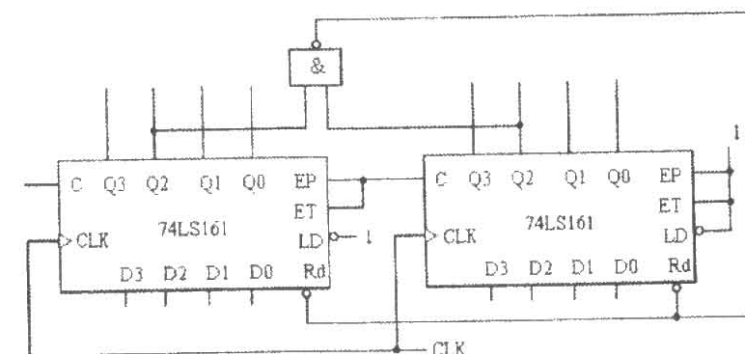


图 7

八、图 8 所示为掩模 ROM 电路。当  $A_1 A_0 = 11$ ,  $\overline{EN}' = 0$  时, 写出  $D_3 D_2 D_1 D_0$

存储数据。(10分)

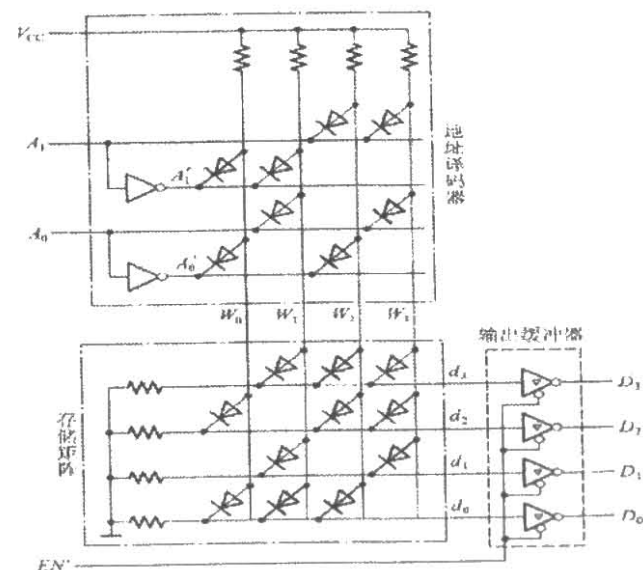


图8 掩模 ROM 电路

九、已知 D/A 转换器如图 9 所示, 试求: (8分)

1. 写出  $V_o$  关系式; (4分)
2. 当  $V_o = -1.0V$  时, 数字量为多少。 (4分)

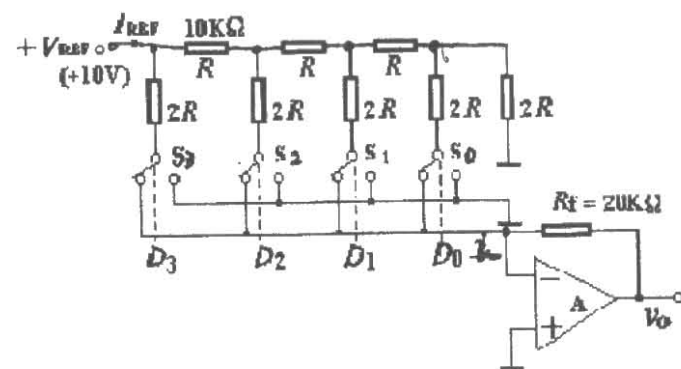


图9

十、试说明如图 10 所示的用 555 定时器构成的电路功能。(10分)

求出:  $U_{T+}$ 、 $U_{T-}$  和  $\Delta U_T$ , 并画出其输出波形。

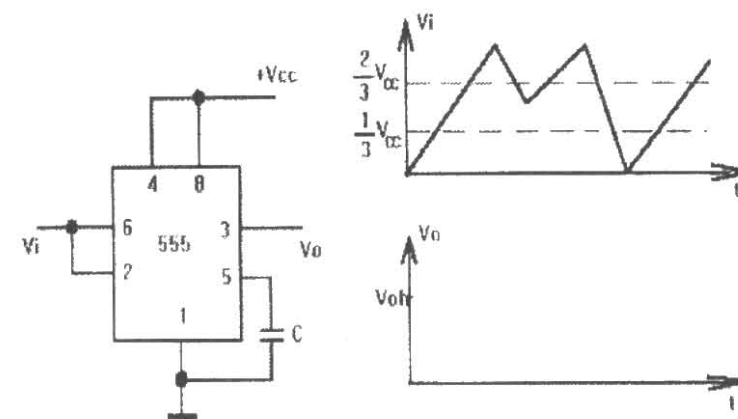


图10

十一、设计题 (15分)

试用 74LS161 设计一种八进制加法计数器, 完成图 13 所示计数循环。

CLK	$\bar{R}$	$\bar{LD}$	EP	ET	工作状态
×	0	×	×	×	异步清零
↑	1	0	×	×	同步置数
×	1	1	0	1	保持
×	1	1	×	0	保持(C=0)
↑	1	1	1	1	计数

图11

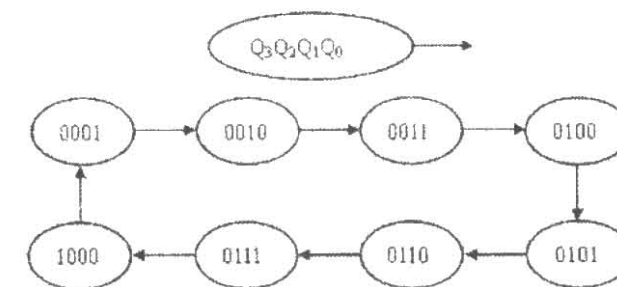


图12

注: 同步四位二进制加法计数器 74LS161 功能表见上表, 芯片引脚图参见图 7。