

# 山东轻工业学院

## 2004 年攻读硕士学位研究生入学考试试题

(答案一律写在答题纸上, 答在试题上无效, 试题附在答卷内交回)

考 试 科 目: 电子技术

试题适用专业: 制浆造纸工程、机械电子工程、检测技术与自动化装置

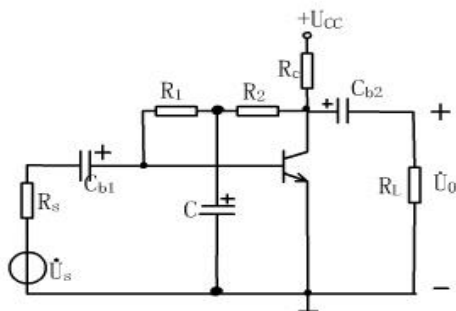
**B 卷共 4 页**

一、 (16 分) 放大电路如图一所示, 图中各电容对交流均可视为短路, 三极管的电流放大系数为  $\beta$ ,

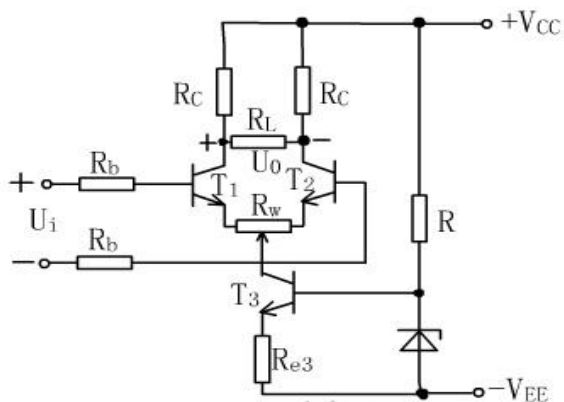
- ① 求出放大电路的静态工作点  $I_{BQ}$ 、 $I_{CQ}$  及  $U_{CEQ}$  的表达式;
- ② 画出简化的 H 参数微变等效电路, 求出电压增益  $A_{U_i}$ ,  $A_{U_S}$  和输入电阻  $R_i$  及输出电阻  $R_o$  的表达式。

二、 (15 分) 电路如图二所示, 已知:  $V_{CC}=V_{EE}=12V$ , 各三极管的  $U_{BEQ}=0.7V$ ,  $\beta=100$ ,  $R_b=1K\Omega$ ,  $R_c=5K\Omega$ ,  $R_w=200\Omega$ ,  $R=2K\Omega$ ,  $R_{e3}=1.6K\Omega$ ,  $R_L=10K\Omega$ ,  $U_Z=4V$ ,  $r_{bb'}=100\Omega$ 。

- ① 计算电路的静态工作点;
- ② 计算电路的  $A_{U_d}$ 、 $R_{id}$ 、 $R_{od}$ 。



图一

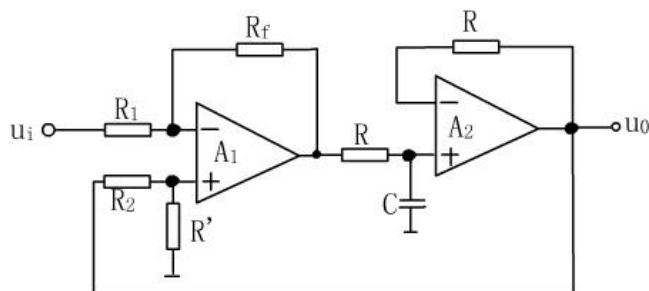


图二

三、 (14 分) 在图三所示的电路中, 已知  $R_1=R=R'=100K\Omega$ ,  $R_2=R_f=100K\Omega$ ,  $C=1\mu F$ 。

- ① 试求出  $u_o$  与  $u_i$  的运算关系式; (设图中所有运放均为理想运放)

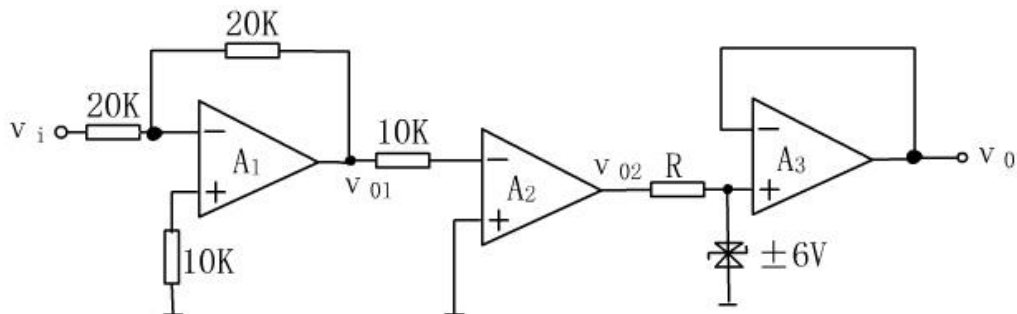
- ② 设  $t=0$  时,  $u_o=0$ , 且  $u_i$  由 0 跃变为  $-1V$ , 试求输出电压由 0 上升到  $+6V$  所需要的时间。



图三

四、 (15 分) 电路如图所示, 设  $A_1$ 、 $A_2$ 、 $A_3$  均为理想运放, 其最大输出电压幅度为  $\pm 15V$ ,

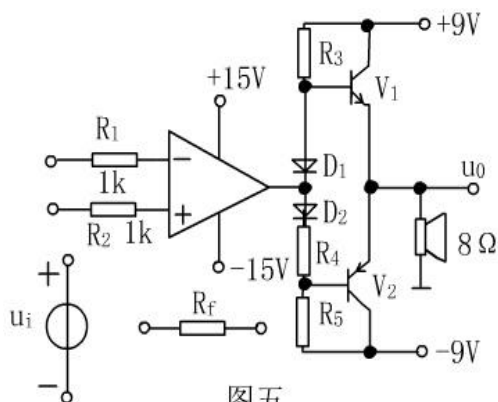
- ①  $A_1 \sim A_3$  各组成何种基本应用电路?
- ② 若  $v_i = 9\sin\omega t (V)$ , 试画出与之对应  $v_{o1}$ 、 $v_{o2}$  和  $v_o$  的波形;
- ③ 若将  $A_2$  的同相端改接到  $V_{REF}=4.5V$ , 当  $v_i = 9\sin\omega t (V)$  时, 再画出与之对应  $v_{o1}$ 、 $v_{o2}$  和  $v_o$  的波形。



图四

五、 (15 分) 图五为某扩音机的简化等效电路。

- ① 若输出电压产生交越失真, 应调节哪个电阻? 是增大还是减小?
- ② 若运算放大器的输出电压足够大, 是否有可能在输出端得到  $8W$  的功率? 设  $V_1$ 、 $V_2$  的饱和压降均为  $1V$ 。
- ③ 若运算放大器的最大输出电流为  $\pm 10mA$ , 为了使负载获得最大的输出电流,  $V_1$ 、 $V_2$  的  $\beta$  值应不低于多少?
- ④ 为了提高输入电阻, 降低输出电阻, 并稳定电压放大倍数, 应当如何通过  $R_f$  引入反馈? 画出正确的连接方式。
- ⑤ 在上题情况下, 若  $U_i = 100mV$  时  $U_o = 5V$ , 那么  $R_f$  应取多大? 设  $A$  为理想运算放大器。



图五

六、（14 分）化简函数。

①用公式法化简为最简与或式： $Y=AC+\overline{B}C+BD+A(B+\overline{C})+\overline{A}BC\overline{D}+AB\overline{D}E$

②用卡诺图化简为最简与或式： $Y=CD(\overline{A}\odot B)+\overline{A}BC+\overline{A}CD$

约束条件为  $AB+CD=0$

七、（16 分）

① 图 7-1 所示各电路均由 TTL 门组成， $R_{ON}=2K\Omega$ ， $R_{OFF}=0.7K\Omega$ 。试分别写出  $F_1\sim F_4$  的逻辑表达式。

② 由两片 4 选 1 数据选择器组成的电路如图 7-2 所示。写出  $F$  的最小项表达式。

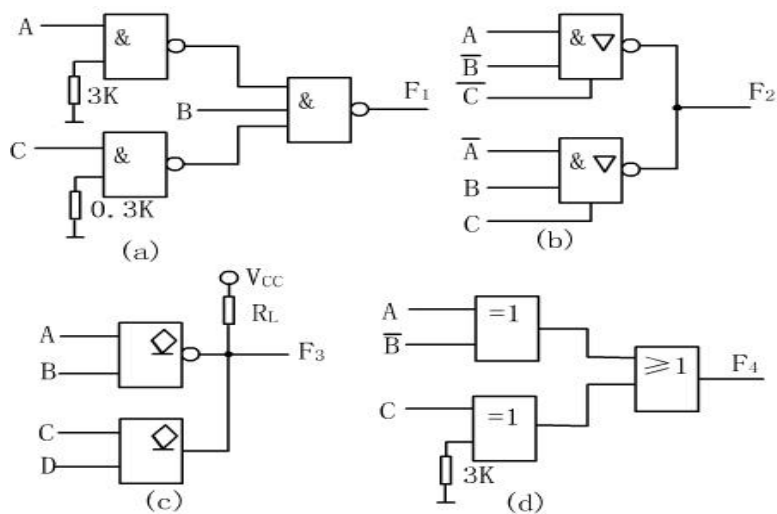
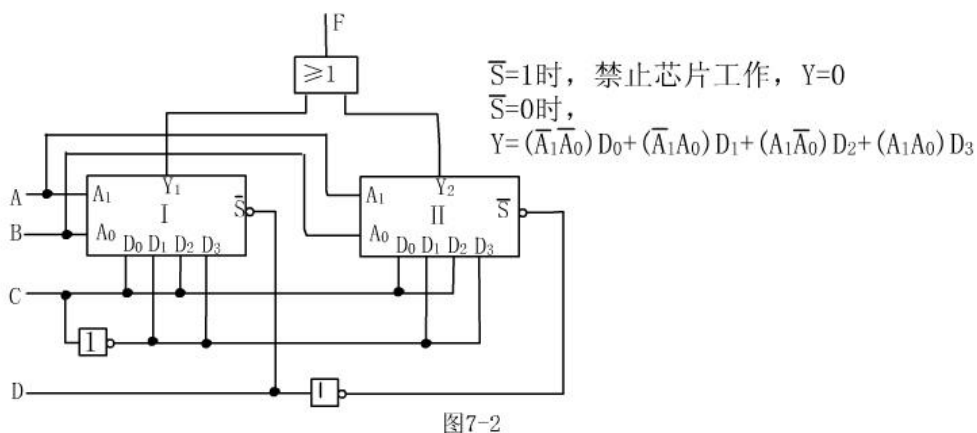


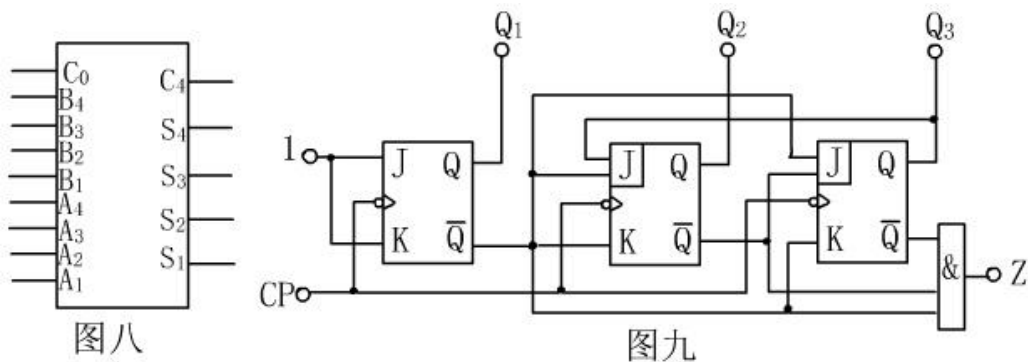
图7-1



八、（16 分）图八所示是一个 4 位二进制加法器 74LS283，图中  $A_4 \sim A_1$  和  $B_4 \sim B_1$  分别表示被加数和加数， $C_0$  为来自低位的进位， $C_4$  为向高位的进位端。试用该加法器设计一个加/减运算电路。当控制信号  $M=0$  时它将输入的两个 4 位二进制数相加，而  $M=1$  时它将两个输入的 4 位二进制数相减。允许附加必要的门电路，但要求实现的电路最简。

九、（15 分）电路如图九所示，设所有触发器的初始状态均为 0 态。

- ① 写出电路的状态方程、输出方程；
- ② 画出状态转换图和时序波形图；
- ③ 说明该电路的逻辑功能。



十、（14 分）试用 R O M 设计一个乘法器。已知输入是两个 2 位的二进制数  $A_1A_0$  和  $B_1B_0$ ，输出是二者的乘积，并用 4 位二进制数表示，即  $Y_3Y_2Y_1Y_0$ 。要求画出 R O M 的与或阵列图。