

# 聊城大学

## 2010 年硕士研究生入学考试初试试题

考试科目	[810]数字电路	A 卷
------	-----------	-----

专业名称	通信与信息系统
------	---------

- 注意事项：1、本试题共八道大题（共 个小题），满分 150 分。  
 2、本卷为试题，答题另有答题纸。答案一律写在答题纸上，写在该试题纸上或草稿纸上无效。要注意试卷清洁，不要在试卷上涂划。  
 3、答题必须用蓝、黑钢笔或圆珠笔书写，其它均无效。  
 4、特殊要求携带的用具请注明，没有特殊要求填“无” 无

### 一、问答题（每小题 2 分，共 10 分）：

1. 将 8421BCD 码(100101100011)转换成的十进制数是多少？将二进制数(1100011)转换成的十进制数是多少？
2. 三变量函数  $F(ABC)$  中，与 101 对应的最小项是什么？其编号是什么？
3. 三态输出门电路的输出有哪三种可能的状态？
4. 用  $1024 \times 1$  位的 RAM 接成一个  $1024 \times 8$  位的 RAM，需要几片  $1024 \times 1$  位的 RAM？用  $256 \times 8$  位的 RAM 接成一个  $1024 \times 8$  位的 RAM，需要几片  $256 \times 8$  位的 RAM？
5. 将数字信号转换为模拟信号采用的转换器是什么？

### 二、（每小题 5 分，共 10 分）已知函数的逻辑图如图 2.1 所示。

1. 按逻辑图直接写出 Y 的逻辑函数表达式；
2. 将函数表达式 Y 化简成与或表达式。

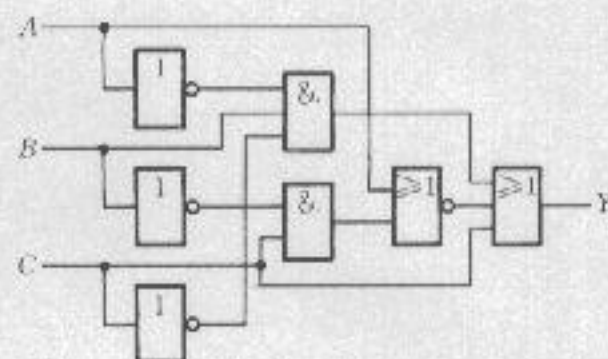


图 2.1

### 三、化简（每小题 5 分，共 20 分）

利用逻辑代数的基本定理和公式证明下列等式：

1.  $AB + \bar{A}C + \bar{B}C = AB + C$
2.  $ABC + ABC + \bar{A}B = B$

用卡诺图化简下面两个逻辑函数为最简与-或式：

3.  $Y_3 = A\bar{C} + \bar{A}C + B\bar{C} + \bar{B}C$
4.  $Y_4 = \sum_m (3,5,6,7,10) + \sum_d (0,1,2,4,8)$



#### 四、画图（每小题 5 分，共 10 分）：

(1) 施密特触发器输入信号波形如图 4.1 所示，试画出输出信号的波形。

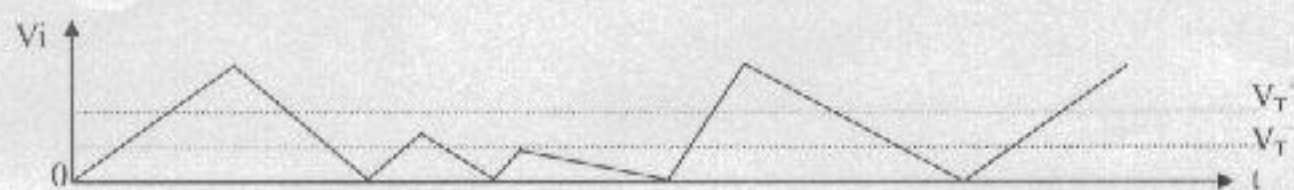


图 4.1

(2) 已知上升沿触发的边沿 D 触发器输入端的电压波形如图 4.2 所示， $\overline{S_D} = 1$ ，试画出  $Q$ ， $\overline{Q}$  端对应的电压波形。

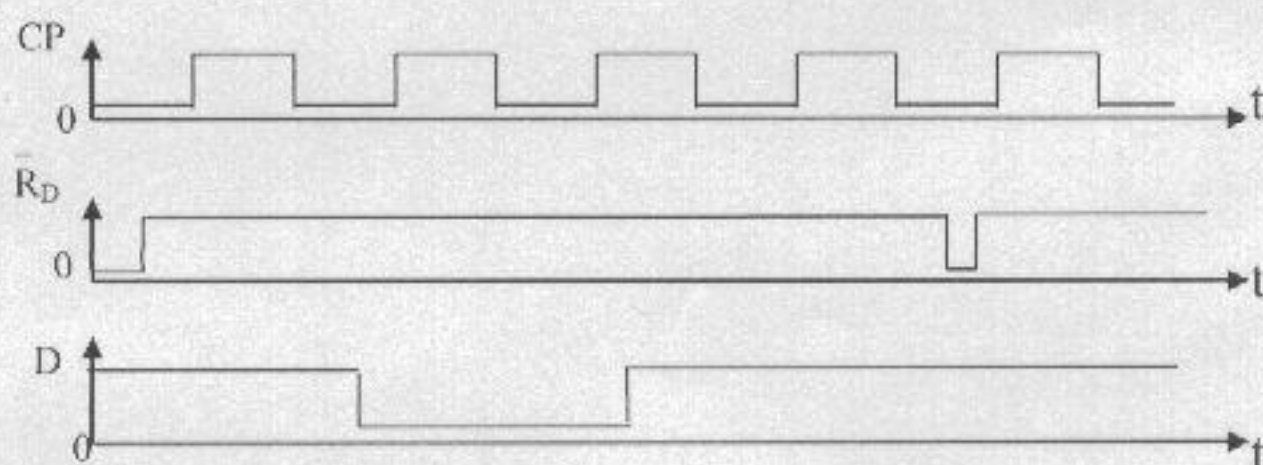


图 4.2

#### 五、计算题（每小题 10 分，共 20 分）：

1. 4 位倒 T 型电阻网络 DAC 如图 5.1 所示，设基准电压  $V_{REF} = -8V$ ，求其最大输出电压值。
2. 写出如图 5.2 所示的 ROM 点阵图所表示的逻辑函数。

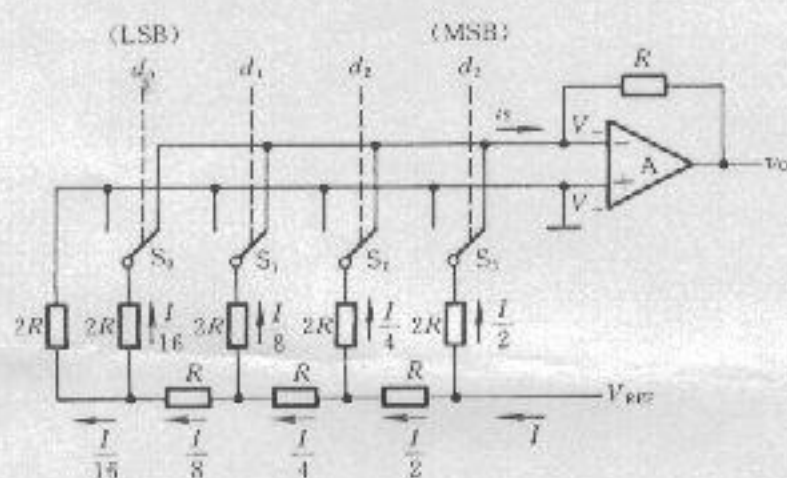


图 5.1

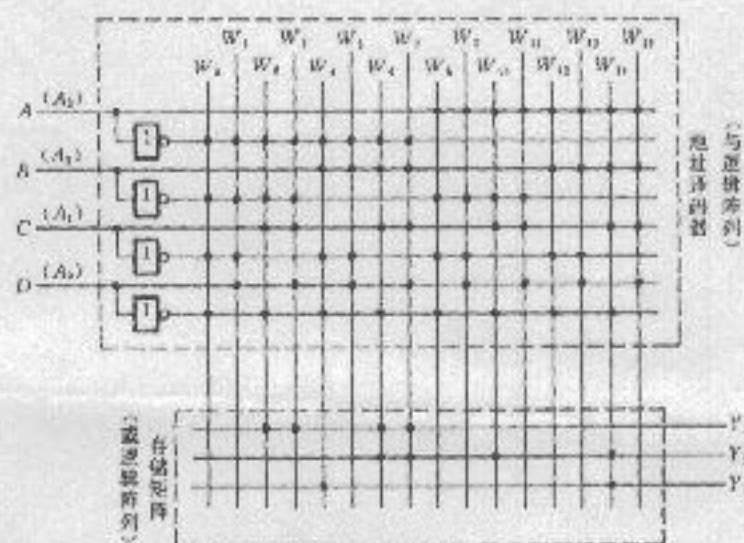


图 5.2



## 六、电路分析（每小题 15 分，共 30 分）：

1. 写出如图 6.1 电路所示输出  $Z_1$ 、 $Z_2$  的逻辑函数式，并画出真值表，说明电路的逻辑功能。（74LS138 是 3 线——8 线译码器。逻辑功能为  $\overline{Y}_i = \overline{m}_i$ ）。

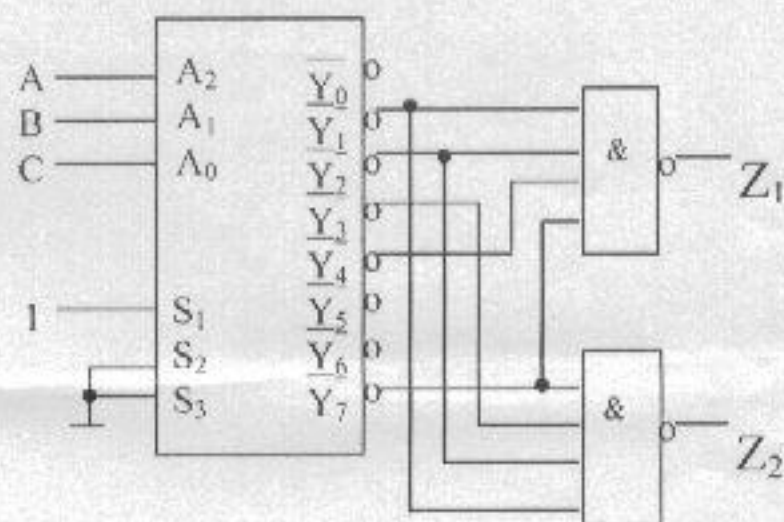


图 6.1

2. 分析如图 6.2 所示电路，写出电路的驱动方程、状态方程和输出方程，画出电路的状态表、状态转换图，说明电路的功能。

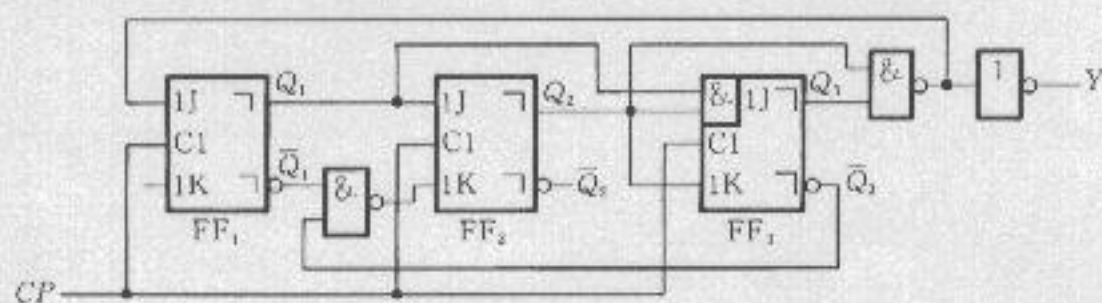


图 6.2

## 七、集成电路设计（每小题 15 分，共 30 分）：

1. 用 8 选 1 的数据选择器 74LS151（如图 7.1 所示）设计一个组合逻辑电路。该电路有三个输入端 A, B, C 和一个控制端 M。当  $M=0$  时电路实现当 A、B、C 状态一致时输出为 1，否则输出为 0，而当  $M=1$  时电路实现输出与 A, B, C 中多数的状态一致。

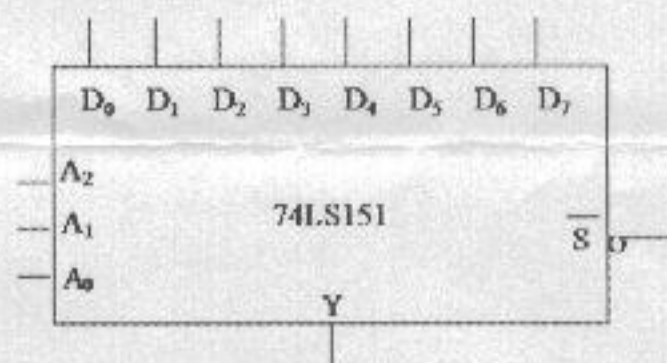


图 7.1

2. 用 74LS161（如图 7.2 所示）设计一个可控进制计数器，当输入控制变量  $M=0$  时工作在 8 进制， $M=1$  时工作在 6 进制。请标出计数输入端和进位输出端。（74LS161 是一个异步清零，同步预置数的 16 进制加法计数器）

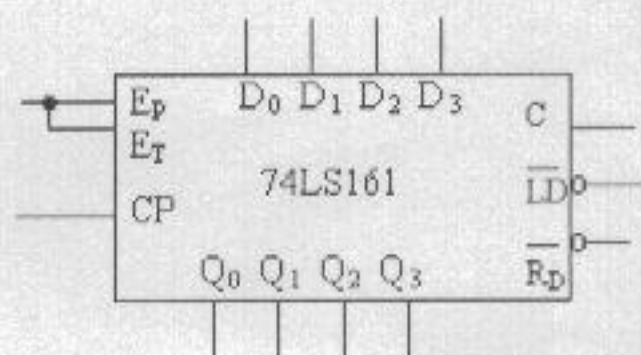


图 7.2

## 八、脉冲电路设计（20 分）：

利用同步十进制计数器 74LS160（符号与图 7.2 所示一致）和八选一数据选择器 74LS151（如图 7.1 所示）设计一序列脉冲发生器，循环输出“0010110111”序列脉冲。