

## 2010年硕士研究生入学考试试题

考试科目：微机原理与接口技术 报考专业：通信与信息系统

要求：1、答案一律写在答题纸上

2、需配备的工具：

一、填空题（每空1分，共35分）

- 1、8086CPU 内部按功能可分为 (1) 和 (2) 两个独立单元。它们各自的主要功能是 (3) 和 (4)。
- 2、CPU 总线包含三种不同功能的总线，双向的有 (5) 和 (6)，单向的有 (7)。其中 (8) 的位数决定了 CPU 可以直接寻址的内存范围。比如，8088CPU 有 (9) 根数据总线，(10) 根地址总线，所以，其最大内存容量 (11)。
- 3、 $\overline{IO/\overline{M}}$ 、 $\overline{WR}$  和  $\overline{RD}$  这三个信号构成了微机系统的基本控制信号，组合后可形成四种基本的总线控制，即 (12)、(13)、(14) 和 (15)。
- 4、在最小组态下，8086CPU 地址总线是由 (16) 片地址锁存器进行锁存和驱动，其数据总线采用 (17) 片数据总线收发器，以增加数据总线的驱动能力。
- 5、80386CPU 对存储器的管理分为分段和分页管理机制，分段管理是将 (18) 转换为 (19)；分页管理是将 (20) 转换为 (21)。
- 6、为实现在保护虚拟地址方式下工作，80386/80486 设置了 (22)、(23) 和 (24) 三种描述符表。
- 7、CPU 对外设的输入/输出操作实际上就是对 I/O 接口中各端口的 (25)。
- 8、一片 8259A 可以管理 (26) 级中断，可扩展至 (27) 级，每一级中断都可单独被屏蔽或允许。
- 9、SRAM 芯片 6116 具有  $2K \times 8$  存储容量，说明其有 (28) 条地址线、(29) 条数据线，现要用它构成 8KB 的存储器，共需此种芯片 (30) 片。
- 10、8255A 内部有 (31) 种控制字，分别为 (32) 和 (33)，可实现 (34) 种基本工作方式。还有 3 个 (35) 位的并行端口，根据不同的初始化编程，可以分别定义为输入或输出方式，以完成 CPU 与外设的数据传送。

## 2010年硕士研究生入学考试试题

## 二、选择题（每小题2分，共20分）

下面每小题提供的4个答案中，只有一个是正确的。

- 1、当多片8259A级联使用时，对于主8259A，级联信号 $CAS_2 \sim CAS_0$ 是①。
  - A、输入信号
  - B、输出信号
  - C、全部信号
  - D、中断信号
- 2、当80486工作在实地址方式下时，已知中断类型为14H，则它的中断向量存放在存储器的向量单元②。
  - A、00051H~00054H
  - B、00056H~00059H
  - C、0000:0050H~0000:0053H
  - D、0000:0056H~0000:0059H
- 3、在可编程串行接口的典型结构中③。
  - A、接收移位寄存器是：先并行输入，后串行输出
  - B、发送移位寄存器是：先串行输入，后并行输出
  - C、接收移位寄存器是：先串行输出，后并行输入
  - D、发送移位寄存器是：先并行输入，后串行输出
- 4、8088复位后，执行的第一条指令在存储器中的物理地址是④。
  - A、00000H
  - B、00008H
  - C、FFFF0H
  - D、FFFFFH
- 5、某异步串行发送器，发送具有8位数据位的字符，在系统中使用一个奇偶校验位和二个停止位。若每秒发送100个字符，则其波特率为⑤位/秒。
  - A、1200
  - B、1100
  - C、1000
  - D、800
- 6、⑥是任何I/O接口中必不可少的逻辑部件。
  - A、数据缓冲器、控制寄存器、状态寄存器
  - B、数据缓冲器、端口地址译码器、读/写控制逻辑
  - C、数据缓冲器、端口地址译码器、中断控制逻辑
  - D、数据缓冲器、端口地址译码器、I/O缓冲器

## 2010 年硕士研究生入学考试试题

7、8259 A 工作在 8086/8088 模式，则初始化命令字 ICW2 的功能是设置 ⑦。

- A、中断向量地址的高 8 位      B、中断向量地址的高 5 位  
C、中断向量的高 5 位      D、中断向量号的高 5 位

8、在 8237 A 控制下进行“存储器写传送”时，8237 A 需先后向 I/O 接口和存储器发出的控制信号是 ⑧。

- A、 $\overline{IOR}$ ,  $\overline{MEMW}$       B、 $\overline{MEMW}$ ,  $\overline{IOR}$   
C、 $\overline{MEMR}$ ,  $\overline{IOW}$       D、 $\overline{IOW}$ ,  $\overline{MEMW}$

9、8253 的  $CLK_0$  接 1.5MHz 的时钟，欲使  $OUT_0$  产生频率为 300KHz 的方波信号，则 8253 的计数值应为     ，应选用的工作方式是     。 ⑨

- A、300, 2      B、4.5, 2      C、1.5, 3      D、5, 3

10、处理器定时工作的时间单元从小到大依次为 ⑩。

- A、时钟周期、总线周期、指令周期  
B、指令周期、总线周期、时钟周期  
C、总线周期、指令周期、时钟周期  
D、总线周期、时钟周期、指令周期

### 三、问答题 (51 分)

1、8088 与 8086 微处理器有何异同点？它们是如何形成两级流水线结构的。(12 分)

2、80X86 中，可屏蔽中断与非屏蔽中断的主要区别是什么？CPU 响应可屏蔽中断有哪些基本条件。(8 分)

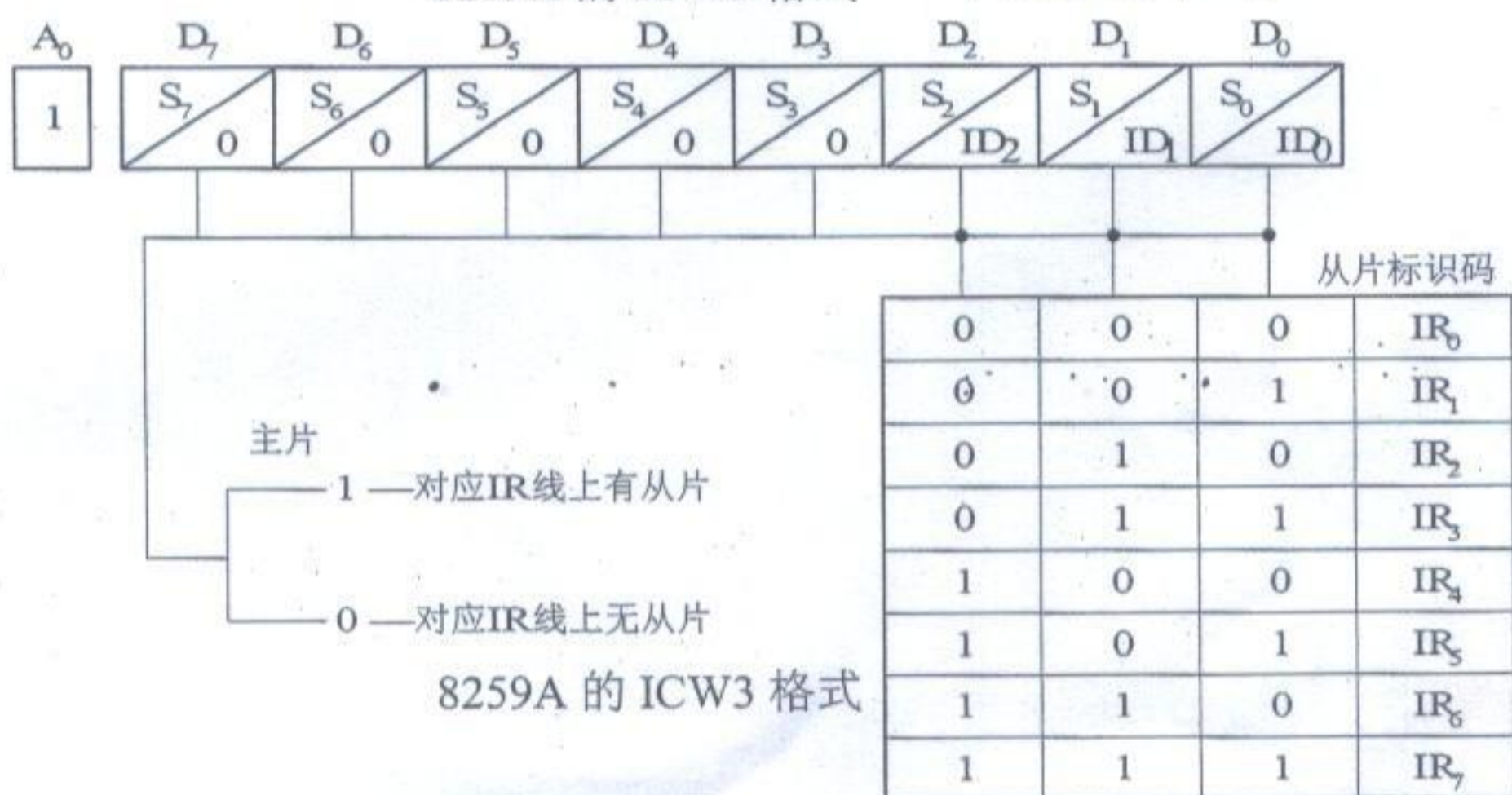
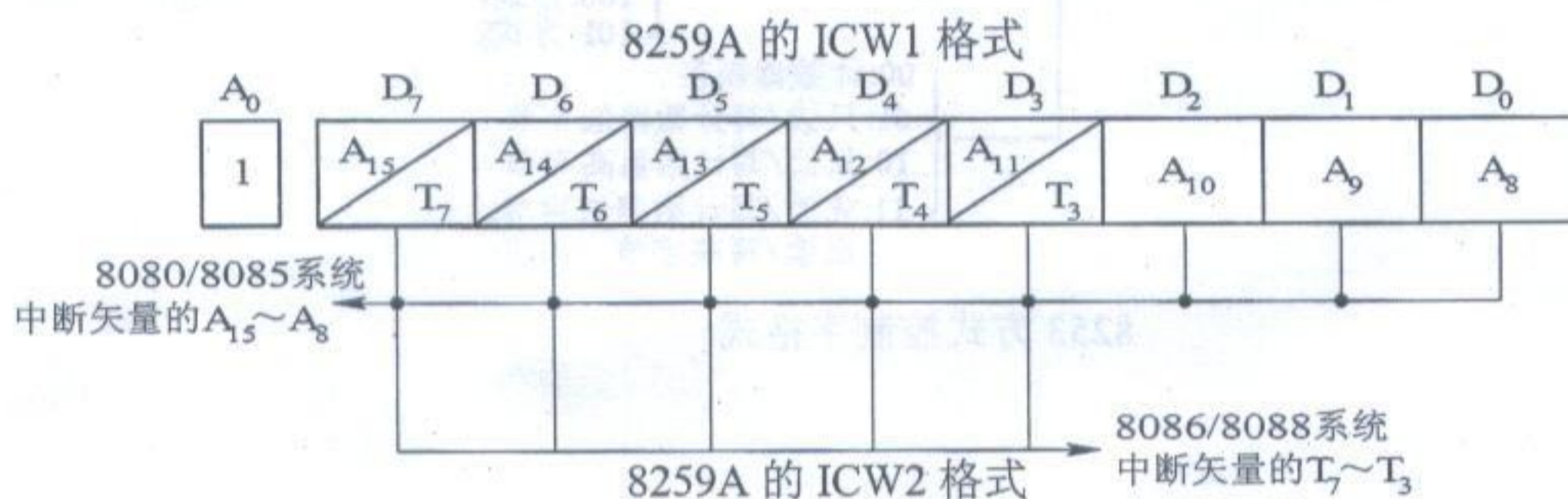
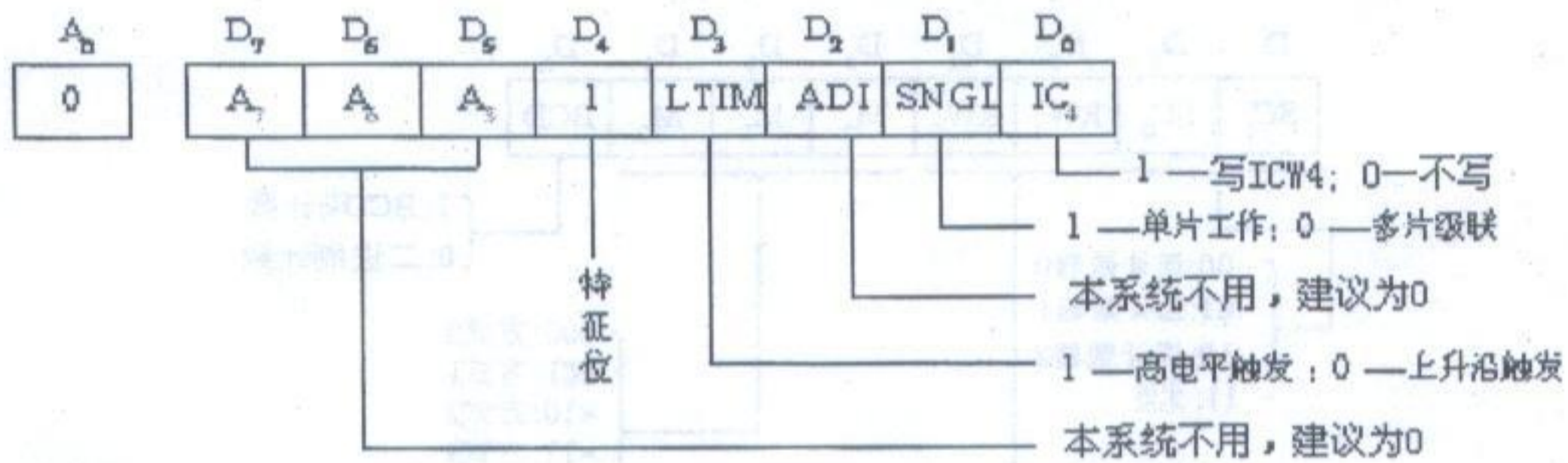
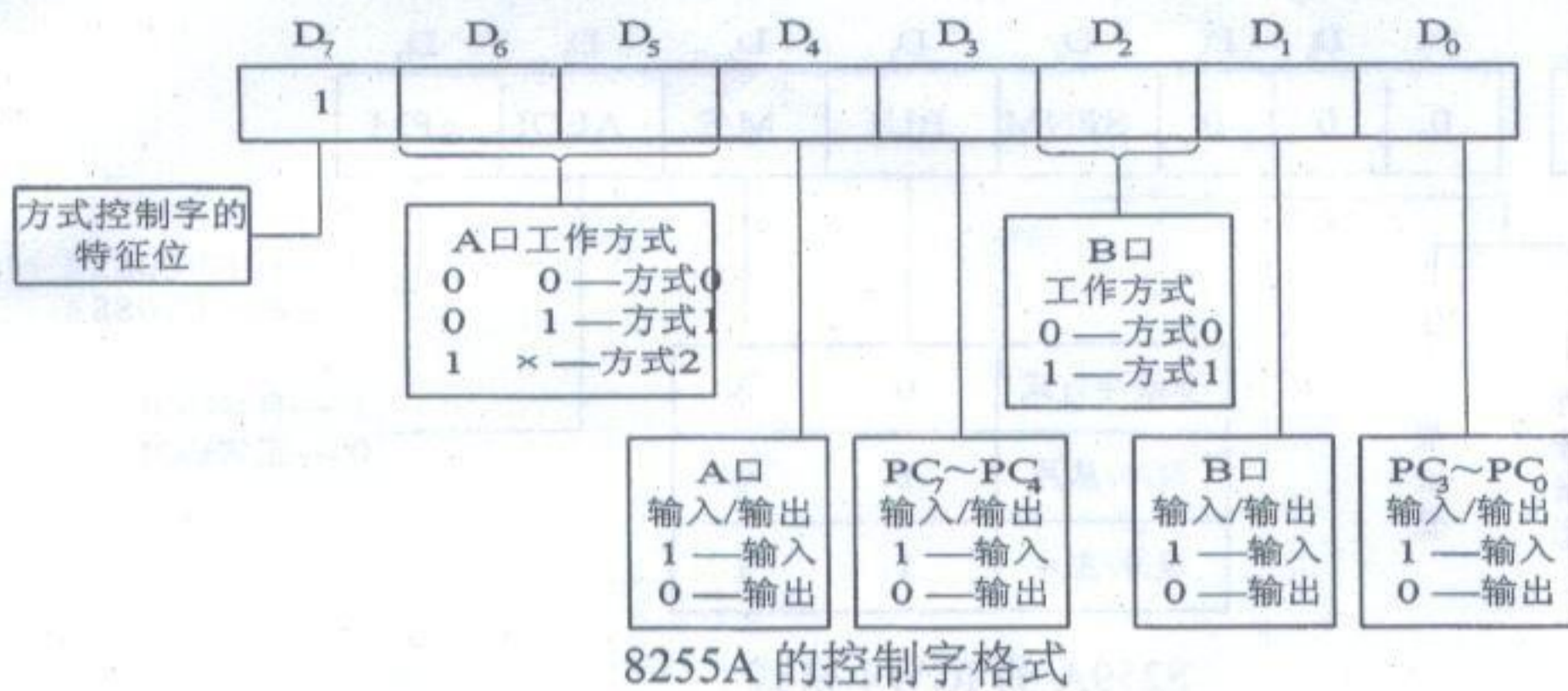
3、请区别虚拟地址、逻辑地址、有效地址、线性地址和物理地址。(15 分)

4、试以 80486 系统为例，说明高档微机系统中通常有哪几级存储器。它们各起什么作用。性能上有什么特点。(16 分)

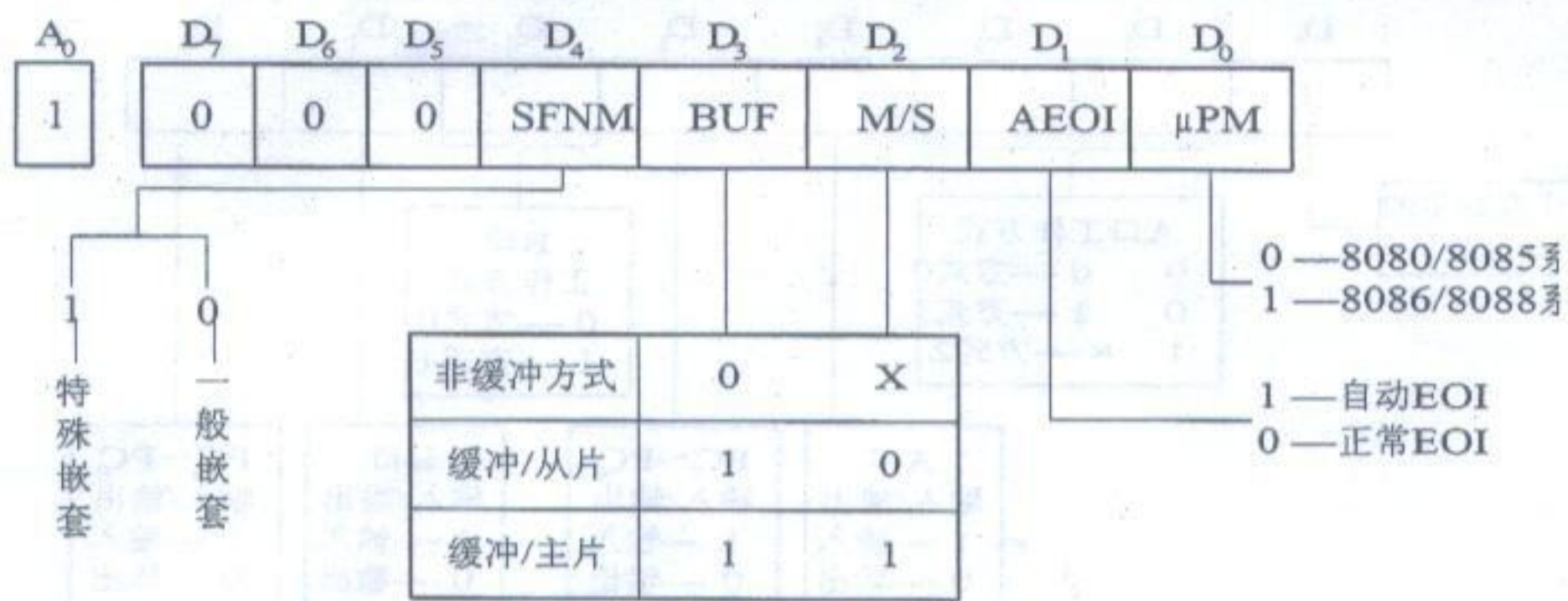
### 四、应用题 (44 分)

## 2010 年硕士研究生入学考试试题

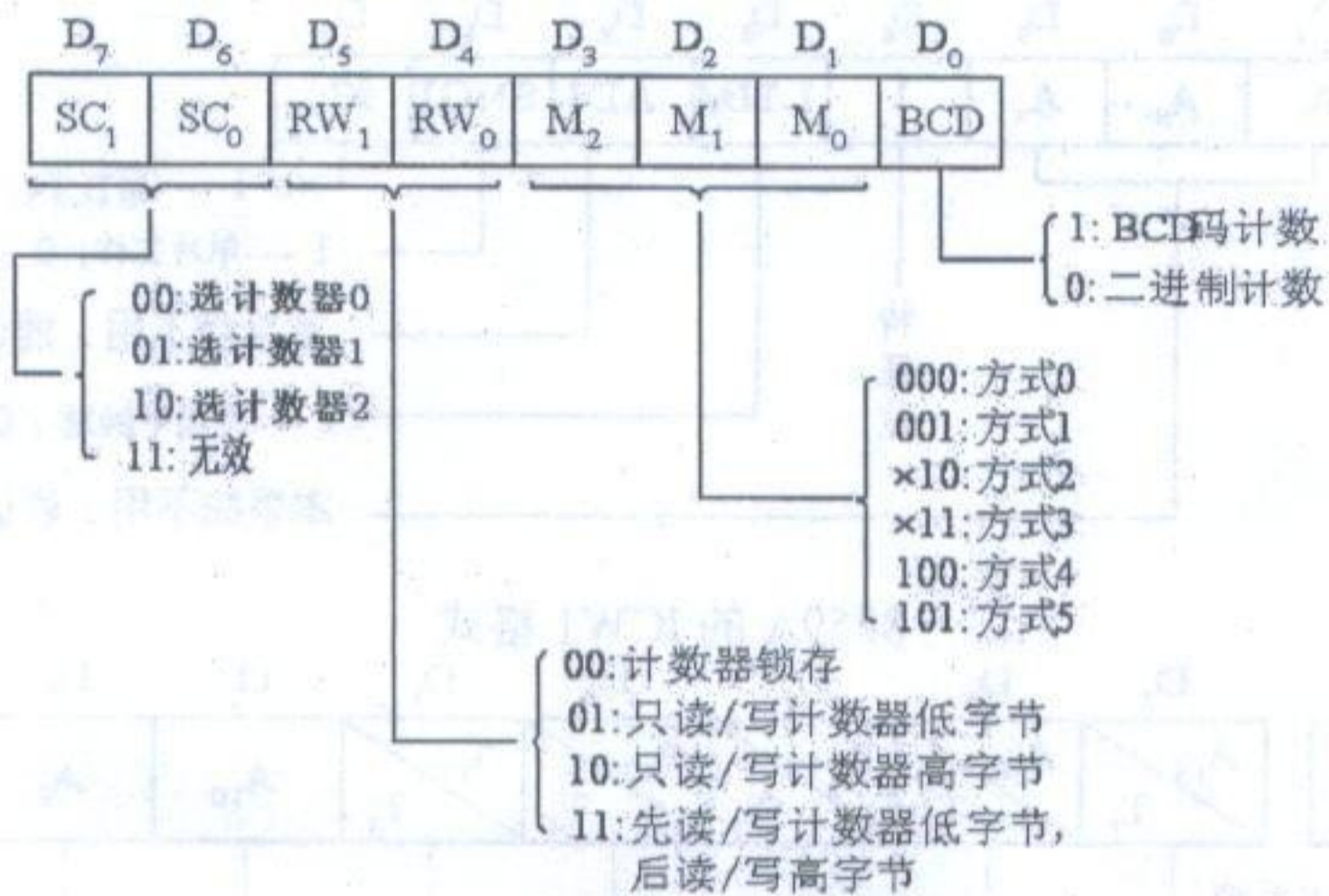
- 1、设 8255A 芯片的端口地址为 400H~403H (端口 A 地址为 400H), 要求:  
A 端口: 方式 1 输入; C 端口上半部: 输出, C 口下半部: 输入; B 端口:  
方式 0 输出。编写初始化程序。(5 分) 附: **8255A** 控制字
- 2、某个 8253 的计数器 0、1、2 端口和控制端口地址依次是 40H~43H, 要求:  
① 设置其中计数器 0 为方式 0, 采用二进制计数, 先低后高写入计数值。  
② 设置计数器 0 采用二进制计数, 写入计数初值: 1024。(14 分) 附: **8253**  
控制字
- 3、PC/AT 机中 8259A 的主片定义为: 上升沿触发、在 IR2 级联从片、有 ICW4、  
非 AEOI 方式、中断类型号 08H~0FH、一般的中断嵌套方式、端口地址是 20H、  
21H; 从片定义为: 上升沿触发、级联到主片的 IR2、有 ICW4、非 AEOI 方式、  
中断类型号为 70H~77H、一般的中断嵌套方式、端口地址是 A0H、A1H。编  
写初始化程序。(16 分) 附: **8259A** 控制字
- 4、设某存储单元的线性地址 89B76878H,  $CR3=26896 \times \times \times H$ , 目录表寻址项  
的内容为 03140021H, 页表寻址项的内容为 78787021H, 寻址页表在存储器  
中, 且对应目录项已被访问过。求该存储单元的物理地址。(9 分)



## 2010年硕士研究生入学考试试题



8259A 的 ICW4 格式



8253 方式控制字格式