

杭州电子科技大学
2005 年攻读硕士学位研究生入学考试

《计算机组成原理》试卷

所有答案必须写在答题纸上，做在试卷或草稿纸上无效！

一、选择题（32 分，每题 2 分）

①. 完整的计算机系统应包括 D。

- A. 运算器、存储器、控制器
- B. 外设和主机
- C. 主机和实用程序
- D. 配套的硬件设备和软件系统

2. CPU 是指 C。

- A. 运算器~~运算器~~、存储器、控制器
- B. 控制器
- C. 运算器和控制器
- D. 运算器、控制器和主存

3. Pentium 是 B 位微处理器。

- A. 16
- B. 32
- C. 48
- D. 64

4. 用 5 位的补码机器数来表示十进制 -3，正确的表示形式是 B。

- A. 10011
- B. 11101
- C. 11100
- D. 01101

5. 计算机系统中，使用总线来传送信息，完整的一组总线通常包括 A。

- A. 数据总线、地址总线、控制总线
- B. 数据总线、地址总线
- C. 接口总线、系统总线
- D. 底板总线、CPU 总线

6. 在浮点数编码表示中，机器数由 E 构成，D 是隐含规定的。

- A. 阶码
- B. 符号
- C. 尾数
- D. 基数
- E. 阶码和尾数

7. 算术 / 逻辑运算单元 74181ALU 可完成 C。

- A. 16 种算术运算功能
- B. 16 种逻辑运算功能
- C. 16 种算术运算功能和 16 种逻辑运算功能
- D. 4 位乘法运算和除法运算功能

8. 在定点二进制运算器中，减法运算一般通过 D 来实现。

- A. 原码运算的二进制减法器
- B. 补码运算的二进制减法器

- C. 原码运算的十进制加法
D. 补码运算的二进制加法器
9. 若浮点数用补码表示, 则判断运算结果是否为规格化数的方法是 C。
- A. 阶符与数符相同为规格化数
B. 阶符与数符相异为规格化数
C. 数符与尾数小数点后第一位数字相异为规格化数
D. 数符与尾数小数点后第一位数字相同为规格化数
10. 交叉存贮器实质上是一种 A 存贮器, 它能 执行 独立的读写操作。
- A. 模块式, 并行, 多个
B. 模块式, 串行, 多个
C. 整体式, 并行, 一个
D. 整体式, 串行, 多个
11. 主存贮器和 CPU 之间增加 cache 的目的是 A。
- A. 解决 CPU 和主存之间的速度匹配问题
B. 扩大主存贮器容量
C. 扩大 CPU 中通用寄存器的数量
D. 既扩大主存贮器容量, 又扩大 CPU 中通用寄存器的数量
12. 微程序控制器中, 机器指令与微指令的关系是 B。
- A. 每一条机器指令由一条微指令来执行
B. 每一条机器指令由一段微指令编写的微程序来解释执行
C. 每一条机器指令组成的程序可由一条微指令来执行
D. 一条微指令由若干条机器指令组成
- ~~13.~~ 假定下列字符码中有奇偶校验位, 但没有数据错误, 采用奇校验的字符码是 。
- A. 11000011
B. 11000001
C. 01000010
D. 11001011
14. 存储周期是指 C。
- A. 主存中读取一个单元的时间
B. 主存中写入一个单元的时间
C. 连续两次访问主存单元的最短时间间隔。
D. 主存中访问一个存储单元的平均时间
15. 虚拟存贮器可以实现 B。
- A. 提高主存贮器的存取速度
B. 扩大主存贮器的可用存贮空间, 并能进行自动管理和调度
C. 提高外存贮器的存取速度
D. 扩大外存贮器的存贮空间
16. 常用的虚拟存贮系统由 A 两级存贮器组成。

$$1. [X]_{补} = 00,1011 \quad [Y]_{补} = 11,1011 \quad [Y]_1 = 00,0101$$

$$[X+Y]_{补} = \begin{array}{r} 00,1011 \\ 11,1011 \\ \hline 00,0110 \end{array}$$

$$[X-Y]_{补} = \begin{array}{r} 00,1011 \\ 00,0101 \\ \hline 01,0000 \end{array}$$

A. 主存-辅存 B. Cache-主存 C. Cache-辅存 D. 通用寄存器-主存

二、计算题：(16 分，每题 8 分)

1. 已知 $X=0.1011$, $Y=-0.0101$, 使用变形补码(双符号补码)求 $[X+Y]_{补}$ 和 $[X-Y]_{补}$, 并指出运算结果有否溢出。

2. 选用 $32K \times 8$ 位的 SRAM 芯片构成 $128K \times 16$ 位的主存储器, 问:

(1) CPU 的数据寄存器需要多少位? $16K \Rightarrow 16$ 位

(2) CPU 的地址寄存器需要多少位? $128K = 2^{17}$ 次 $\Rightarrow 17$ 位

(3) 共需要多少片 SRAM 芯片? $\frac{128K}{32K} \times \frac{16}{8} = 8$ 片

三、问答题：(36 分，每题 6 分)

- 按冯·诺依曼计算机体系结构的基本思想设计的计算机硬件系统包括什么?
- 简述 SRAM 和 DRAM 的区别。
- 控制器按其结构可以分为哪两类? 对比它们的特点。
- 控制器由哪几个部件构成? 它们各自的有什么功能?
- Cache 有哪几种地址映射方法? 简述各自的映射原理和特点?
- 写出指令系统的常见的、基本的寻址方式。

四、综合题：(66 分)

1. 某机字长 8 位, CPU 地址总线 16 位, 数据总线 8 位, 存储器按字节编址, CPU 的控制信号线有: $MREQ\#$ (存储器访问请求, 低电平有效), $R/\overline{W}\#$ (读写控制, 低电平为写信号, 高电平为读信号)。试问:

①若该机主存采用 $16K \times 1$ 位的 DRAM 芯片 (内部为 128×128 阵列) 构成最大主存空间, 则共需多少个芯片? 若采用异步刷新方式, 单元刷新周期为 2ms, 则刷新信号的周期为多少时间? 刷新用的行地址为几位? (8 分)

②若用 4 个 $8K \times 4$ 位的 SRAM 芯片和 2 个 $4K \times 8$ 位的 SRAM 芯片形成 $24K \times 8$ 位的 RAM 存储区域, 起始地址为 $0000H$, 假设 SRAM 芯片有 $CS\#$ (片选, 低电平有效) 和 $WE\#$ (写使能, 低电平有效) 信号控制端。

(1) 试画出地址译码方案; 写出 RAM 的地址范围。(8 分)

(2) 并画出 SRAM 与 CPU 的连接图, 请标明 SRAM 芯片个数、译码器的输入输出线、地址线、数据线、控制线及其连接。(10 分)

2. 设有浮点数, $x=2^5 \times (9/16)$, $y=2^3 \times (-13/64)$, 阶码用 4 位 (含 1 位符号位) 补码表示, 尾数用 5 位 (含 1 位符号位) 补码表示。 $x: 0,101 \quad 0.1001$

(1) 写出 x 和 y 的浮点数表示。(8 分)

$$y: 0,1101 \times 2^3 = 0.001 \quad 1.0011$$

(2) 求真值 $x+y=?$ 要求写出完整的浮点运算步骤。(8 分)

3. 设某 8 位计算机指令格式如下:

$$1. \text{对阶} \quad [X-Y]_{补} = [E_x - E_y]_{补} = \begin{array}{r} 00101 \\ 11111 \\ \hline 00100 \end{array} = 0,100 = [4]_D$$

$$2. \text{尾数相加} \\ 3. [M_x]_{补} 11,1111 (0.11) \\ [M_y]_{补} 00,1001 \\ \hline 00,1000 \\ \text{规格化} \quad 0.1000 \\ \text{判断溢出}$$

$$[X+Y]_{补} = 0,100 \quad 0.1000 \\ (0.1000) \times 2^5 = 16. \text{真值为} 16$$

Opcode (4 位)	M (2 位)	Rd (2 位)
A (8 位)		

其中，各部分的含义如下：

Opcode=	源操作数的寻址方式 M=	Rd=
0000——MOV	00——直接寻址	00——R0
0001——ADD	01——间接寻址	01——R1
0010——SUB	10——立即寻址	10——R2
0011——JMP	11——相对寻址	11——R3
... ..		
1111——HALT		

(1) 假设 (PC) =00H；主存部分单元的内容如下表。问：这时 CPU 启动程序运行，机器执行到第几条指令后停机？写出每一条指令的功能、寻址方式、操作数及执行结果。(8 分)

地址：	内容	地址：	内容	地址：	内容
00H:	01H	04H:	29H	30H:	22H
01H:	30H	05H:	22H	31H:	33H
02H:	15H	06H:	F0H	32H:	34H
03H:	31H	07H:	00H	33H:	35H

- (2) 图 1 是模型机的结构图。某条指令的微程序流程图如图 2 所示。其中，J1 指根据操作码散转至指令的微程序入口。请写出这条指令的功能及指令的格式。(8 分)
- (3) (6 分) 画出 MOV 指令的微程序流程图。采用直接寻址方式，将以 A 为地址的主存单元的内容送至 Rd 寄存器。指令格式为：

OP	00	Rd
A		

(4) 微指令下址字段为 7 位，则其控制存储器的地址范围为多少？(2 分)

