

## 浙江理工大学

### 二〇一二年硕士学位研究生招生考试试题

考试科目： 数字电路

代码： 990

(请考生在答题纸上答题，在此试题纸上答题无效)

#### 一、填空题(本大题共 10 小题，每空格 1.5 分，共 15 分)

1. 逻辑函数的反演规则指出，对于任意一个函数  $F$ ，如果将式中所有的与、或运算互换，0、1 互换，\_\_\_\_\_互换，就得到  $F$  的反函数  $\bar{F}$ 。
2. 格雷码的特点是任意两个相邻的代码中仅有\_\_\_\_\_位二进制码不同。
3. 输出  $n$  位代码的二进制编码器，一般有\_\_\_\_\_个输入信号端。
4. 在数字电路中，凡是任一时刻的稳定输出不仅决定于该时刻的输入，而且还和\_\_\_\_\_有关者，都叫做时序逻辑电路。
5. A/D 转换过程是通过取样、保持、\_\_\_\_\_、编码四个步骤完成的。
6. 将十六进制数  $(8C)_{16}$  转换为等值的十进制数为 ( )<sub>10</sub>。
7. 当  $J=K=$ \_\_\_\_\_时，JK 触发器  $Q^{n+1} = \bar{Q}^n$ 。
8.  $n$  位二进制加法计数器的最大计数值为\_\_\_\_\_。
9. 自动产生方波信号的电路称为\_\_\_\_\_。
10. 当 RAM 的字数够用、位数不够用时，应扩展位数。其方法是将各片 RAM 的\_\_\_\_\_端、 $R/\bar{W}$  端 和 CS 端并联起来即可。

#### 二、选择题(本大题共 10 小题，每小题 3 分，共 30 分)

11.  $n$  个变量的逻辑函数应该有\_\_\_\_\_个最小项。 【    】  
A.  $2n$       B.  $n^2$       C.  $2^n$       D.  $2^n-1$
12. 多谐振荡器与单稳态触发器的区别之一是\_\_\_\_\_。 【    】  
A. 前者有 2 个稳态，后者只有 1 个稳态  
B. 前者没有稳态，后者有 2 个稳态  
C. 前者没有稳态，后者只有 1 个稳态  
D. 两者均只有 1 个稳态，但后者的稳态需要一定的外界信号维持 【    】
13. 时序逻辑电路的一般结构由组合电路与\_\_\_\_\_组成。  
A. 全加器      B. 存储电路      C. 译码器      D. 选择器

14. 下列数码均代表十进制数 6，其中按余 3 码编码的是\_\_\_\_\_。 【 】
- A. 0110      B. 1100      C. 1001      D. 1101
15. 已知逻辑函数  $Y = AB + \overline{A}B + A\overline{B}$ ，则  $Y$  的最简与或表达式为\_\_\_\_\_。 【 】
- A.  $A + \overline{B}$       B.  $A + \overline{A}B$       C.  $A$       D.  $\overline{A} + B$
16. TTL 与非门扇出系数的大小反映了与非门\_\_\_\_\_能力的大小。 【 】
- A. 抗干扰      B. 带负载      C. 工作速度      D. 都不是
17. 一个 8 选 1 数据选择器，其地址输入端（选择控制输入端）的个数应是\_\_\_\_\_个。 【 】
- A. 1      B. 8      C. 4      D. 3
18. 对于 JK 触发器，若  $J=K$ ，则可完成\_\_\_\_\_触发器的逻辑功能。 【 】
- A. SR      B. D      C. T      D. JK
19. 在 ADC 电路中，为保证转换精度，其采样信号的频率  $f_s$  与输入信号中的最高频率分量  $f_{\max}$  应满足\_\_\_\_\_。 【 】
- A.  $f_s \geq f_{\max}$       B.  $f_s \geq 2f_{\max}$       C.  $f_s \leq 2f_{\max}$       D.  $f_{\max} \geq 2f_s$
20. 用\_\_\_\_\_片  $1k \times 4$  位的 ROM 可以扩展实现  $16k \times 8$  位 ROM 的功能。 【 】
- A. 4      B. 8      C. 16      D. 32

### 三、分析题（本大题共 6 小题，每小题 10 分，共 60 分）

21. 化简题：

(1) 用公式法证明： $\overline{AB} + \overline{BC} + \overline{CA} = \overline{AB} + \overline{BC} + \overline{CA}$

(2) 用卡诺化简逻辑函数  $F(A,B,C,D) = \sum m(3,4,5,6, 10,13,14,15)$ ，求出最简“与-或”表达式。

22. 写出如图 1 所示各电路的输出函数表达式。

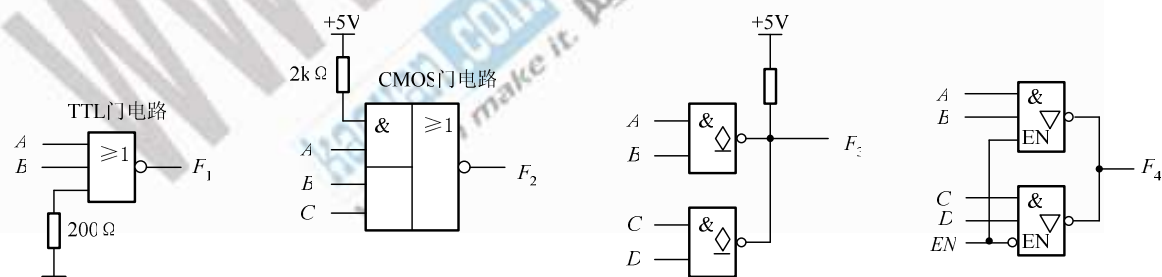


图 1

23. 电路如图 2 所示，分别写出图 2 (a) 四选一数据选择器 74LS153 的输出函数表达式和图 2 (b) 的 74LS138 译码器的输出函数表达式。

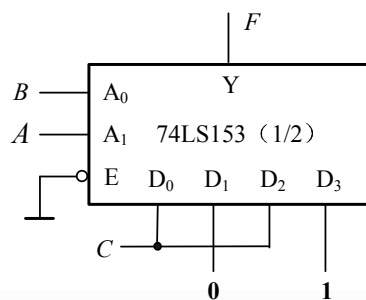


图 2 (a)

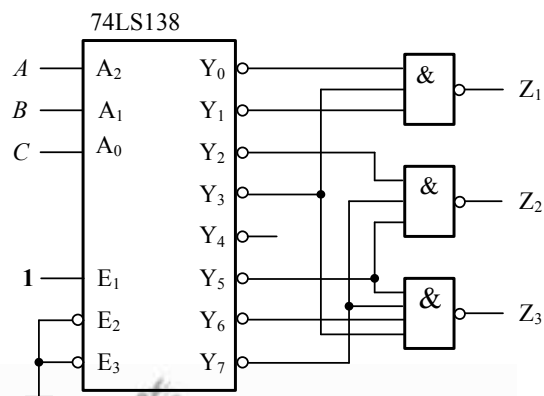


图 2 (b)

24. 电路如图 3 所示, 已知输入端  $\overline{S_D}$ ,  $\overline{R_D}$  的电压波形, 试画出与之对应的  $Q$  和  $\overline{Q}$  的波形。

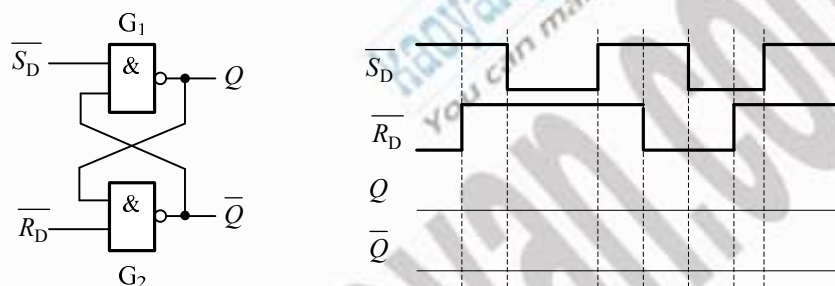


图 3

25. 分析如图 4 所示同步时序逻辑电路。要求:

- (1) 写出各级触发器的驱动方程 (激励函数);
- (2) 写出各级触发器的状态方程;
- (3) 列出状态转移表;
- (4) 画出状态转移图;
- (5) 描述逻辑功能。

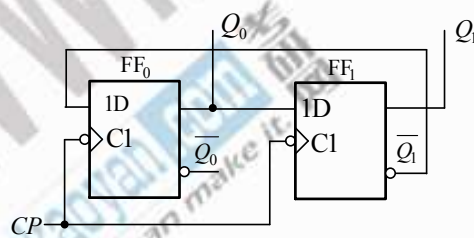


图 4

26. 图 5 所示的电路是用施密特触发电路构成的多谐振荡器, 试画出电容器  $C$  两端电压  $v_C$  和输出电压  $v_O$  的波形。

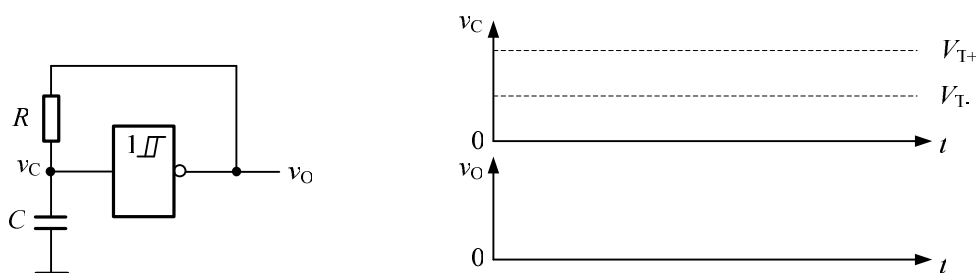


图 5

#### 四、设计题（本大题共 3 小题，共 45 分）

27. 用一片 8 选 1 数据选择器 74LS151（逻辑符号和功能表分别如图 6 和表 1 所示）设计一个多路表决电路，要求：A、B、C 三人中，只有两人以上同意，决议才能通过；否则，决议不通过。

- (1) 分析设计要求，列出真值表；
- (2) 写出逻辑函数表达式；
- (3) 化为 74LS151 的标准形式，并画出电路图。

表 1

输 入				输 出
$\bar{E}$	$A_2$	$A_1$	$A_0$	Y
1	×	×	×	0
0	0	0	0	$D_0$
0	0	0	1	$D_1$
0	0	1	0	$D_2$
0	0	1	1	$D_3$
0	1	0	0	$D_4$
0	1	0	1	$D_5$
0	1	1	0	$D_6$
0	1	1	1	$D_7$

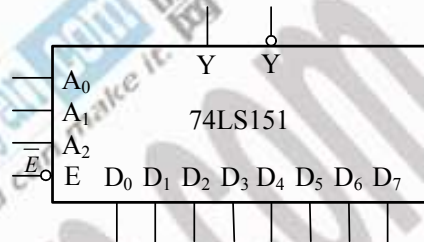


图 6

28. 用同步四位二进制计数器 74161 构成一个十二进制计数器，其十二个循环状态如图 7 所示。

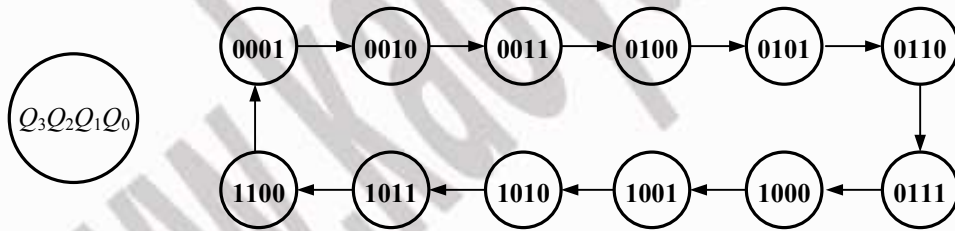


图 7

画出电路连线图，并作必要的分析说明（74161 的逻辑符号和功能表分别见图 8 和表 2）。

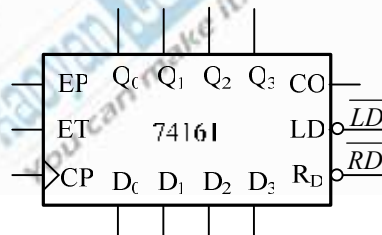


图 8

表 2

CP	$\overline{RD}$	$\overline{LD}$	EP	ET	$D_3$	$D_2$	$D_1$	$D_0$	$Q_3$	$Q_2$	$Q_1$	$Q_0$
×	0	×	×	×	×	×	×	×	0	0	0	0
↑	1	0	×	×	A	B	C	D	A	B	C	D
×	1	1	0	×	×	×	×	×	保 持			
×	1	1	×	0	×	×	×	×				

↑	1	1	1	1	×	×	×	×	计 数
---	---	---	---	---	---	---	---	---	-----

29. 用最少的 JK 触发器与必要的门电路来设计一个能自启动的同步六进制减法计数器，即要求计数顺序为：0→5→4→3→2→1→0……，并当计数到 0 时，输出一个高电平，要求：

- (1) 分析设计要求，建立状态转换表；
- (2) 求出状态方程、输出方程和驱动方程；
- (3) 画出电路的逻辑图；
- (4) 判断电路是否能自启动。

