

宁波大学 2011 年攻读硕士学位研究生

入学考试试题 (答案必须写在答题纸上)

考试科目: 数字电路 (A 卷) 考码: 817 专业名称: 电路与系统、信号与信息处理、电子与通信工程、集成电路工程、计算机技术

一、简答题 (共计 50 分)

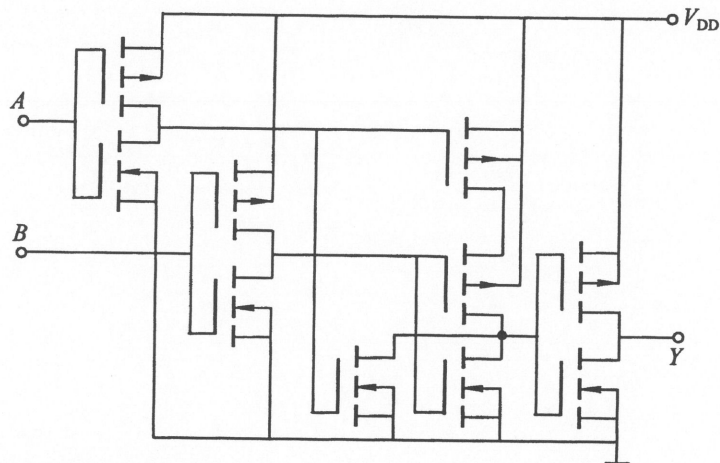
1、(5 分) 将二进制数 (101.001)₂ 转换为等值的十六进制数和等值的十进制数。

2、(5 分) 求逻辑函数 $F = B + A\bar{C}$ 的对偶函数。

3、(5 分) 用公式法化简

$$Y = (A \oplus B) \overline{AB + \bar{A} \cdot \bar{B}} + AB$$

4、(5 分) 试分析图示 CMOS 逻辑门电路, 写出 Y 表达式。



5、(10 分) 将下列逻辑函数化简

$$Y = A\bar{B}C\bar{D} + \bar{A}BC\bar{D} + \bar{A}B\bar{C} + \bar{A}\bar{B}\bar{D}$$

给定约束条件为: $AB + CD = 0$

6、(5 分) 试说明下列反相器的输出逻辑值:

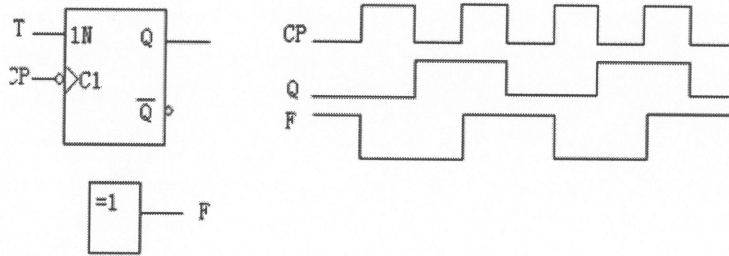
- 1) TTL 反相器的输入端接一个小电阻 (0.1K Ω)
- 2) TTL 反相器的输入端接一个大电阻 (100K Ω)
- 3) TTL 反相器的输入端悬空
- 4) CMOS 反相器的输入端接一个小电阻 (0.1K Ω)
- 5) CMOS 反相器的输入端接一个大电阻 (100K Ω)

宁波大学 2011 年攻读硕士学位研究生

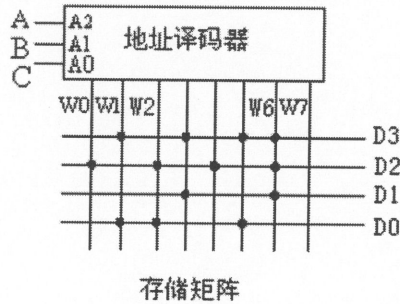
入学考试试题 (答案必须写在答题纸上)

考试科目: 数字电路 (A 卷) 考码: 817 专业名称: 电路与系统、信号与信息处理、电子与通信工程、集成电路工程、计算机技术

7、(10 分) 用 T 触发器和异或门构成的某种电路如下图所示, 在下图中还画出了在示波器上观察到的波形。试问该电路是如何连接的? 请在原图上画出正确的连接图, 并标明 T 的取值。

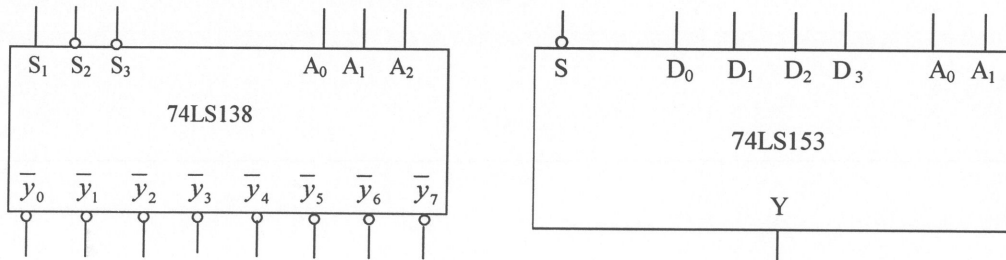


8、(5 分) 如图所示是一个固定 ROM, A₂、A₁、A₀ 是地址输入端, D₃、D₂、D₁、D₀ 是数据输出端, 试写出 D₃ 的逻辑函数。



二、分析计算题 (共 100 分)

1、(15 分) 用卡诺图化简下式 $Y(A, B, C) = \sum(m_0, m_1, m_2, m_3, m_6, m_7)$, 并分别用与非门、74LS138 (3 线-8 线) 译码器、74LS153 (4 选 1) 数据选择器三种方法实现。74LS138 (3 线-8 线) 译码器、74LS153 (4 选 1) 数据选择器分别如下图所示。

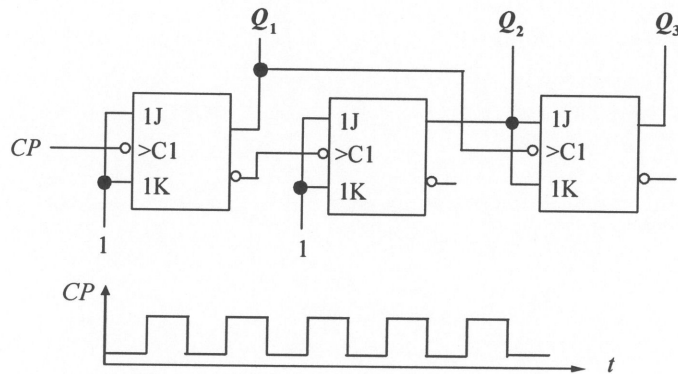


宁波大学 2011 年攻读硕士学位研究生

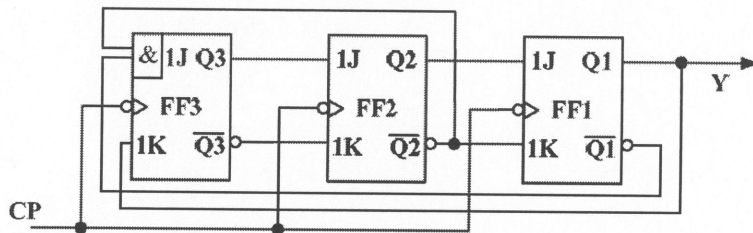
入学考试试题 (答案必须写在答题纸上)

考试科目: 数字电路 (A 卷) 考码: 817 专业名称: 电路与系统、信号与信息处理、电子与通信工程、集成电路工程、计算机技术

2、(15 分) 画出图示电路在下列 CP 信号作用下 Q_1, Q_2, Q_3 端输出的波形。触发器均为边沿触发结构, 初始状态均为 0。

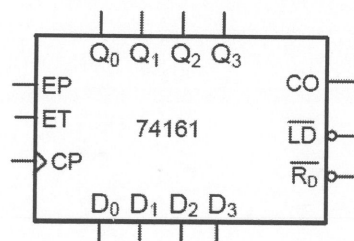


3、(15 分) 分析下图所示的同步时序逻辑电路。要求写出驱动 (激励) 方程、状态方程、输出方程、状态转换图, 并说明电路有何特点。假设电路的初始状态为 “000”。



4、(10 分) 试用中规模 4 位二进制加法计数器 74161 实现一个 39 进制的计数器, 要求各芯片级间时钟同步, 且用置数法进行设计。要求画出相应的接线图, 允许附加必要的门电路。4 位同步二进制加法计数器 74161 和功能表如下图所示。

CP	$\overline{R_D}$	\overline{LD}	EP	ET	工作状态
X	0	X	X	X	异步清零
\downarrow	1	0	X	X	同步置数
X	1	1	0	1	保持
X	1	1	X	1	保持(但C=0)
\downarrow	1	1	1	1	计数

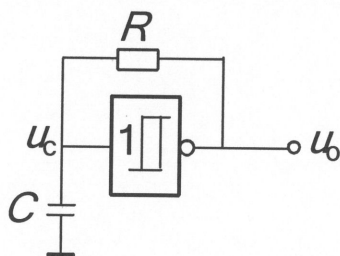


宁波大学 2011 年攻读硕士学位研究生

入学考试试题 (答案必须写在答题纸上)

考试科目: 数字电路 (A 卷) 考码: 817 专业名称: 电路与系统、信号与信息处理、电子与通信工程、集成电路工程、计算机技术

5、(15 分) 在图示电路中, 已知 CMOS 集成施密特触发器的电源电压 $V_{DD}=15V$, $V_T=10V$, $V_C=5V$, $R=100K\Omega$, $C=10\mu F$ 。试画出 u_c 和 u_o 的波形, 并求出 u_o 的频率以及占空比。



6、(15 分) 设计一个序列信号发生器电路, 使之在一系列 CP 信号作用下能周期性地输出“1111000100”的序列信号。本题不能使用移位寄存器方法。要求写出设计过程, 画出状态转换图和逻辑图。

7、(15 分) 下图所示电路是用 CB7520 和 74LS161 组成的波形发生器电路。CB7520 是 D/A 转换器, 已知输出 $v_o = \frac{-V_{REF}}{2^n}(d_{n-1}2^{n-1} + d_{n-2}2^{n-2} + \dots + d_12^1 + d_02^0)$, CB7520 的 $V_{REF}=-10V$ 。74LS161 计数器初态为 0000。试画出输出电压 v_o 在时钟 CP 作用下的波形, 并标出波形图上各点电压的幅度。

