

1991 年浙江大学电子线路（含模拟电路、数字电路）考研试题

考研加油站收集整理 <http://www.kaoyan.com>

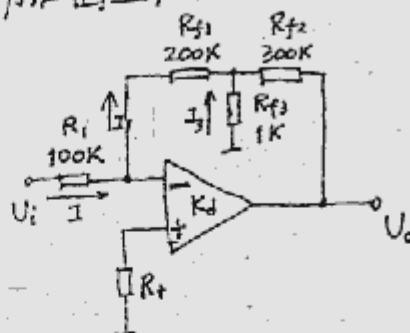
一、设一反相放大器如图一所示，放大器的开环增益 $K_d = \infty$ ，电路参数标明在图上。

1. (10%) 求该反相放大器的

闭环增益 $K_f = ?$

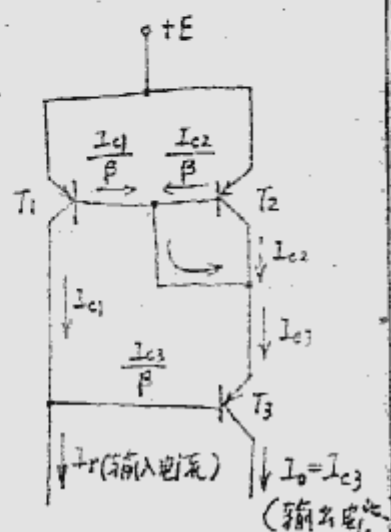
(提示: $U_i = -I R_1 \approx -I_f R_1$)

2. (5%) 试简要说明该电路的优缺点。



图一

二、(15%) 图二所示为一高精度电流源，图中三只 PNP 晶体管的参数完全相同，各管有关电流的方向已标明在图上，试求出该电流源输入电流和输出电流之间的传输关系式。



图二

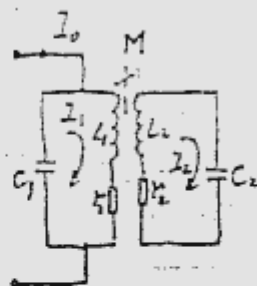
三. 图三所示为变压器耦合双调谐回路。

已知: $L_1 = L_2 = 100 \mu\text{H}$; $M = 1 \mu\text{H}$

$r_1 = r_2 = 5 \Omega$, $I_0 = 50 \mu\text{A}$;

$\omega = 10^7 \text{ Rad/sec}$.

电路处于全谐振状态。



图三

求: 1. (6分) 初级回路谐振阻抗 Z_0 。

2. (6分) 初级回路电流 I_1 和次级回路电流 I_2 。

3. (6分) 电容 C_1 上的电压 U_{C1} 和 C_2 上的电压 U_{C2} 。

四. 图四所示为析波电路。

已知: $R_1 = 510 \Omega$, $R_2 = 1 \text{ k}\Omega$

电位器 $W = 5.6 \text{ k}\Omega$

$C_1 = 0.01 \mu\text{f}$, $C_2 = 0.005 \mu\text{f}$

图四

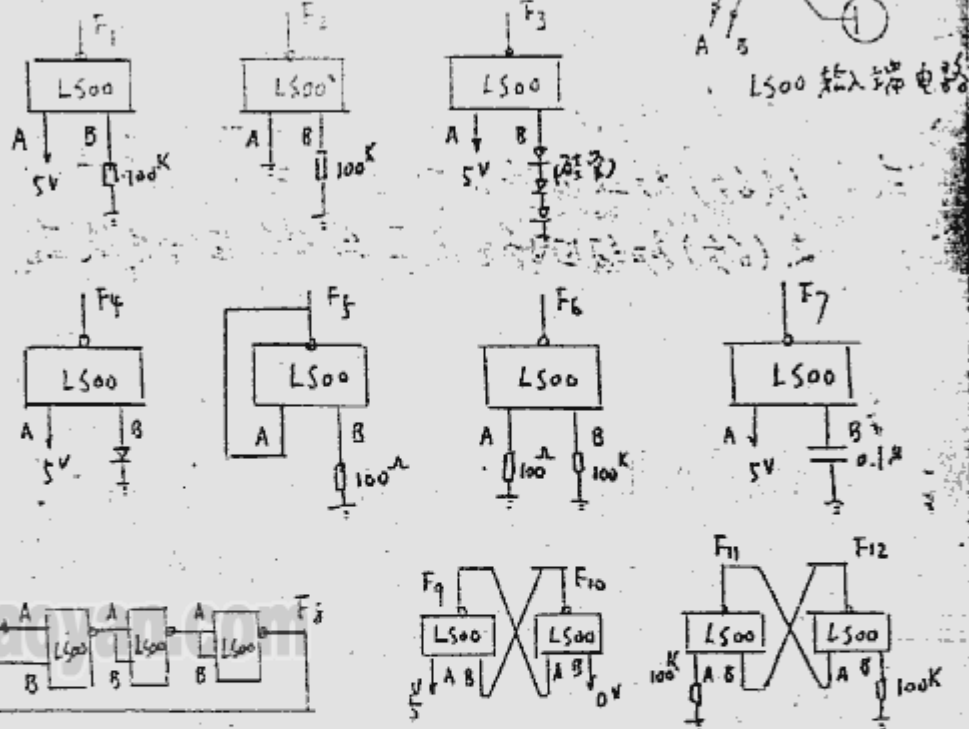
输入信号: $U_s = 0.5 [1 + 0.3 \cos(2\pi \times 10^3 t)] \cos(2\pi \times 465 \times 10^3 t) \text{ (V)}$

问: 1. (6分) 当电位器 W 的抽头调至最高位置时 (图中 A 端), 用示波器观察 D 点的波形, 发现产生“底部失真”, 请问为什么? 并说明之。

2. (6分) 若希望调整电位器 W 抽头的整个范围内都不会产生“底部失真”, 有何简便的解决办法? 请指出。

五. 已知 TTL 与非门 LS00 输入端电路如图示

试求下列各电路的输出 (F) 的电平

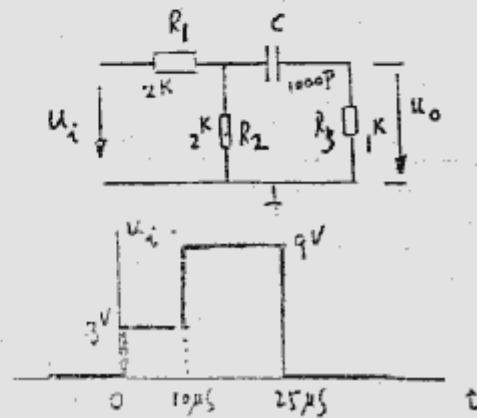


六. 对图示电路

已知输入 u_i

请画出输出 u_o 波形

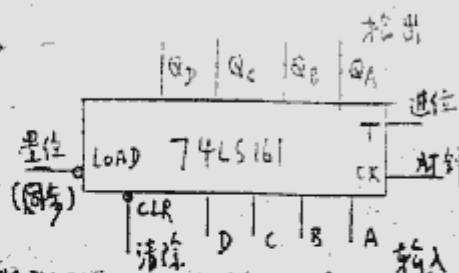
并注明波形参数



七、(1) 请用四位同步计数器(二进制) 74LS161 和门电路设计一个可控同步计数器, 控制端 G。

(a) $G=0$ 时为七进制计数器

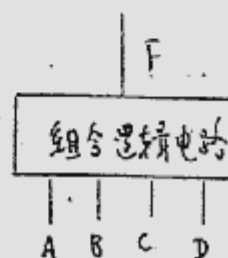
(b) $G=1$ 时为十三进制计数器



(2) 设 $X = 5A + 6B + 7C + 8D$

(6分) A, B, C, D 为布尔量, 请用卡诺图设计组合逻辑电路实现。

$$F = \begin{cases} 1 & X \geq 14 \\ 0 & X < 14 \end{cases}$$



八、A, B 为 4 位 (bit) 补码数 (二进制)

(8分) 分别表示为 A: $a_3 a_2 a_1 a_0$, B: $b_3 b_2 b_1 b_0$ 。 a_3, b_3 为符号位

请用全加器 (74LS283) 和门电路把 A 与 B 相加, 得到

C, C 也是 4 位补码数 $c_3 c_2 c_1 c_0$ 。

为了减小误差, 对相加和要做非线性处理。

设计数字电路实现之。

