

浙 江 大 学

2003 年攻读硕士学位研究生入学考试试题

考试科目 电子线路

編號 530

注意：答案必须写在答题纸上，写在试题纸或草稿上均无效。

(10)一、设如图 1.1(b) 所示的方波，加到图 1.1(a) 的输入端。试求：①输出电压与输入电片之间的关系式。

②若已知 $R=50\text{ k}\Omega$ 、 $C=0.01\mu\text{F}$ ，运放的最大输出电压为 $\pm 12\text{V}$ 试画出输出电压 u_o 的波形（设电容器上的电压初始值为零）。

(1) 在图 2.1(a) 所示的
镜象恒流源电路中, 三个晶体
管的参数相同, 试推导 I_o 与 I_s
之间的关系式.

(2) 对图 2.1 (b) 所示的电路, 请回答 (a) 写出 I_o 与 I_a 的关系式 ($T_1 T_2$ 管除宽长比不同外, 其它参数两管相同).

(b) T_1 管起何作用。

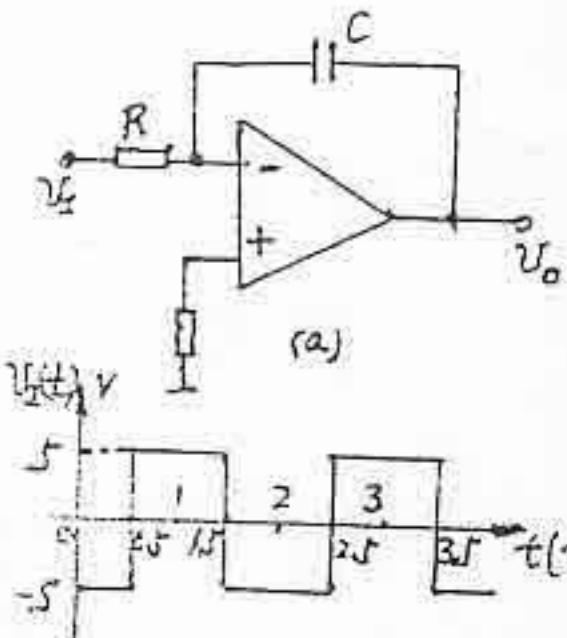


图 1.1 (b)

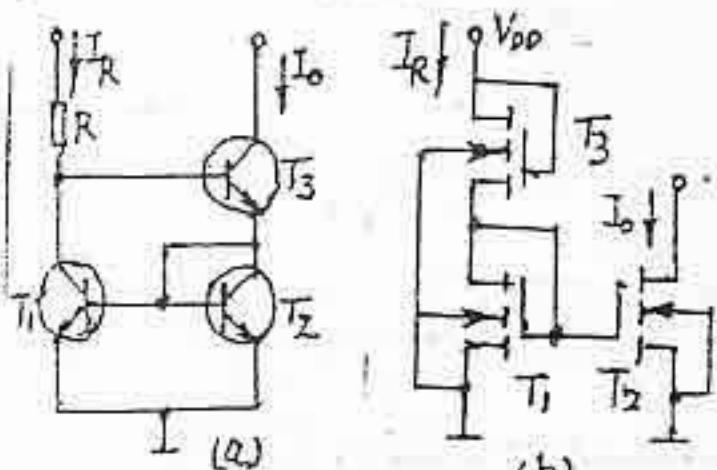


图 2.1

三、图 3.1 是某一装置的输出部分。

- 请回答：①图中的交流负反馈和直流负反馈各起什么作用。
 ②交流负反馈是什么类型，是否满足深反馈条件，为什么？
 ③若运放最大输出幅值为 $\pm 13V$ ，且忽略 R_s 、 R_f 上压降，则理想情况下负载 R_L 上最大功率为多少，此时输入电压 v_i 幅值应是多少。

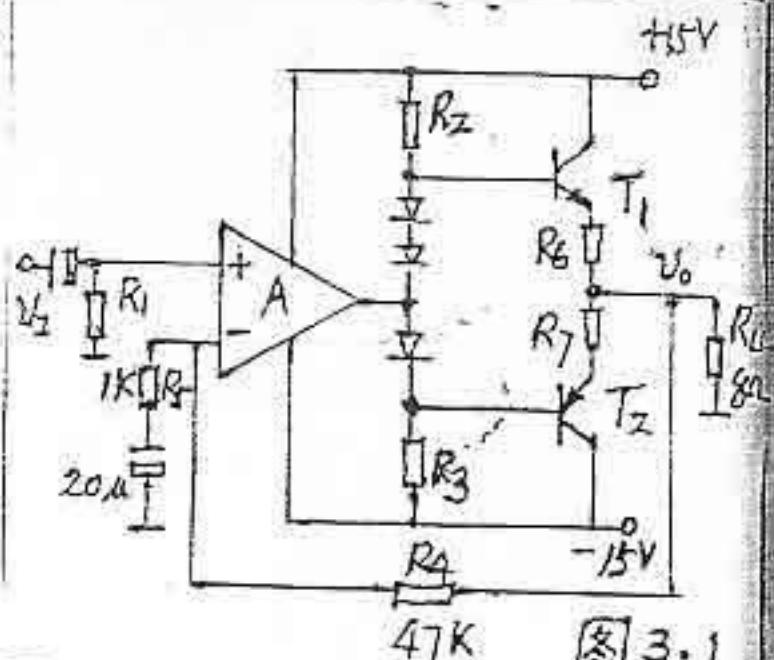
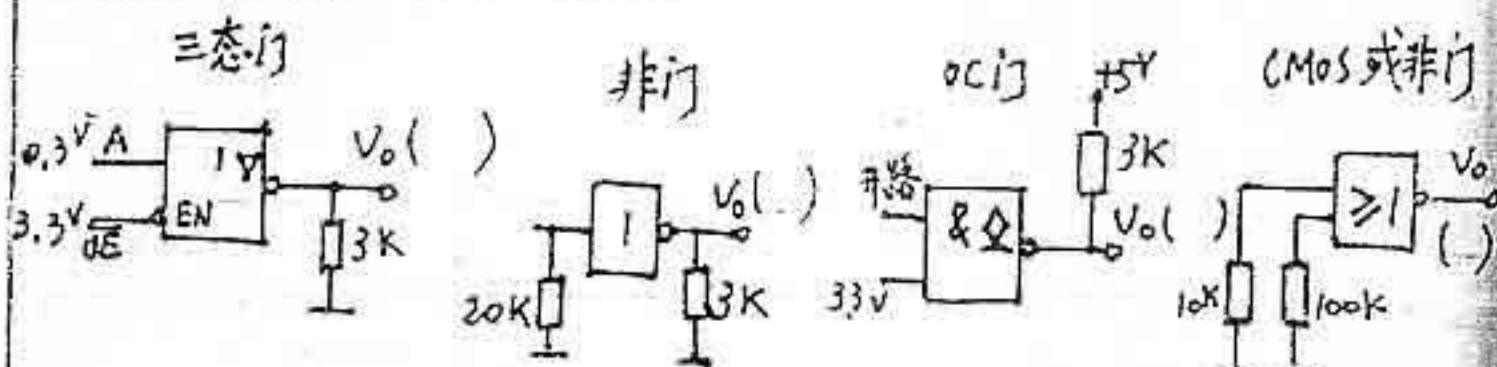


图 3.1

四.(3)为了对某单片机外接 RAM, EPROM, 数据采集口和 D/A 变换器传送数据，对这些外接器件分配了不同的地址，对于 RAM：从 1000H 到 7FFFH, EPROM 从 8000H 到 EFFFH, 数据口：F000H, D/A 口：F001H; RAM 和 EPROM 用使能信号/CE1 和 /CE2 (低电平有效), 数据口和 D/A 口用时钟信号 (高电平有效)。写出逻辑表达式，画出电路图。(地址线为 $A_{15} \cdots A_0$);

五.(3)指出下列各图中输出电平的高低。



(1) TTL 电路

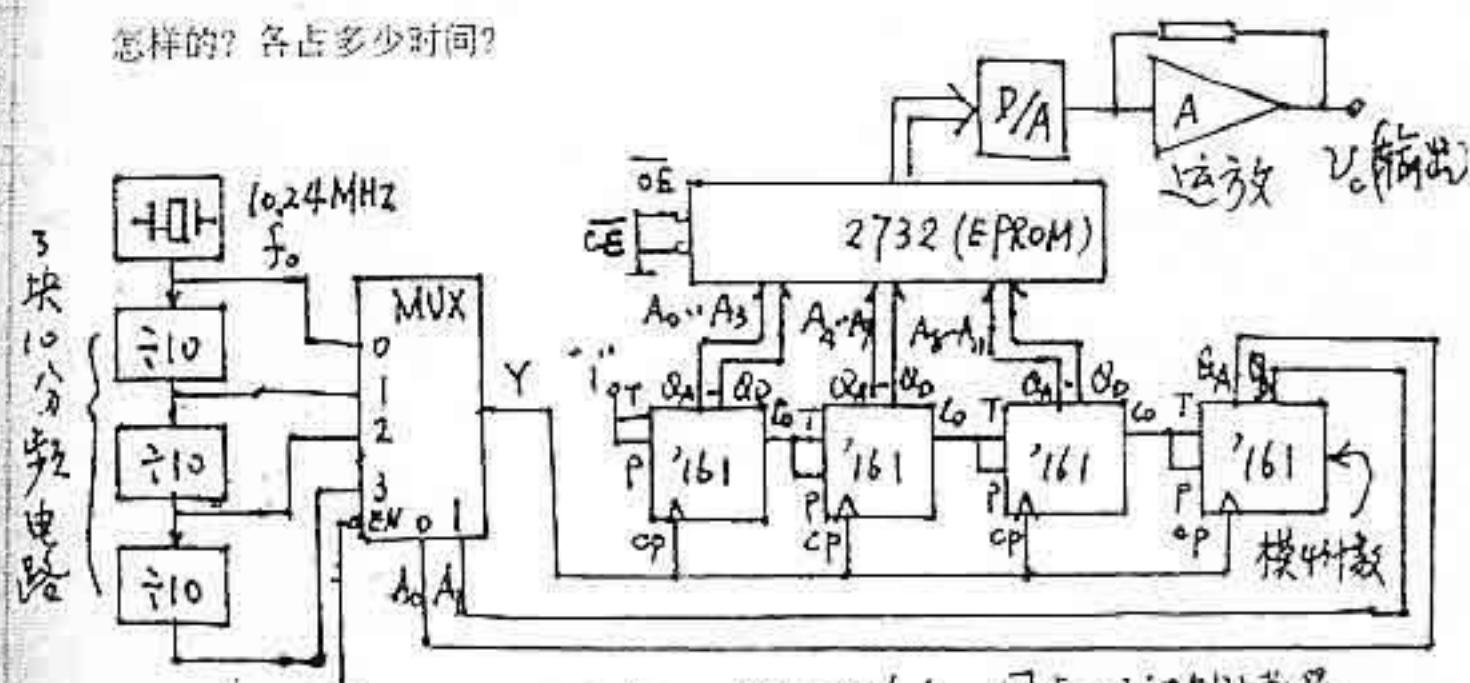
(2) TTL 电路

(3) TTL 电路

(4) CMOS 电路

六.(16)用 D 触发器或 JK 触发器设计一个以格雷码方式计数的八进制同步计数器，并在 100 时输出进位信号 Z，画出状态转换图，列出状态转换真值表，写出状态方程，输出方程，激励方程，画出电路图。

- 七. (8) 图 7 所示电路中, 已知 EPROM 内写入一个正弦表, 对于 $I=0 \dots 4095$ 有输出函数 $F[I]=\text{INT}(127.0 \times \sin(360 \cdot I / 1024) + 127.5)$; 模 4 计数器的起始状态为 00, 时钟发生器的频率为 10.24MHz, 求运放输出的信号频率分别是多少? 排列次序是怎样的? 各占多少时间?



$74LS161$ ：同步十六进制计数器。

图 7. 扫频信号发生器

- 八. (10 分) (1) 请用振荡器三点式电路的组成法则说明图 8.1 电路不能振荡的原因。

(2) 请只修改一个元件, 使上图电路起振, 并说明修改后的振荡器的振荡频率范围。

(3) 为保证图 (8.2) 电路满足正反馈的条件, 请注明变压器的同名端, 若不考虑管子的极间电容的影响, 请估算该振荡器的振荡频率 (其中 C_G 为高频旁路电容)。

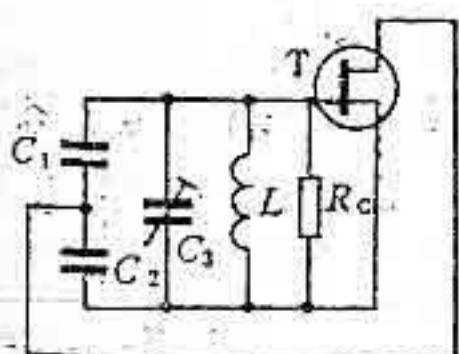


图 (8.1)

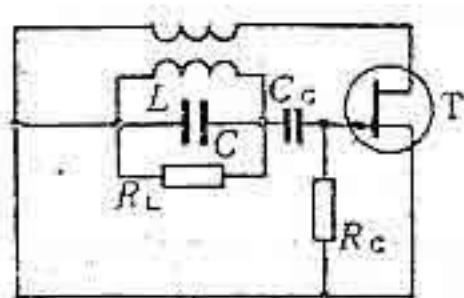


图 (8.2)

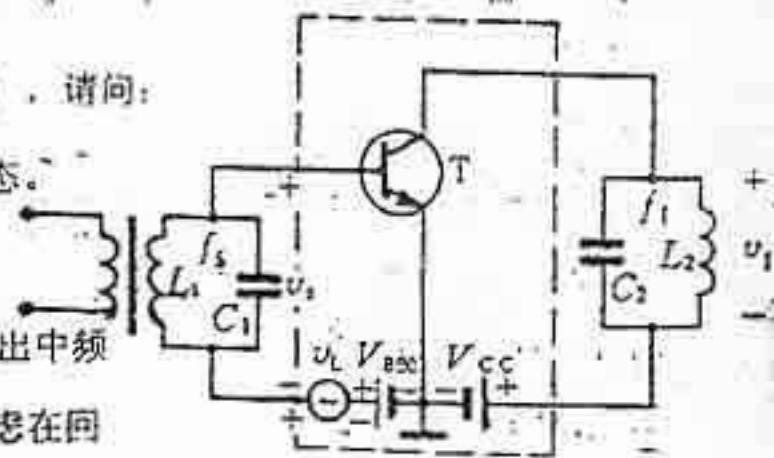
九. (10分) 工作于线性时变状态的三极管混频器的原理电路如图(9)所示, v_s 是信号电压, $v_s = V_{sm0}(1 + m_s \cos \Omega t) \cos \omega_s t$, v_i 是本振电压, $v_i = V_{lo} \cos \omega_l t$, 如

果三极管的特性近似表示为 $i_c = f(v_{be})$, 请问:

(1) 如何保证三极管工作于线性时变状态?

(2) 集电极电流 i_c 中有那些频率成分?

(3) 设输出回路的谐振阻抗为 R_p , 请写出中频输出电压 v_o 的表达式 (为简单起见不考虑在回路通带内阻抗和相位的变化)

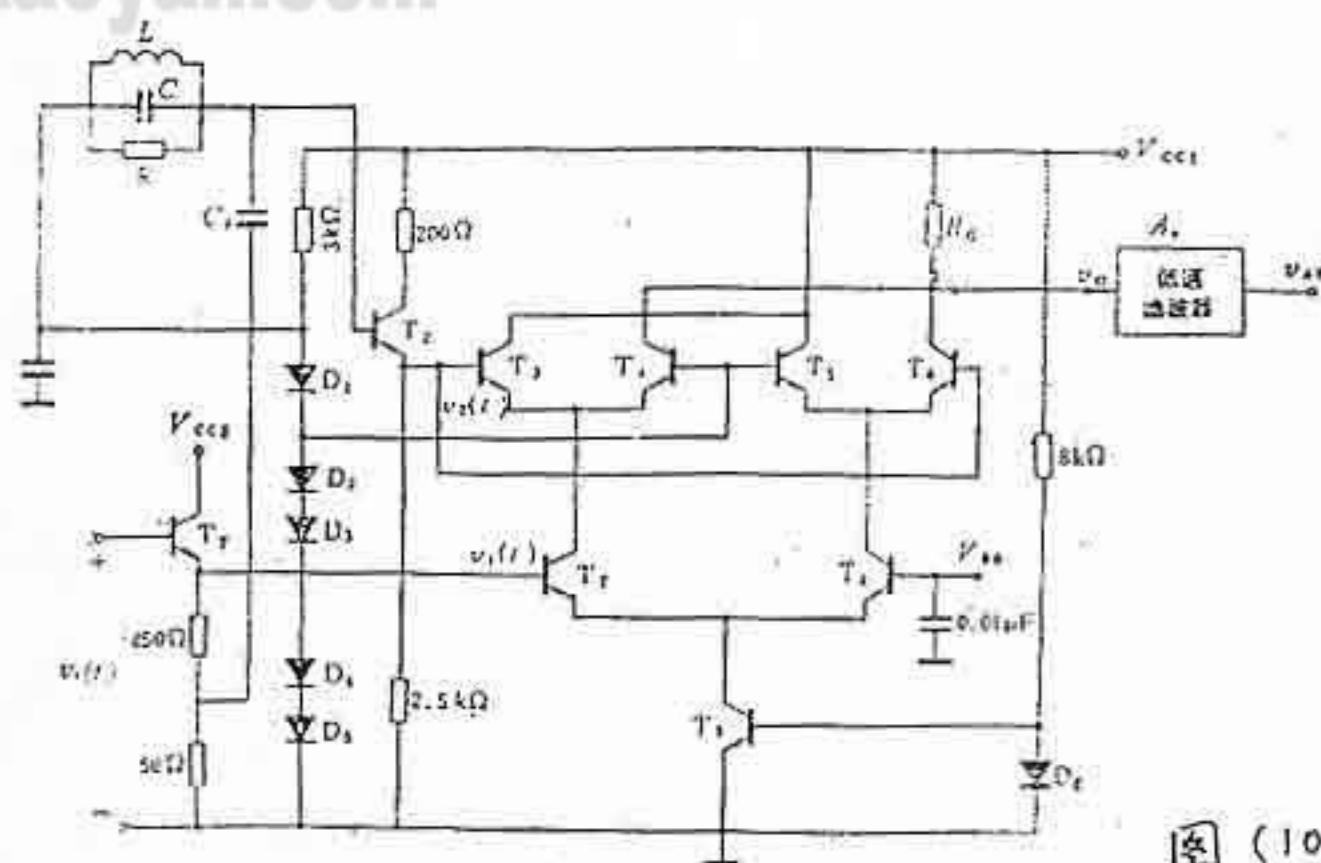


图(9)

十. (10分) 某电路如图(10)所示, 其中 $v_s = V_{sm} \cos(\omega_s t + m_s \sin \Omega t)$, 请问:

- (1) 三极管 T_1 ~ T_4 实现什么功能? (2) 输出电压 V_{av} 的频率是多少?
 (3) 该示电路完成什么功能, 请用方框图的形式说明实现此功能的工作原理。
 (4) 估计 v_s 和 v_o 的幅度大小大约相差多少倍, 为什么要差这么多?

当接收机 CCL 与信号 v_s 的频率应满足什么关系。



图(10)