

江苏大学 2008 年硕士研究生入学考试试题

科目代码: 850

科目名称: 计算机组成原理

考生注意: 答案必须写在答题纸上, 写在试卷、草稿纸上无效!

一、单项选择题 (2分*10=20分)

- 1、指令操作所需的操作数不会来自_____。
A、寄存器 B、指令本身 C、主存 D、控制存储器
- 2、算术右移执行的操作是_____。
A. 符号位填 0, 并顺次右移 1 位
B. 符号位不变, 并顺次右移 1 位
C. 进位标志位移至符号位, 并顺次右移 1 位
D. 符号位填 1, 并顺次右移 1 位
- 3、下列说法中表述正确的是_____。
A. CPU 访问存储器的时间是由存储器的容量决定的, 存储器的容量越大, 访问存储器所需要的时间越长
B. 因为半导体存储器加电后才能存储数据, 断电后数据丢失了, 因此 EPROM 做成的存储器加电后必须重写原来的内容。
C. 只读存储器 (ROM) 中的任何一个单元不能随机访问。
D. 可编程的只读存储器不一定能够多次改写。
- 4、运算器的主要功能是进行_____。
A. 逻辑运算 B. 算术运算
C. 逻辑运算和算术运算 D. 只作加法
- 5、微程序控制器中, 机器指令与微指令的关系是_____。
A. 每一条机器指令由一条微指令执行;
B. 每一条机器指令, 由一段微程序来执行;
C. 一段机器指令组成的程序可由一条微指令执行;
D. 一条微指令由若干条机器指令来执行。
- 6、指令系统中采用不同寻址方式的目的是_____。
A. 可直接访问外存
B. 提供扩展操作码并降低指令译码难度
C. 实现存储程序和程序控制
D. 缩短指令长度, 扩大寻址空间, 提高编程灵活性
- 7、与微指令的执行周期的时间大体相当的是_____。

A. 指令周期 B. 机器周期 C. 节拍周期 D. 时钟周期

8、在统一编址方式下，主存单元和 I/O 端口是靠_____来区分的。

- A. 不同的指令和不同的控制信号 B. 分开的地址总线
C. 不同的地址 D. 以上都不对。

9、中断方式中，通常使用_____保护断点和现场。

- A. 堆栈 B. 中断向量表
C. 设备内的寄存器 D. ROM

10、周期挪用方式常用于_____方式的输入/输出中。

- A. 程序中断控制 B. DMA
C. 程序直接控制 D. IOP

二、简答题：（5分*10=50分）

1. 冯.诺依曼体系计算机有哪三个特点？
2. 什么是寻址方式？请写出的4种寻址方式，并说明如何得到操作数？
3. 进行补码加法运算时，若采用一个符号位，应如何判断溢出？写出逻辑表达式。
4. 半导体存储器的存取时间 t_A 和存储周期 t_m 的概念是什么？为什么 $t_A < t_m$ ？
5. 三级存储体系由哪三个部件组成？这三个部件构成了两个层次，哪个层次以硬件为主？哪个层次解决容量问题？
6. 说明 IR、PC、AR 这几个寄存器的中文名称和作用。
7. 集中式总线仲裁的方法有哪三种，这三种方法特点是什么？
8. 进入中断周期 INTC 之前是什么 CPU 周期？中断周期结束后又是什么 CPU 周期？进入 DMA 周期 DMAC 之前可以是什么 CPU 周期？
9. 实现中断嵌套必须满足什么条件？在允许中断嵌套的情况下，设置中断屏蔽字可以起到哪些作用？
10. 什么是互斥性微命令？什么是相容性微命令？在设计微指令格式时，若采用字段直接编码，应遵循什么样的分段原则？

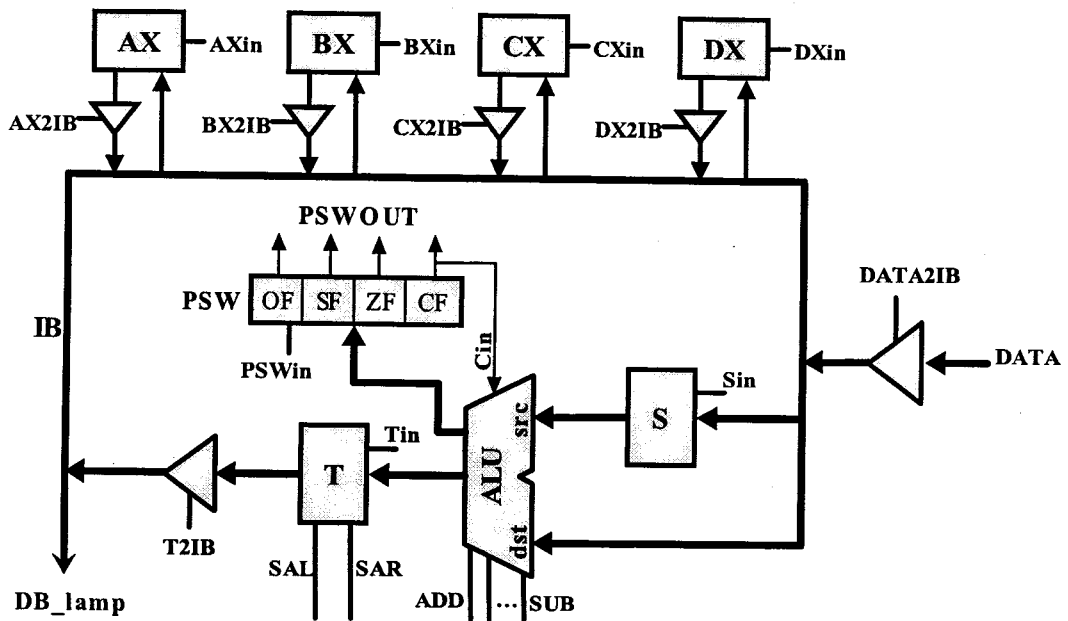
三、（10分）设 $X = -0.1101$ ， $Y = 0.1011$ ，试用补码一位乘法求 $[X \times Y]_{补} = ?$ 要求写出计算过程和每一步骤的操作说明。

四、（12分）下图是运算器实验电路，字长为4位，图中省略了寄存器的时钟信号。假设当前 AX 的内容为 0111B，要用此运算器执行 $AX - \#1111B \rightarrow BX$ 。

- (1) 按下表格式填写实验验证方案。例如某一步骤需要从实验仪的拨动开关输入 1111B，在“实验仪的操作”栏填写 DATA=1111B；若需要 T_{in} 有效，即填写 T_{in} 。“效果”栏填写该步骤完成后，发生变化的暂存器和寄存器的值。

步骤	实验仪的操作	效果
1		
2		
3		

(2) 运算结束后，PSW 的各个标志位的值是什么？并解释它们所反映的这次运算结果的特征。



五、(10分) 用 $8K \times 8$ 位的 ROM 芯片和 $8K \times 4$ 位的 RAM 芯片组成存储器，按字节编址，其中 RAM 的地址为 $0000H \sim 5FFFH$ ，ROM 的地址为 $6000H \sim 9FFFH$ ，两种芯片各需要多少片？画出此存储器组成结构图及与 CPU 的连接图，注意要标明存储器芯片的片选信号如何产生。

六、(12分) 设某计算机的 Cache 采用 4 路组相联映象（即每组 4 块），已知 Cache 容量为 16KB，主存容量为 2MB，每个字块有 8 个字，每个字有 32 位，请回答：

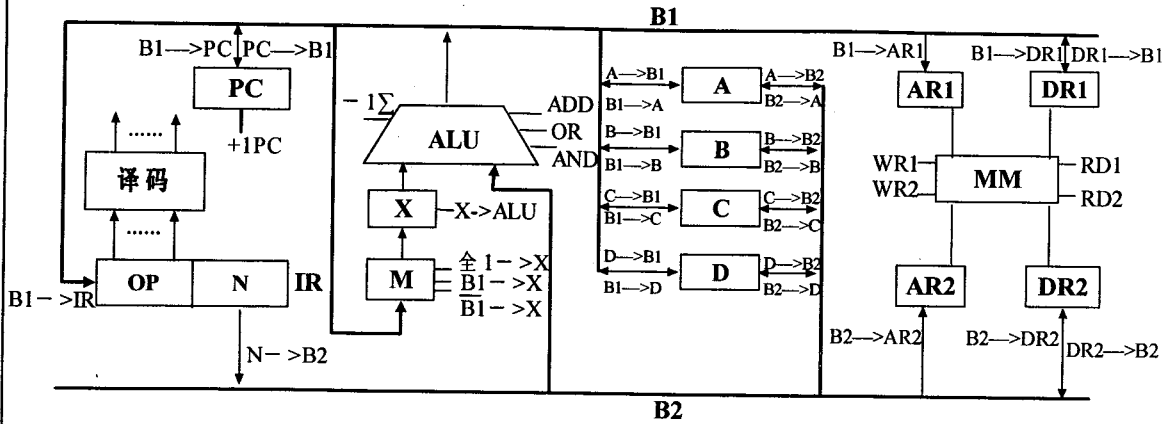
(1) 主存地址是多少位（按字节编址）？各字段如何划分（各需要多少位）？请画出其地址格式。

(2) 地址变换表应包含多少个存储单元？每个单元几位？每次参与相联比较的单元为多少个？

七、(20分) 某双总线模型机如图所示。双总线分别记为 B1 和 B2；图中连线和方向标明数据通路及流向，并注有相应的控制信号（微命令）；A、B、C、D 为四个通用寄存器；X 为暂存器，M 为多路选择器，用于选择进入暂存器 X 的数据；

存储器为双端口，分别面向总线 B1 和 B2，当 RD1 有效时，读出存储单元的内容并保存在 DR1，当 RD2 有效时，读出存储单元的内容并保存在 DR2。

试写出指令 ADD [A], [B] 从取指阶段、取数阶段到执行阶段的全部微流程（同时执行的微命令写在同一行，不必画方框）。该指令功能：((A)) + ((B)) -> ((A))，源和目的的操作数均为寄存器间接寻址。



八、(16分) 下图是程序查询式并行输入接口原理框图。

- (1) 哪几个寄存器具有单独的 I/O 端口地址？
- (2) 写出查询输入程序的流程图。
- (3) 描述数据输入过程，尤其要说明各主要信号的变化。

