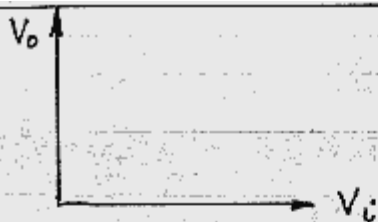


1999 年南京航空航天大学数字电路考研试题

考研加油站收集整理 <http://www.kaoyan.com>

一. 填空题 (共12分)

1. (1111001.1) 8421BCD码 $= (\quad)$ BCD 格雷码 $= (\quad)_2 = (\quad)_{16}$ 2. 3—8译码器有 \quad 个输出端, 表达式为 \quad 其意义是 \quad 3. 模6减计数器的状态转换图为 \quad 4. 施密特整形电路有 \quad 个稳态, 主要技术参数有 \quad \quad , \quad 和 \quad , 其电压传输特性: \quad



5. 简述数模转换器DAC的3个主要技术参数及其意义:

(1) _____

(2) _____

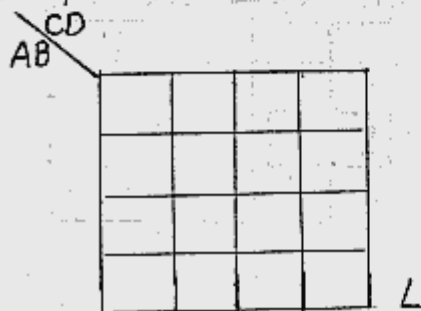
(3) _____

二. 化简题 (共6分)

函数 $F_1(A, B, C, D) = \sum m(1, 5, 6, 7, 11, 12, 13, 15)$

$$F_2 = \bar{A}B + BC + A\bar{C}D$$

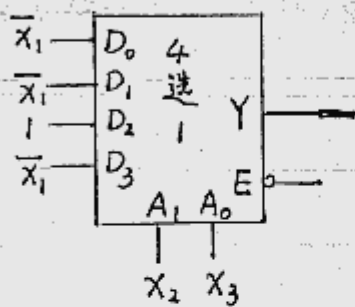
试用卡诺图法求函数 $L = F_1 F_2 + \bar{F}_1 F_2$ 的最简
积之和(与或)表达式。



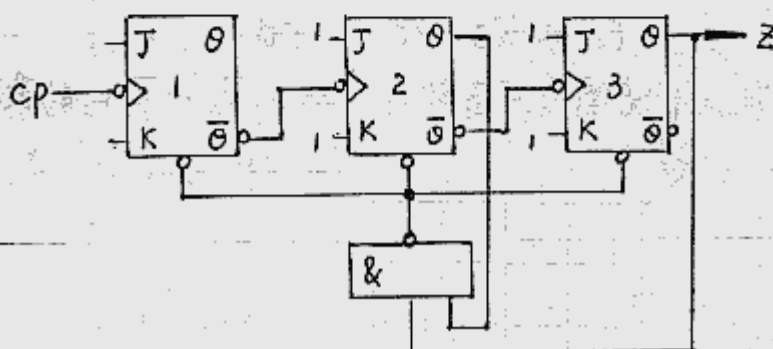
三. 改错题 (共12分)

根据规定的功能和要求, 改正给定电路的错误

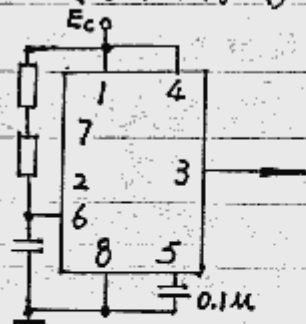
1. $Y = \overline{x_1} + x_2 x_3$



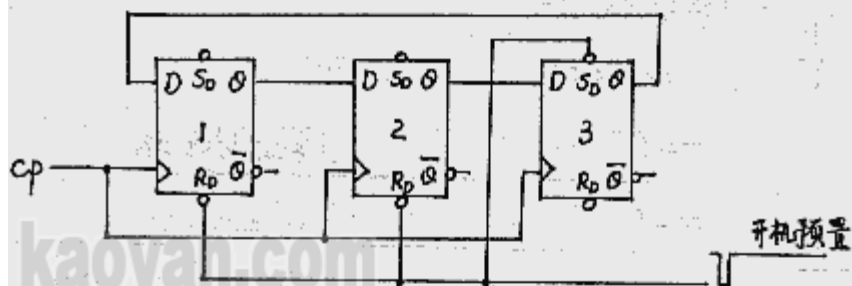
2. 模7加计数器



3. 555 时基电路构成多谐振荡器

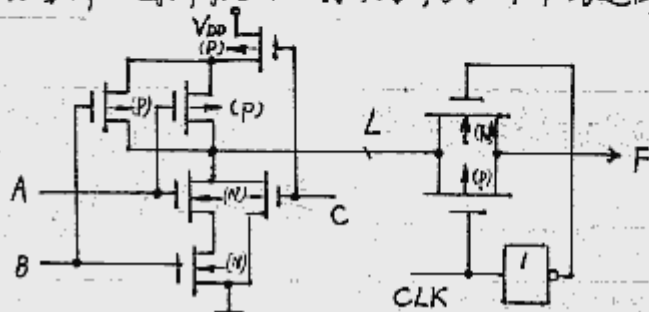


4 模6扭环形计数器

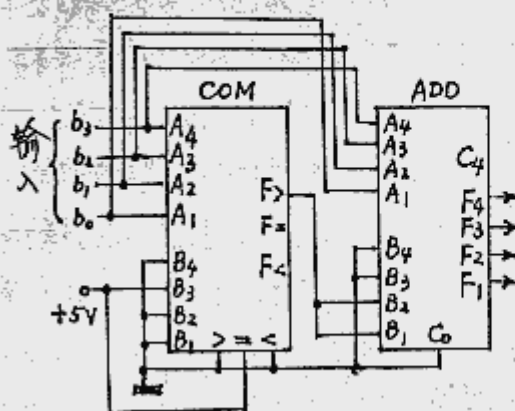


四、分析题 (共40分) (单考生任选做4个小题,并说明身份,统考生5个小题全做)

1. 分析如图所示CMOS门电路,写出L和F的逻辑表达式(或列出真值表)。



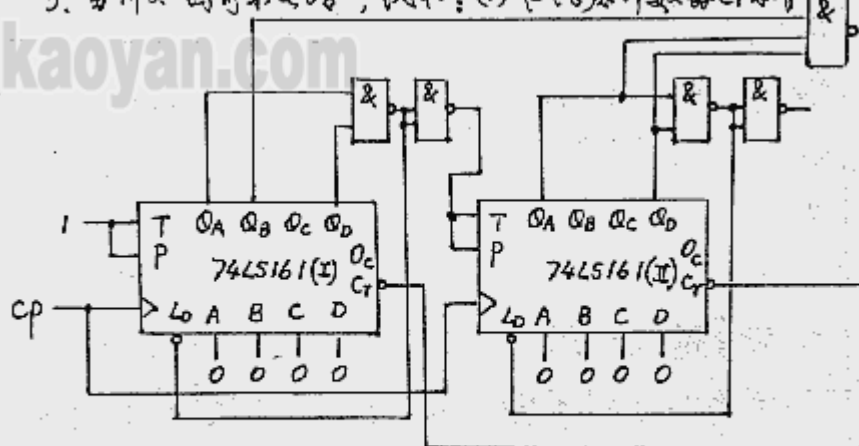
2. 分析图所示由4位数据比较器和4位全加器组成的逻辑电路, 填写真值表, 概述电路逻辑功能。



输入	输出
$b_3 b_2 b_1 b_0$	$F_4 F_3 F_2 F_1$
0 0 0 0	
0 0 0 1	
0 0 1 0	
0 0 1 1	
0 1 0 0	
0 1 0 1	
0 1 1 0	
0 1 1 1	
1 0 0 0	
1 0 0 1	

说明: 比较器和全加器均为TTL工艺

3. 分析如图示电路, 试求: (1) 在不考虑计数器 C_r 总清



信号电路的情况下, 两片74LS161构成什么计数器, 模数是多少? 试给出状态转换图。图例为 $Q_D Q_C Q_B Q_A \rightarrow$, 画出时序图。

注: 为了便于印刷, 图中某些元件

未标

(2) 两片74LS161以及总清控制电路, 共同构成模为多少计数器? 说明理由。

74LS161功能表

CP	CP	LD	P	T	D	C	B	A	Q ₀	Q ₁	Q ₂	Q ₃
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	保持	保持	保持	保持
1	1	0	0	0	0	0	0	0	保持	保持	保持	保持
1	1	1	1	1	0	0	0	0	计数	计数	计数	计数

CP

Q₃

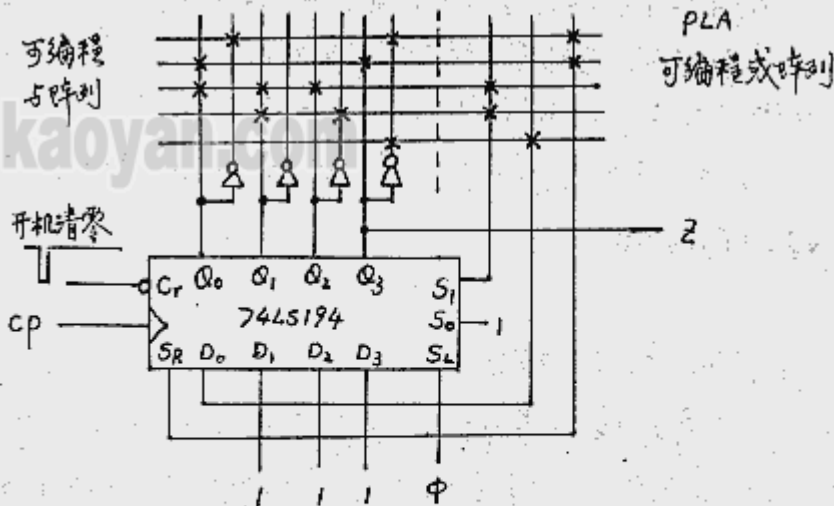
Q₂

Q₁

Q₀

(初态均为0)

4. 试给出图示电路的状态转换表, 简述电路逻辑功能 (设电路初态为 $Q_0, Q_1, Q_2, Q_3 = 0000$)



(74LS194功能表见后页)

74LS194功能表

功能	A										输出			
	C	S ₁	S ₀	CP	S ₂	S ₃	D ₄	D ₃	D ₂	D ₁	Q ₄	Q ₃	Q ₂	Q ₁
清除	0	0	0	0	0	0	0	0	0	0	0	0	0	0
保持	1	0	0	0	0	0	0	0	0	0	保持			
左移	1	1	1	1	0	0	D ₄	D ₃	D ₂	D ₁	D ₀	D ₄	D ₃	D ₂
右移	1	0	1	1	0	1	0	0	0	0	1	Q ₄	Q ₃	Q ₂
	1	0	1	1	0	0	0	0	0	0	0	Q ₄	Q ₃	Q ₂
左移	1	1	0	1	1	0	0	0	0	0	Q ₄	Q ₃	Q ₂	1
	1	1	0	1	0	0	0	0	0	0	Q ₄	Q ₃	Q ₂	0
保持	1	0	0	1	0	0	0	0	0	0	保持			

5. 若ADC输入电压 V_A 在 $0 \sim 8V$ 范围内变化, 试求:

(1) 采取4舍5入的量化方式, 并输出4位二进制数, 其量化间隔 ΔV 应取何值, 它的量化误差最大值 ε_{\max} 为多少, 若 $V_A = 5.3V$, 则输出的4位二进制数 $B_3 B_2 B_1 B_0 = ?$

(2) 采取去零求整的量化方式, 则 ΔV 、 ε_{\max} 和 $V_A = 5.3V$ 时的 $B_3 B_2 B_1 B_0 = ?$

五. 设计题 (共25分)

1. 某序列检测器有两个串行数据输入端A和B, 一个输出端Z。在连续收到三次 $A > B$ 后, 紧接着收到一次 $A < B$ 的同时, $Z = 0$, 其余情况 $Z = 1$ 。序列可以重复使用, 试求该检测器的原始状态图。

注: 为了便于印刷, 表中的0和1用0和1表示。

2. 某同步时序电路的编码状态表如表所示, 试用以下两种方法之一, 设计并实现该电路。

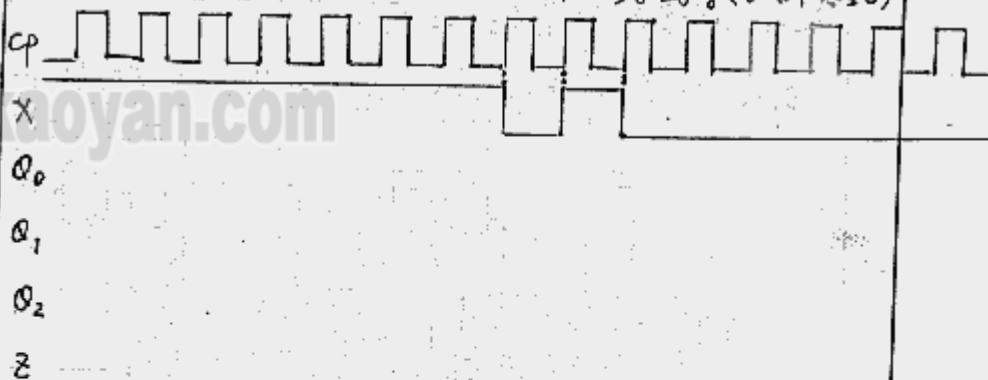
X	0	1
$Q_2 Q_1 Q_0$		
000	001/0	001/0
001	010/0	010/0
010	011/0	011/0
011	100/0	100/0
100	000/1	101/0
101	000/0	110/0
110	000/0	111/0
111	000/0	000/1

$Q_2^{n+1} Q_1^{n+1} Q_0^{n+1} / Z$

(1) 以 74LS161 为状态寄存器和适当的 MSI、SSI 组合器件构成的电路 (74LS161 功能表见第 6 页)

(2) 用一片 GAL16V8 实现电路 (给定时序图见后页, 按设计课要求画出元件一逻辑图)

要求: 给出设计过程, 画出电路图及时序图。(初始状态 0)



六 综合题 (5分)

试构思一个测试矩形波周期的简易测试电路, 要求画出各功能块的方框图, 说明测试原理。

