

南京航空航天大学

二〇〇一年硕士研究生入学考试试题

考试科目：计算机组成原理

说明：答案一律写在答题纸上

一. 填空(每空 1 分, 共 30 分)

1. 某计算机内存 4M 字节, 采用 M21256 动态 RAM 芯片(规格是 256K × 1), 需要 (1) 片芯片, 每片芯片上有 (2) 根地址引线, CPU 访问该存储器至少要发出 (3) 根地址引线. 将该存储器全部单元再生一遍, 至少需要 (4) 次再生操作.
2. 二进制码 01000010 如果表示 8 位无符号二进制整数其值为 (5); 如果表示 8 位有符号补码整数其值为 (6); 如果表示 BCD 码整数其值为 (7); 如果表示采用偶校验的 ASCII 字符则表示的字符为 (8).
3. 浮点数加减运算时, 如果两数的阶码不等, 则将阶码 (9) 的浮点数之尾数向 (10) 移位, 每移一位, 阶码 (11), 直到两浮点数的阶码相等为止, 此过程称为 (12).
4. 已知, $X=01010101$, $Y=10101011$, 则 $X+Y \rightarrow X$ 后, $X=\underline{(13)}$, $Y=\underline{(14)}$, CF (进位标志) = (15); ZF (零标志) = (16); OF (溢出标志) = (17).
5. 半导体读写存储器分 (18) 型半导体存储器和 MOS 型半导体存储器两种, MOS 型半导体存储器又分 (19) 和 (20) 两种.
6. 微指令操作控制部分的编码方法主要有 (21)、(22) 和 (23) 3 种. 微程序后续微地址的生成方式主要有 (24) 和 (25) 2 种.

7. RISC 是 (26) 的简称, 它的设计原则主要有:

① (27), ② (28), ③ (29), ④ (30).

二. 单项选择题 (每小题 2 分, 共 20 分)

1. CPU 响应非屏蔽中断请求的条件是 ()

- A. 当前执行的机器指令结束而且没有 DMA 请求信号。
- B. 当前执行的机器指令结束而且 IF (中断允许) 标志=1。
- C. 当前机器周期结束而且没有 DMA 请求信号。
- D. 当前执行的机器指令结束而且没有 INT 请求信号。

2. 在单地址指令中, 要完成两个数的运算, 除了在地址码字段中指明一个操作数外, 另一个操作数用 () 方式给出。

- A. 相对寻址方式
- B. 立即寻址方式
- C. 隐含寻址方式
- D. 间接寻址方式

3. 采用变形补码是为了便于 ()

- A. 将补码化为原码
- B. 对阶
- C. 判溢
- D. 将补码化为反码

4. 动态 MOS RAM 比起静态 MOS RAM, 主要优点是 ()

- A. 速度快
- B. 价格低、存储密度高且功耗低
- C. 不容易丢失信息
- D. 读写信号的动态范围大

5. 变补操作的含义是 ()

- A. 将一个数的原码变成补码
- B. 将一个数的反码变成补码
- C. 将一个数的真值变成补码
- D. 已知一个数的补码, 求它的相反数的补码

6. 以下说法错误的是()

- A. 指令系统是一台机器硬件能执行的指令全体
- B. 任何程序运行前都要先转化为机器语言程序
- C. 指令系统只和软件设计有关, 而与硬件设计无关
- D. 指令系统在某种意义上, 反映一台机器硬件的功能

7. 以下说法正确的是()

- A. 寻址方式是: 指令如何给出操作数或操作数地址
- B. 所有的指令的寻址方式都相同
- C. 所有的指令都有操作码和地址码
- D. 指令的功能与寻址方式无关

8. 分散式再生比集中式优越的地方是()

- A. 再生一遍的总时间省
- B. 控制简单
- C. 一次可再生一行元素
- D. 没有死时间

9. 微程序控制器比组合逻辑控制器的主要优越之处是()

- A. 速度快
- B. 控制简单, 规整
- C. 节省芯片面积
- D. 用户编程方便

10. 实现主存和 Cache 之间地址映象的机构()

- A. 必须完全由软件实现
- B. 必须由软件为主配合硬件

C. 必须由硬件为主配合软件

D. 必须完全由硬件实现

三、(本题 10 分) 某机浮点数字长 12 位, 格式如图所示。

阶码 (包括阶符) 采用补码, 尾数 (包括数符) 为原码:

阶符	阶 码	数 符	尾 数
----	-----	-----	-----

位: 11 10 9 8 7 6 5 4 3 2 1 0

1. 下面 4 个数哪些能够表示成规格化浮点数? 若该数能够表示成规格化浮点数, 写出相应的浮点机器数 (4 分)

141, 35, -123, 0.000015

2. 设有两浮点机器数:

X: 001100111001

Y: 001101100011

① X, Y 是否都为规格化浮点数? 如果不全是规格化浮点数, 将不是规格化的数化为规格化浮点数. (2 分)

② 按浮点运算规则计算 $Z=X+Y$, 写出 Z 的真值, 并将 Z 表示为规格化浮点数. 必须写出浮点运算规则的主要步骤.

四、(本题 8 分) 图 1 所示为并行进位的 8 位加减运算器结构图. (本题 8 分)

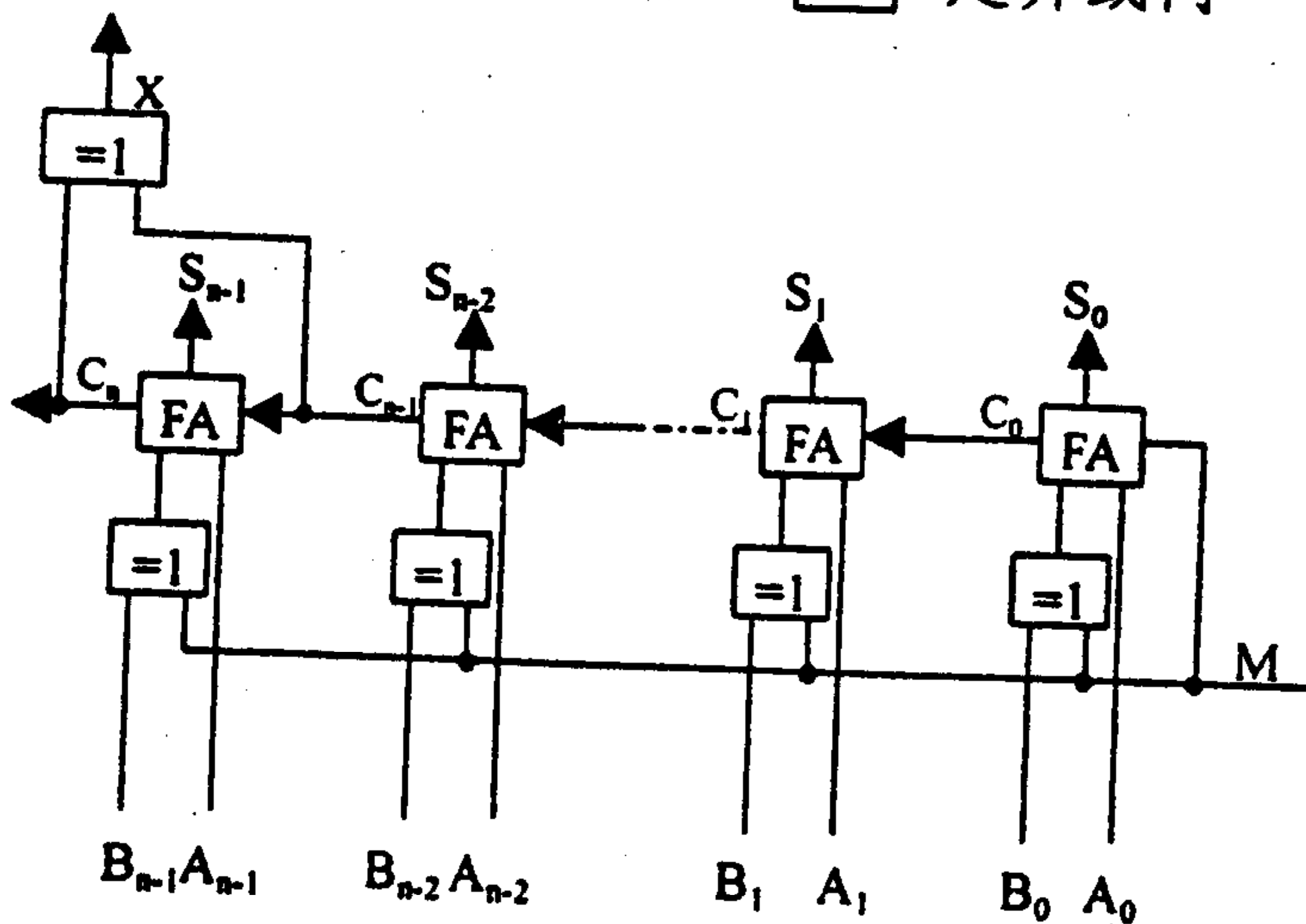
1. 图中 X 是什么标志位? (2 分)

2. 设 $[A]_{补}=01000010$, $[B]_{补}=01110101$, 均为 8 位补码.

① 要计算 $[A+B]_{补}$, 控制信号 M 应该为什么值 (0/1)?, 计算结果是否溢出? (3 分)

② 要计算 $[A-B]_{\text{补}}$, M 应该为什么值 (0/1)? 计算结果是否溢出? (3分)

说明: 图中 FA 是一位全加器, $\square=1$ 是异或门



五. 某计算机主存 16M 字节, 分成 4096 块, Cache 64K 字节, 和主存分成同样大小的块. 地址映象采用直接映象方式. (本题 10 分)

1. Cache 应该分成多少块? (1 分)
2. Cache 的块内地址为多少位? (1 分)
3. Cache 的块号为多少位? (2 分)
4. 主存的块号为多少位? (2 分)
5. 设 CPU 访问 337F56H 单元时能命中, 则:
 - ① CPU 访问 347F56H 单元时能否命中? (2 分)
 - ② CPU 访问 337000H 单元时能否命中? (2 分)

六. (本题共 6 分)

1. 画出磁表面存储器用 RZ 制、NRZ-1 制、和 FM 制记录 0101011 时的写电流波形. (3 分)

2. 从 RZ 演变到 NRZ-1 制, 主要在哪方面作了改进?

而 FM 制比 NRZ-1 制又在哪方面作了改进? (3 分)

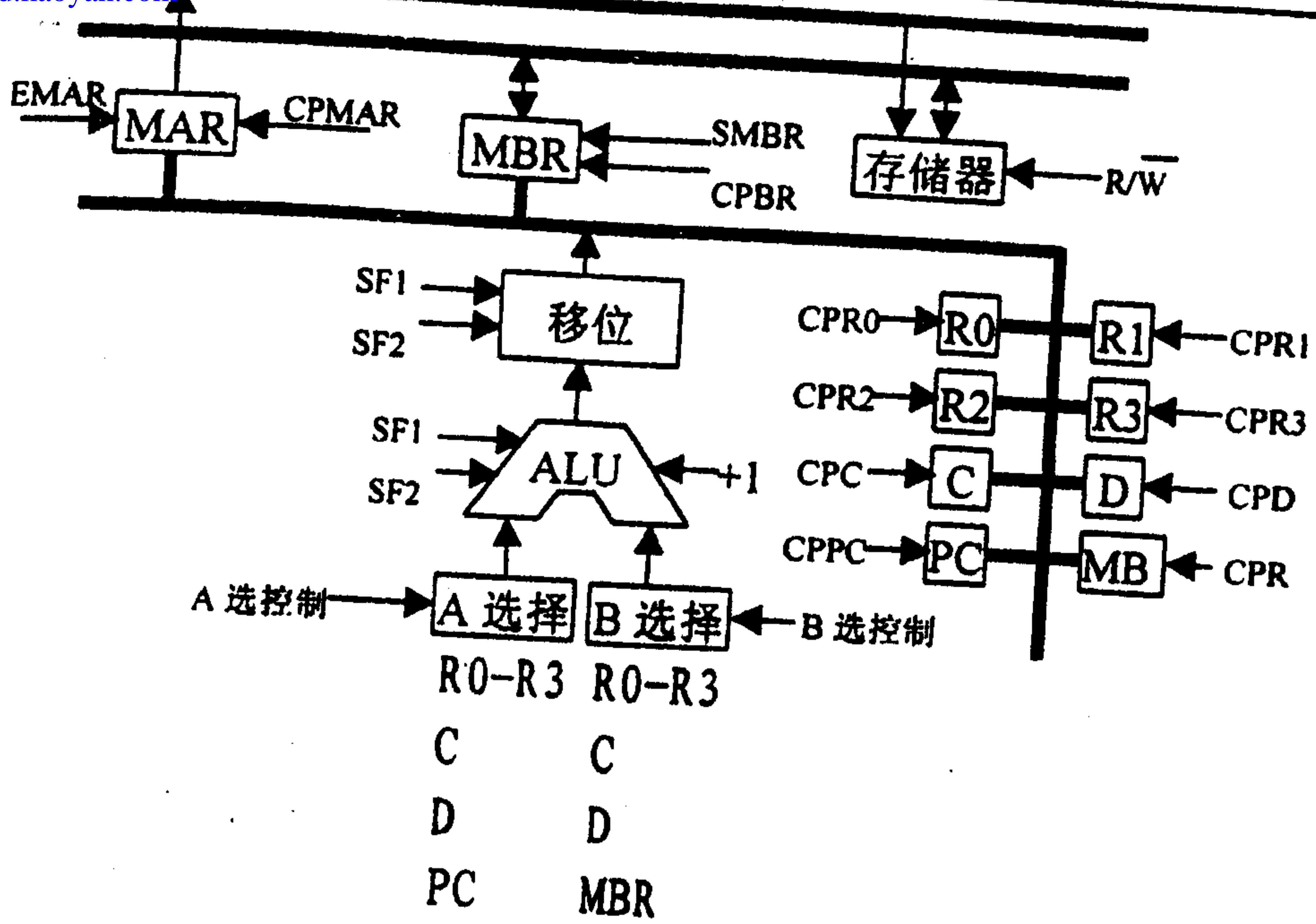
七、如图是某计算机的数据通路简图, 其中 R0-R3 是通用寄存器; PC 是程序计数器; IR 是指令寄存器; MBR 是主存数据缓冲器; MAR 是主存地址寄存器。C、D 分别用来存放从内存中读来的源操作数和目的操作数。A 选择器从 R0-R3、C、D、PC 中选操作数送加法器左输入端 (也可以一个寄存器也不选); B 选择器从 R0-R3、C、D、MBR 中选操作数送加法器右输入端 (也可以一个寄存器也不选); CPXX 是将内总线数据打入 XX 寄存器的打入信号, 例如 CPR0, 将内总线数据打入 R0 寄存器。S2、S1 是控制 ALU 输出的信号, 定义见表 1; +1 信号使此输出再加 1 (即送到最低位的进位 C0); SF1、SF2 是移位控制信号, 定义见表 2; EMAR 是送地址信号, 在它的控制下将 MAR 内容送到地址总线上。SMBR 控制 MBR 接受数据总线传来的数据。R/W 是存储器读/写控制信号 (R/W=1 时读)。

表 1 ALU 控制

S2S1	ALU 输出
0 0	A
0 1	B
1 0	A+B
1 1	A+B

表 2 移位控制

SF2 SF1	移位器输出
0 0	直传
0 1	左移
1 0	右移
1 1	半字交换



1. 取指令由以下两个微操作完成:

① $M \rightarrow MBR \rightarrow IR$ ② $PC+1 \rightarrow PC$, 分别写出控制完成这两个微操作的微操作控制信号。(6分)

2. 假如用微程序设计的方法来设计控制器, 微指令操作控制部分采用分段直接和直接表示相结合的方法, 其中 A 选择器控制、B 选择器控制和寄存器打入信号各作为一个段, 采用分段直接法编码; 其余信号直接表示(不编码法), 则该机微指令操作控制部分至少要多少位?(4分)

八、主机和外设之间传送数据有哪几种方式, 各有哪些特点?(6分)