

南京航空航天大学

二〇〇一年硕士研究生入学考试试题

考试科目： 数字电路

说明：多项选择题、时序图和阵列图的答案写在试卷上；其余题目的解答写在答题纸上。

一. 填空题 (共 10 分)

$$1. (01111001.1000)_{8421\text{BCD 码}} = (\underline{\hspace{2cm}})_{8421\text{ 余 3 码}}$$

$$= (\underline{\hspace{2cm}})_2 = (\underline{\hspace{2cm}})_{10}$$

$$= (\underline{\hspace{2cm}})_{16}$$

$$2. \text{证明: ①若 } A + \overline{B} = 1, \text{ 则 } A \oplus B = A\overline{B}$$

_____;

$$\text{②若 } \overline{A}B = 0, \text{ 则 } A \odot B = \overline{A} + B$$

_____。

3. 产生时钟信号 (周期性矩形脉冲) 的方法有 _____ 等。

二. 多项选择题 (共 18 分) (选择下列各题中一个或多个正确答案, 并在其标题号上打√, 且简述理由。选错倒扣分。)

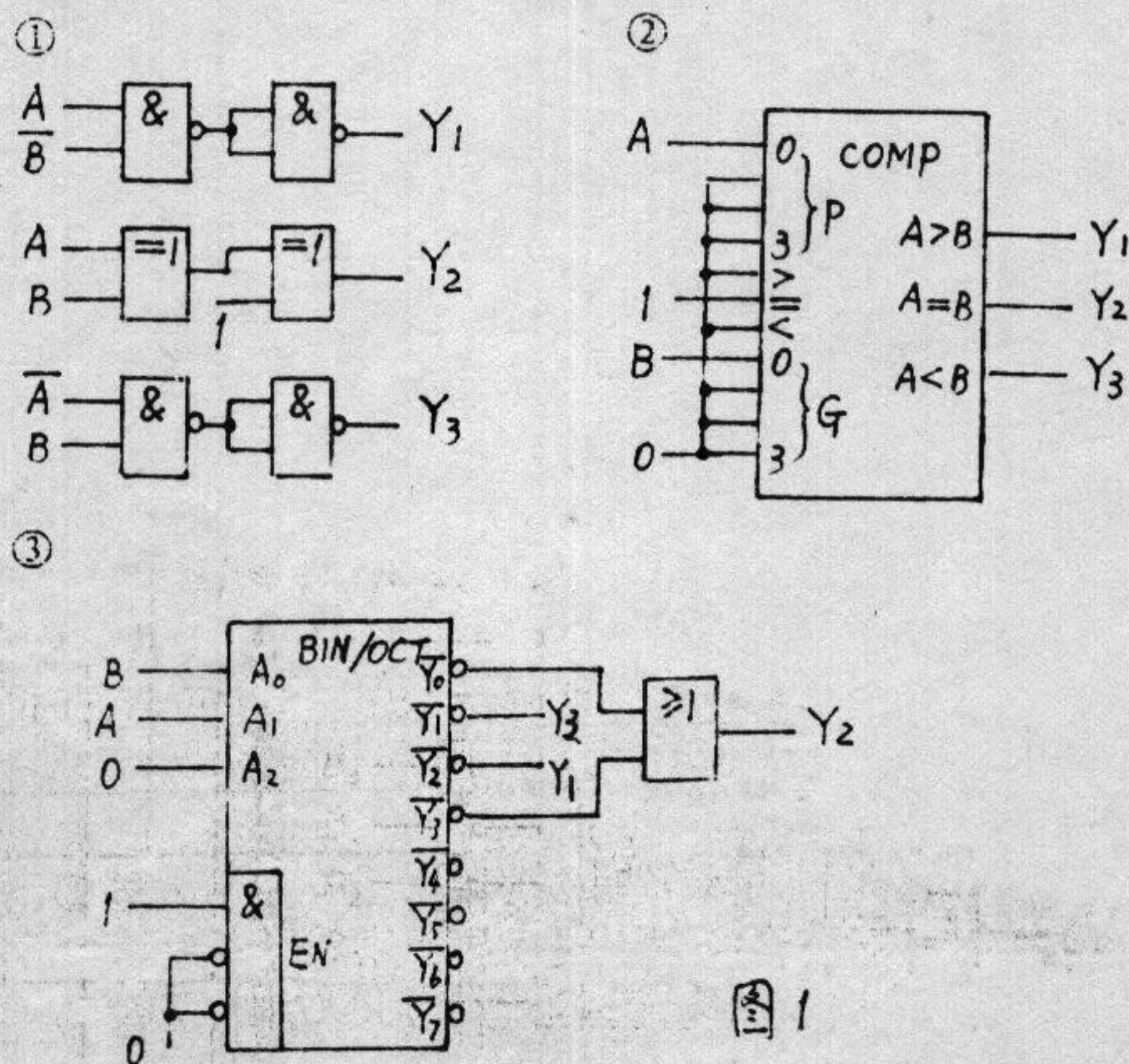
1. 函数 $F(A, B, C, D) = \sum m(3, 4, 5, 7, 9, 13, 14, 15)$ 的无险象的最简与或表达式 (积之和表达式)

$$\text{① } F = \overline{A}CD + \overline{A}B\overline{C} + ABC + A\overline{C}D$$

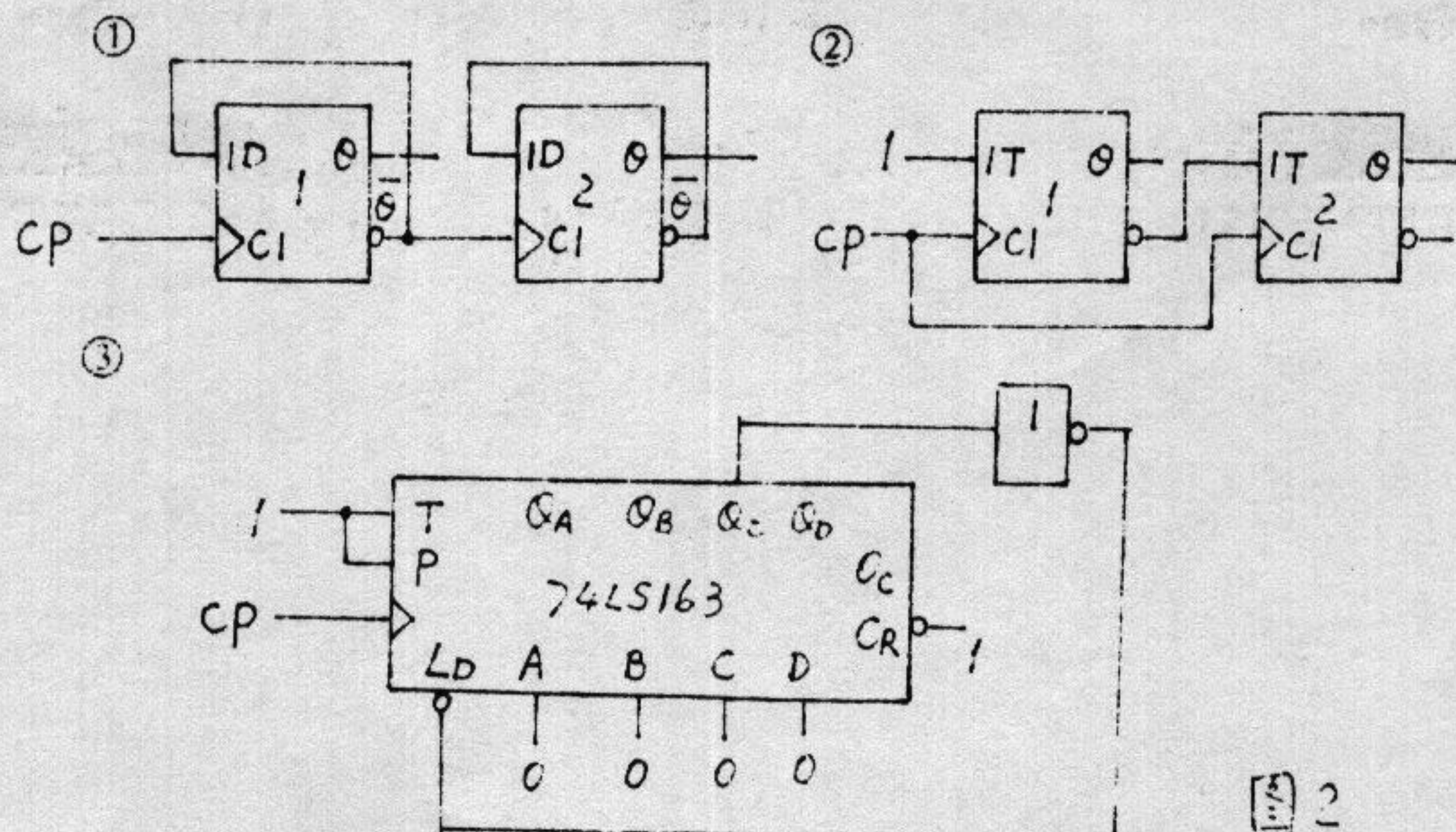
$$\text{② } F = \overline{A}CD + \overline{A}B\overline{C} + BD + ABC + A\overline{C}D$$

$$\text{③ } F = \overline{A}CD + \overline{A}B\overline{C} + ABC + A\overline{C}D + BCD + ABD$$

2. 从图 1 中选择实现两个一位二进制数比较的电路。



3. 从图 2 中选择模为 4 的加法计数器。



(74LS163 功能表见附录)

512

三. 分析题 (共 42 分)

1. 分析图 3 所示由 4 位全加器 7483 构成的逻辑电路。输入 $A_3 \sim A_0$ 和 $B_3 \sim B_0$ 以及输出 $D_3 \sim D_0$ 均为 4 位二进制数。要求:

- ① 求 $A_3A_2A_1A_0 = C111$, $B_3B_2B_1B_0 = 1010$ 时, $D_3D_2D_1D_0$ 及 C_b 为何值?
- ② 求 $A_3A_2A_1A_0 = 1100$, $B_3B_2B_1B_0 = 1001$ 时, $D_3D_2D_1D_0$ 及 C_b 为何值?
- ③ 说明该电路的功能和各输入、输出的含义。

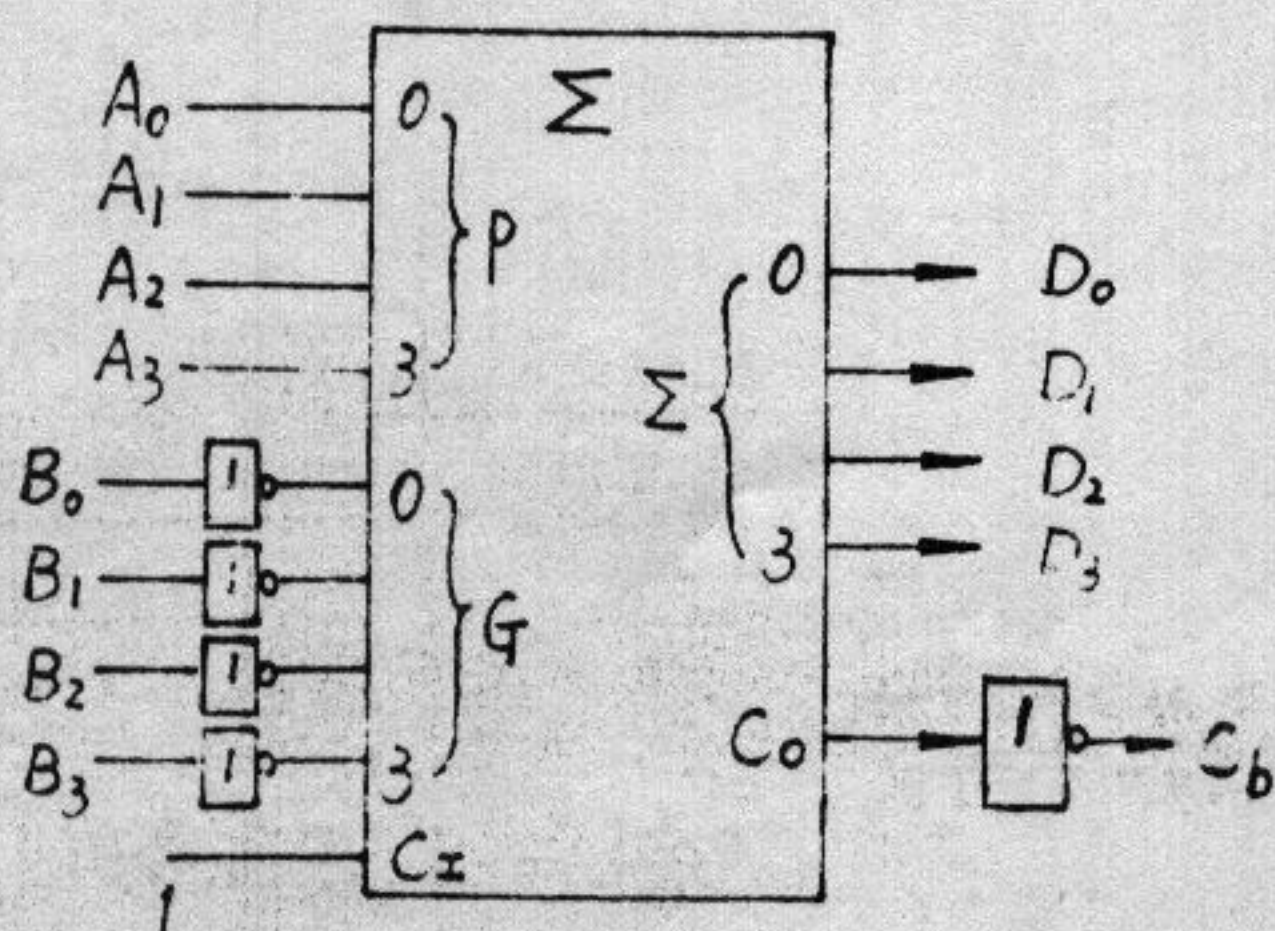


图 3

2. 由双 4 选 1 MUX 和移位寄存器 74194 构成的时序逻辑电路如图 4 所示。试求:

- ① 74194 的状态转换图;
- ② 该电路的时序图 (工作波形图);
- ③ 简述电路功能。

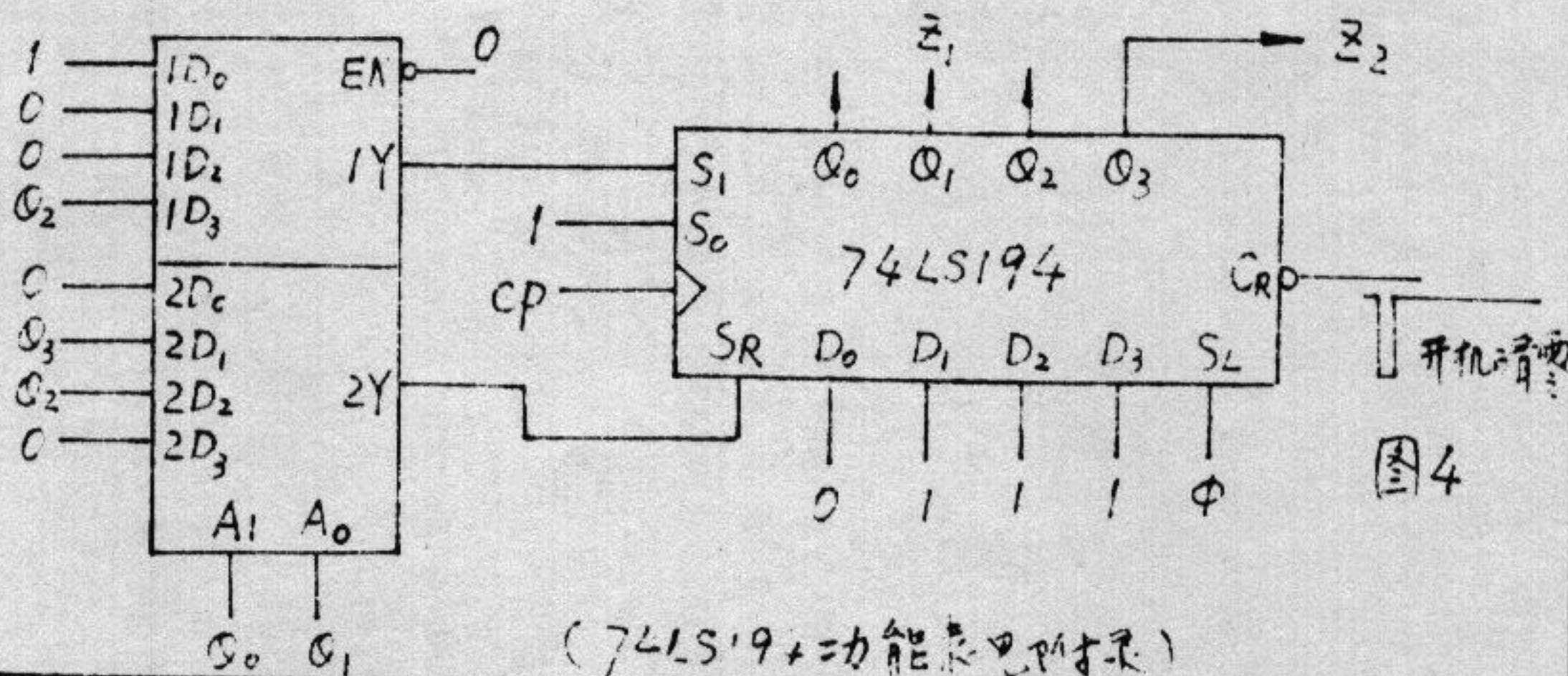


图 4

(74LS194 功能表见附录)



v.

v.

v.

v.

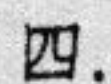
v.

v.

v.

v.

v.



四.

四.

4. 四位 R-2R T 型电阻网络 DAC 如图 6 所示。试求：
- ① 该 DAC 输出 v_o 的表达式；
 - ② 最小输出电压 V_{LSB} ；
 - ③ 满量程输出电压 V_{FSR} (V_{MAX})。
 - ④ 分辨率。

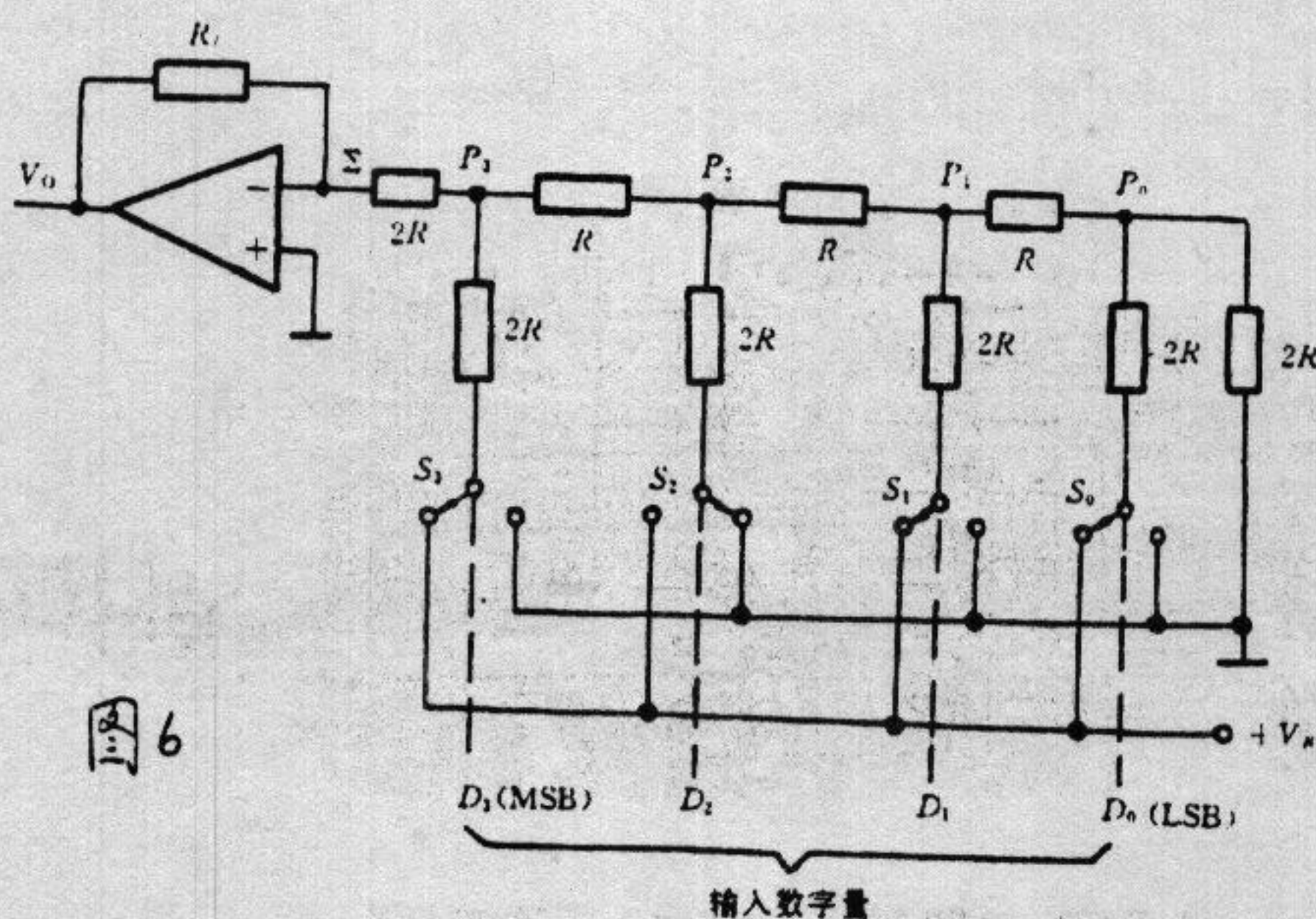


图 6

四. 设计题 (共 24 分)

1. 用状态对图法或观察法化简下列原始状态表为最简状态表。

PS \ X	0	1
S ₁	S ₂ /0	S ₃ /0
S ₂	S ₅ /1	S ₃ /0
S ₃	S ₄ /0	S ₁ /0
S ₄	S ₅ /1	S ₁ /0
S ₅	S ₅ /1	S ₅ /0
S ₆	S ₆ /1	S ₅ /0

NS/2

2. 某同步时序电路的编码状态图如图 7 所示。试用以下两种结构模式设计该电路。(任意选做一种)

① 数据选择器 - 计数器 - 译码器结构;

② 数据选择器 - D 触发器 - 译码器结构。

要求: ① 设计过程; ② 逻辑电路; ③ 时序图。

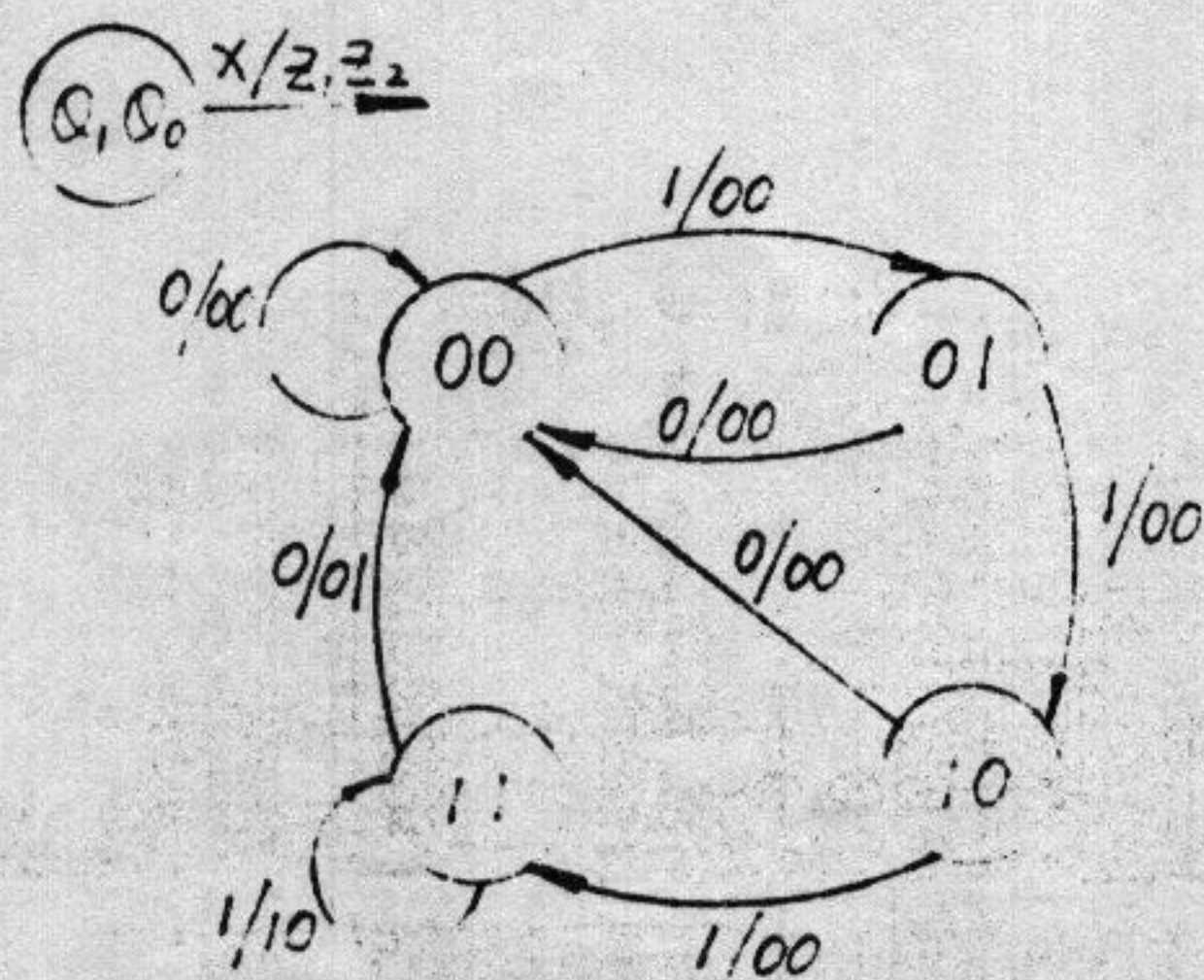
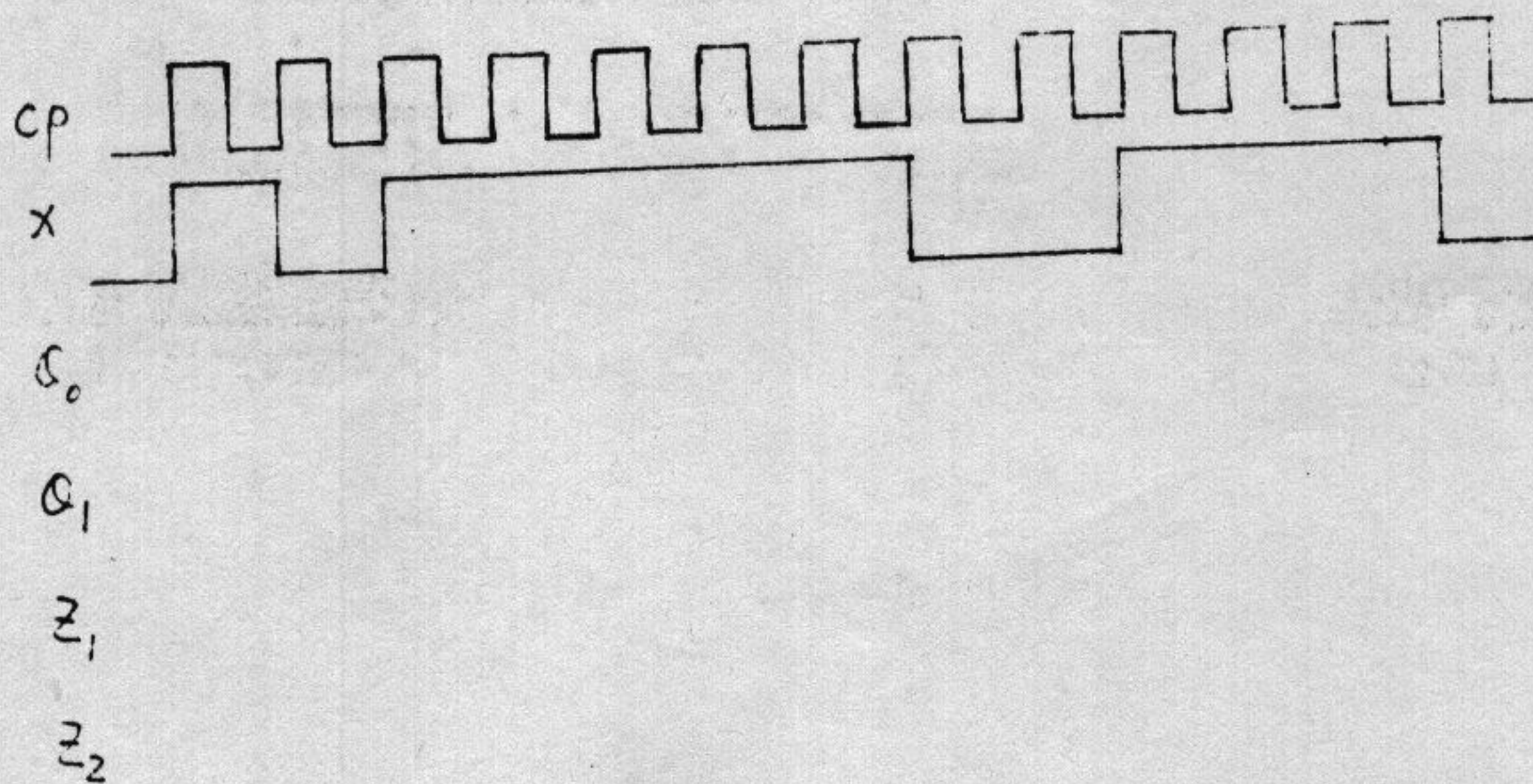


图 7



(初态 $Q_1, Q_0 = 00$)

五.

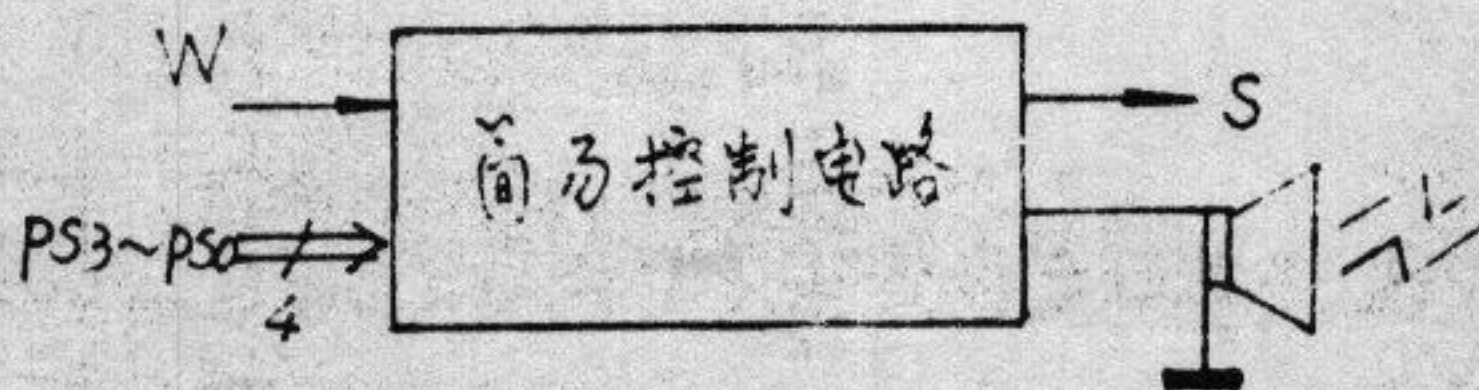
S 为源, 门打为 1; 时定则鸣, 则 S 要说

附

512

五. 综合题 (6 分)

试设计一个微波炉简易控制电路 (内含一个电子定时器)。
 S 为控制电路的输出信号, 用以控制电源的通断, $S=1$ 接通电源, $S=0$ 断开电源。 W 为表示炉门开关的输入信号, $W=1$ 表示炉门打开, $W=0$ 表示炉门关闭。 $PS_3 \sim PS_0$ 用以设置定时时间, 可设为 1 分钟、2 分钟、3 分钟、...、15 分钟。定时器受 W 控制, $W=1$ 时定时器状态保持不变; $W=0$ 时定时器工作, 一旦定时时间到, 则鸣响蜂鸣器。在炉门关闭和定时时间未到的情况下 S 为 1; 否则 S 为 0。试给出该控制电路的设计方案和系统框图, 并给出简要说明。



附录

1. 74LS163 功能表

输 入									输 出			
CP	C _R	L _D	P	T	D	C	B	A	Q _D	Q _C	Q _B	Q _A
↑	0	∅	∅	∅	∅	∅	∅	∅	0	0	0	0
↑	1	0	∅	∅	D	C	B	A	D	C	B	A
∅	1	1	0	∅	∅	∅	∅	∅	保 持			
∅	1	1	∅	0	∅	∅	∅	∅	保 持			
↑	1	1	1	1	∅	∅	∅	∅	计 数			

2. 74LS194 功能表

输 入										输 出				实现的操作
C_A	S_1	S_0	C_P	S_L	S_R	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3	
0	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	0	0	0	0	复 位
1	0	0	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	Q_0	Q_1	Q_2	Q_3	保 持
1	0	1	\uparrow	\emptyset	1	\emptyset	\emptyset	\emptyset	\emptyset	1	Q_0	Q_1	Q_2	右移, S_R 为串行输入, Q_3 为串行输出
1	0	1	\uparrow	\emptyset	0	\emptyset	\emptyset	\emptyset	\emptyset	0	Q_0	Q_1	Q_2	
1	1	0	\uparrow	1	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	Q_1	Q_2	Q_3	1	左移, S_L 为串行输入, Q_0 为串行输出
1	1	0	\uparrow	0	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	Q_1	Q_2	Q_3	0	
1	1	1	\uparrow	\emptyset	\emptyset	D_0	D_1	D_2	D_3	D_0	D_1	D_2	D_3	置数, 即并行输入

一. 1.
控制。

2.
成多头

3.
(
(

4.
目标,
据。
(

5.
织结构
(
(
(0
(1