

# 南京理工大学

## 2007 年硕士学位研究生入学考试试题

试题编号: 2007010032

考试科目: 微机原理与接口技术 B (满分 150 分)

考生注意: 所有答案(包括填空题和硬件连线)按试题序号写在答题纸上, 写在试卷上不

给分

一、填空题(每题 1 分, 共 30 分)

1. 半导体静态 RAM 靠\_\_\_\_\_存储信息, 而动态 RAM 则靠\_\_\_\_\_存储信息, 为保证动态 RAM 中的信息不丢失, 需要进行\_\_\_\_\_操作。
2. 设波特率因子为 64, 波特率为 9600 波特, 则要求时钟频率为\_\_\_\_\_。
3. 在 8086 系统中, CPU 进行数据传输时, 要求 8255 中的\_\_\_\_\_与 8086CPU 中的\_\_\_\_\_相连, 并且 CPU 在对 8255 访问中, 始终将\_\_\_\_\_设置为零。
4. 在中断响应周期内, 将中断标志置 0 是由\_\_\_\_\_自动完成的。
5. 8086/8088 系统中, 已知  $SP=3E00H$ , 若在 CS 段偏移 2568H 单元存放一条 CALL LAB1 (近程调用), 则该指令执行后,  $SP=$ \_\_\_\_\_,  $IP=$ \_\_\_\_\_。
6. 中断处理结束时, 对 ISR 寄存器的复位方式有\_\_\_\_\_、\_\_\_\_\_等形式。
15. 一个 8 位的二进制整数用补码表示, 且该数中含有 4 个 1 和 4 个 0, 则其表示的最小值为\_\_\_\_\_。
7. 由于 8088/8088CPU 的地址总线采用\_\_\_\_\_方式, 所以在其发出地址信号之后, 须在 T1 状态发\_\_\_\_\_地址锁存信号。
8. DMAC 的工作方式有\_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_三种。
9. I/O 数据缓冲器主要用于协调 CPU 与外部设备\_\_\_\_\_上的差异。
10. INTEL8251A 的发送器用于接收从\_\_\_\_\_来的并行数据, 转换后按规定格式从\_\_\_\_\_引脚发送出去。
11. 8253 共占用 4 个 I/O 地址, 该地址由\_\_\_\_\_确定。设 8253CLK2 的时钟频率为 2MHZ, 利用该通道产生 500HZ 的方波, 则送入该通道的计数初值为\_\_\_\_\_。
12. 异步串行通信规程规定通信传送数据的基本单位为\_\_\_\_\_; 传送的每个字符的最后是停止位, 其宽度为\_\_\_\_\_位。
13. ADC574 是一个 12 位采用\_\_\_\_\_方式的 ADC。
14. 设字长为 16 位, 阶符为 1 位, 阶码为 5 位, 尾符为 1 位, 尾数为 9 位, 当阶码与尾数均用补码表示时, 可表示的数值范围从\_\_\_\_\_至\_\_\_\_\_。
15. 设 8086/8088 存储器系统由 32KB 程序存储器(2 片  $16K \times 8$  EPROM)和 256KB RAM (2 片  $128K \times 8$  RAM), 则程序存储器的地址为 D8000H 到\_\_\_\_\_, RAM 的地址为 24000H 到\_\_\_\_\_。

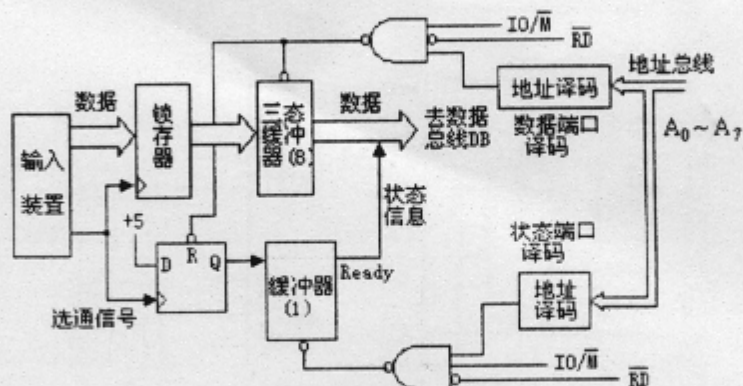
二、选择题(每题 1 分, 共 15 分)

1. EPROM2716 有两个电源输入端, 它们分别为\_\_\_\_\_V。  
(A). +5、+12 (B). +5、-12  
(C). +5、+25 (D). +12、+25
- 2 在 Intel 2164 动态 RAM 存储器中, 对存储器刷新的方法是\_\_\_\_\_。

- (A). 每次刷新一个单元 (B). 每次刷新 512 个单元  
(C). 每次刷新 256 个单元 (D). 一次刷新全部单元
3. DMA 控制器 8237 支持的每次最大的传送字节数为\_\_\_\_\_。  
(A). 64K (B). 32K  
(C). 256B (D). 可以设置
4. 若将 8255A 的方式控制字设置为 94H, 则各端口的工作方式为\_\_\_\_\_。  
(A). A 口的工作方式为 0, 且为输入; B 口的工作方式为 1, 且为输出  
(B). A 口的工作方式为 0, 且为输出; B 口的工作方式为 1, 且为输入  
(C). A 口的工作方式为 2; B 口的工作方式为 1, 且为输入  
(D). A 口的工作方式为 1, 且为输入; B 口的工作方式为 1, 且为输出
5. PCI、AGP 总线属于\_\_\_\_\_总线。  
(A) 系统 (B) 片内 (C) ISA (D) 局部
6. 8255A 的端口 B 工作于方式 1 输入时, 要用\_\_\_\_\_引脚, 作为联络信号。  
(A)  $PC_1$ 、 $PC_2$ 、 $PC_3$  (B).  $PC_2$ 、 $PC_1$ 、 $PC_0$   
(C).  $PC_6$ 、 $PC_5$ 、 $PC_4$  (D).  $PC_5$ 、 $PC_4$ 、 $PC_3$
7. 8086/8088 系统中, 硬件中断服务子程序入口地址在中断向量表中的存放位置由\_\_\_\_\_决定。  
(A). 中断调用指令 (B). 中断类型码  
(C). 中断转移指令 (D). 中断服务寄存器 ISR
8. 一个 8 位的 D/A 转换器, 满量程电压为 10V, 其线性误差为  $\pm 1/2LSB$ , 当输入为 20H 时, 其输出最可能是\_\_\_\_\_。  
(A) 1.25V (B) 1.5V (C) 1.0V (D) 0.5V
9. 机器字长为 16 位, 若用补码来表示带符号整数, 则其表示范围为: \_\_\_\_\_。  
(A).  $-32768 \sim +32767$  (B).  $-0.32768 \sim -0.32767$   
(C).  $-1 \sim 32767/32768$  (D).  $-32767/32768 \sim -32767/32768$
10. 若要用 8253 的 CLK0 工作在方式 1, 按二—十进制计数, 计数值为 5080, CLK0 的端口地址为 F8H, 则写入的控制字的端口和控制字为\_\_\_\_\_。  
(A) FBH, 33H (B) F8H, 33H (C) FBH, 37H (D) F8, 37H
11. 8251A 采用中断输出方式进行通信时, 需要用\_\_\_\_\_作为中断请求信号。  
(A) RXD (B) RXRDY (C) TXE (D) TXRDY
12. 微机中地址总线的作用是\_\_\_\_\_。  
A. 用于选择存储单元  
B. 用于选择进行信息传输的设备  
C. 用于指定存储器单元和 I/O 设备接口电路的地址  
D. 用于选择数据总线的宽度
13. 设某容量为 12K 字节的 RAM 存储器, 其首地址为 3000H, 则其终地址为\_\_\_\_\_。  
A. 4000H B. 3FFFH C. 3BFFH D. 37FFH
14. 当采用多片 8259A 进行级连控制时, 对主片来讲,  $CAS_2 \sim CAS_0$  送出的是从片的\_\_\_\_\_。  
(A) 中断信号 (B) 编码信号 (C) 响应信号 (D) 返回信号
15. 数据定义语句 DW 35 DUP ('A', 0, 3 DUP (2, 1, 1)) 定义的存储空间长度为\_\_\_\_\_。  
(A) 358B (B) 770B (C) 385B (D) 350B

### 三、简答题（每题 5 分，共 25 分）

- 1 试分析子程序与宏调用的区别与联系。
- 2 简要分析引入高速缓存和虚拟存储器后的计算机存储体系，采用这两种技术的主要目的是什么？
- 3 根据下图，说明查询方式输入的基本过程。



- 4 8086/8088 系统中为什么一定要有地址锁存器？需要锁存哪些信息？
- 5 比较 DMA 传输、查询传输及中断传输的优缺点和适用场合。

### 四、完成下列程序编写。

- 1 已知一已排序的数据表，数据表长度存放在 NUM 单元，试编写程序在表内查找该数据，若找到，则程序结束；否则，将该数据插入适当的位置，并修改表长。（8 分）
- 2 已知在 DATA 开始的缓冲器中存有 100 字数组，试编写一程序求该数组中的最大偶数，并存入 MAX 单元中。（12 分）

### 五、拟以 Intel8088CPU 为核心，构成微机存储器系统，要求及条件如下：

1. 占用连续空间且地址不重叠，总容量 24KB，起始地址 4000H，其中 ROM 容量为 16KB，占低地址区域，RAM 容量为 8KB，占高地址区域；
2. 系统设计所需要的译码器及与非门器件不受限制；
3. 现有存储器芯片，（引脚说明见辅助材料）：

EPROM: Intel2764 规格为 8K×8；

静态 RAM: Intel6116 规格为 2K×8

试完成硬件线路的设计并写出各芯片的地址范围。（12 分）。

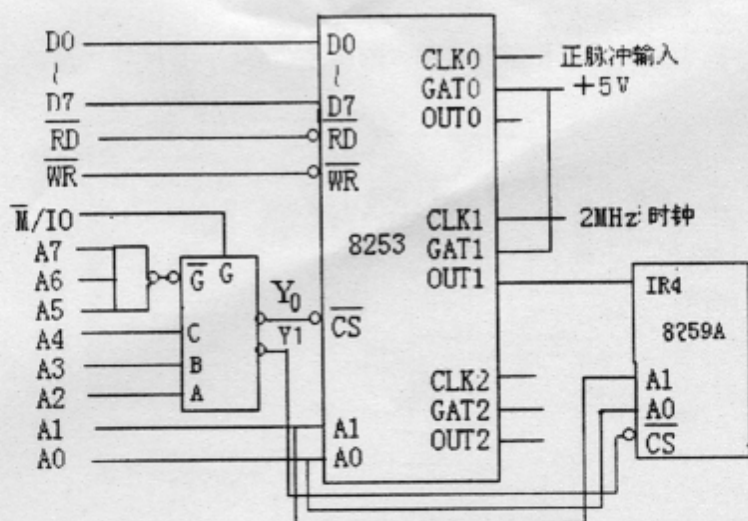
### 六、为了测量电机的转速，可以在电机轴上安装一个转盘，上面有 8 个均匀的小孔，转盘一侧是发光源，另一侧是光电转换电路，转盘上的小孔转到发光源的位置时，光透过小孔产生一个正脉冲，通过记录正脉冲的个数并简单计算后就可以得到电机的转速。

现在通过一片 8253 通道 0 记录正脉冲的个数，通道 1 定时 1 秒向 8259A 发中断请求，进行转速计算，硬件连线如图。试完成：

1. 编写 8253 的初始化程序。
2. 要求中断请求信号以边沿触发，不用 AEOI 结束方式，非缓冲方式，

编写 8259A 的初始化程序。

3. 编写中断服务子程序, 完成转速计算(转/分)并存放在字变量 SPEED 中。  
(18分)

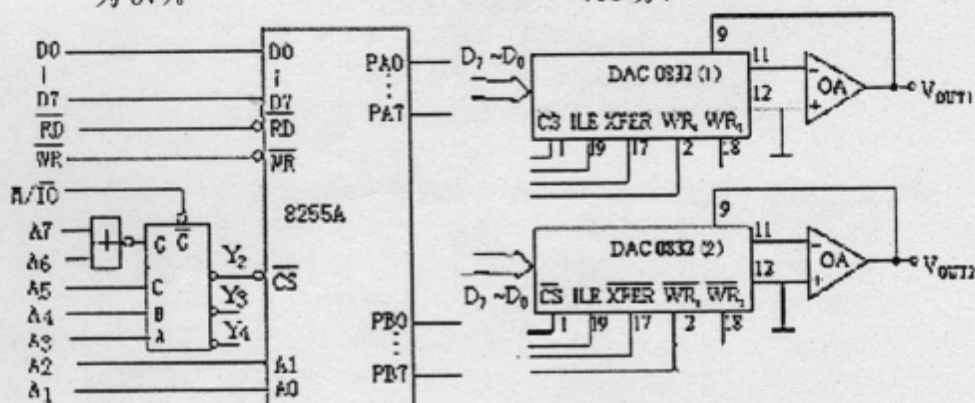


- 七. 系统中选用 Intel8251 构成串行数据接收系统, 规定 Intel8251 的两个端口地址分别为 FFF0H 和 FFF1H, 工作时钟频率为 38400Hz, 要求通信规程如下: 单工异步传送, 数据传送波特率 2400, 每个数据帧含有 8 个数据位、1 个奇校验位、1 个起始位、2 个停止位。要求:

1. 编写 8251 的初始化程序。
2. 编写采用查询方式完成系统接收字符送 DATA 缓冲区的应用程序, 接收到 '\$' 时工作结束。(12 分)

- 八、如图所示为一控制系统的后向通道。8086CPU 通过 8255A A 口和 B 口分别连接两片 0832。要求完成：

- 1、按要求完成 0832 与系统的硬件连线。(画在答题纸上)。
- 2、编写 8255A 的初始化程序(已知其端口地址为 10H~16H)。
- 3、编写应用程序,从两片 0832 同步输出反向锯齿波,幅度 0~3V(满量程为 5V)。(18 分)





## 辅助材料

### 一. 存储器芯片资料

#### 1. 静态 RAM 存储器芯片 Intel6116

规格:  $2K \times 8$  地址引脚:  $A_{10}-A_0$ ; 数据引脚:  $I/O_7-I/O_0$ ;

控制信号及对应的操作如下:

$\overline{CE}$	$\overline{OE}$	$\overline{WR}$	操作
0	0	1	读
0	1	0	写

#### 2. EPROM 存储器芯片 Intel2764

规格:  $8K \times 8$  地址引脚:  $A_{12}-A_0$ ; 数据引脚:  $O_7-O_0$ ;

控制信号及对应的操作如下:

$\overline{CE}$	$\overline{OE}$	操作
0	0	读

#### 3. 译码器芯片 74LS138 规格: 3-8 译码器:

3-8 译码器真值表						
$G_1$	$G_{2A}$	$G_{2B}$	C	B	A	输出特性
1	0	0	0	0	0	$Y_0=0$ , 其余全为 1
1	0	0	0	0	1	$Y_1=0$ , 其余全为 1
1	0	0	...	...	...	.....
1	0	0	1	1	1	$Y_7=0$ , 其余全为 1

## 二. 8088/8086 微机系统常用接口芯片控制及状态字

### 1. Intel 8259A

#### (1). ICW<sub>1</sub> 写入 8259A 偶地址端口

ICW<sub>1</sub> 的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
×	×	×	1	LTIM	ADI	SNGL	IC <sub>4</sub>

D<sub>7</sub>~D<sub>5</sub>: 在 8086/8088 系统中不用, 可随意设置;

D<sub>4</sub>: 恒定为 1, 为 ICW<sub>1</sub> 的特征位;

D<sub>3</sub>: LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式;

LTIM=0, 为边沿触发方式;

D<sub>2</sub>: ADI 位, 在 8086/8088 系统中不用, 可随意设置;

D<sub>1</sub>: SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0。

D<sub>0</sub>: IC<sub>4</sub> 位, IC<sub>4</sub>=1, 表示对相应 8259A 芯片初始化时, 须设置 ICW<sub>4</sub>; 若 ICW<sub>4</sub> 的各位都为 0, 则不需设置 ICW<sub>4</sub>。

#### (2). ICW<sub>2</sub> 写入 8259A 奇地址端口

ICW<sub>2</sub> 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码。

高 5 位由用户自由设置。

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
					×	×	×

### (3). ICW<sub>3</sub> 写入 8259A 奇地址端口

ICW<sub>3</sub> 用于 8259A 的级联方式

对主片来讲, 如果 IR<sub>i</sub> 接有从片, 则其 ICW<sub>3</sub> 中相应的位置 1; 否则, 其 ICW<sub>3</sub> 中相应的位置 0。

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
IR <sub>7</sub>	IR <sub>6</sub>	IR <sub>5</sub>	IR <sub>4</sub>	IR <sub>3</sub>	IR <sub>2</sub>	IR <sub>1</sub>	IR <sub>0</sub>

对从片来讲, D<sub>7</sub>~D<sub>3</sub> 不用, 可以随意设置, D<sub>2</sub>~D<sub>0</sub> 为该从片中断请求输出信号所接主 8259A 芯片

中断输入引脚 IR<sub>i</sub> 中, i 的编码。

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
×	×	×	×	×	ID <sub>2</sub>	ID <sub>1</sub>	ID <sub>0</sub>

### (4). ICW<sub>4</sub> 写入 8259A 奇地址端口

ICW<sub>4</sub> 的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	SFNM	BUF	M/S	AEOI	μPM

D<sub>7</sub>~D<sub>5</sub>: 恒定为 000, 是 ICW<sub>4</sub> 的特征位;

D<sub>4</sub>: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D<sub>3</sub>: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

D<sub>2</sub>: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下: 该位没有实际意义, 可以随意设置。

D<sub>1</sub>: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D<sub>0</sub>: μPM 位: 若系统中微处理器选用 8086/8088, 则设置 μPM=1; 若系统中微处理器选用 8080/8085, 则设置 μPM=0;

### (5). OCW<sub>1</sub> 写入 8259A 奇地址端口

若使 8259A 的 IR<sub>i</sub> 中断请求呈屏蔽状态: 则置 OCW<sub>1</sub> 中的第 i 位=1, 否则, 置 OCW<sub>1</sub> 中的第 i 位=0,

OCW<sub>1</sub> 的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
M <sub>7</sub>	M <sub>6</sub>	M <sub>5</sub>	M <sub>4</sub>	M <sub>3</sub>	M <sub>2</sub>	M <sub>1</sub>	M <sub>0</sub>

### (6). OCW<sub>2</sub> 写入 8259A 偶地址端口

OCW<sub>2</sub> 中各位的不同组合, 可以形成不同的操作控制命令, 格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
R	SL	EOI	0	0	L <sub>2</sub>	L <sub>1</sub>	L <sub>0</sub>

D<sub>7</sub>: R 位, R=1, 中断优先级采用自动循环方式; R=0, 中断优先级不采用自动循环方式;

D<sub>6</sub>: SL 位: SL=1, 表明相应控制命令是对特定中断源进行的, 需用到 L<sub>2</sub>、L<sub>1</sub>、L<sub>0</sub> 位的编码;

D<sub>5</sub>: EOI 位, EOI=1, 表明相应操作命令是中断结束命令;

D<sub>4</sub>~D<sub>3</sub>: 恒定设置为 00, 是 OCW<sub>2</sub> 的特征位;

D<sub>2</sub>~D<sub>0</sub>: L<sub>2</sub>、L<sub>1</sub>、L<sub>0</sub> 位, 表明所对应的中断源。

### (7). OCW<sub>3</sub> 写入 8259A 偶地址端口

OCW<sub>3</sub> 中各位的不同组合, 可以形成不同的操作控制命令, 格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
×	ESMM	SMM	0	1	P	RR	RIS

D<sub>7</sub>: 未用, 可以随意设置;

D<sub>6</sub>: ESMM 位, ESMM=1, 允许设置或消除对中断请求的特殊屏蔽方式;

D<sub>5</sub>: SMM=1, 设置对中断请求的特殊屏蔽方式; SMM=0, 取消对中断请求的特殊屏蔽方式;

D<sub>4</sub>~D<sub>3</sub>: 恒定设置为 01, 是 OCW<sub>3</sub> 的特征位;

D<sub>2</sub>: P 位, P=1, 表示相应的操作字是查询中断源命令;

D<sub>1</sub>: RR 位, RR=1, 表明随后可从偶地址端口, 读入 8259A 寄存器的内容;

D<sub>0</sub>: RIS, RIS=1, 表明要读取 ISR 寄存器的内容; RIS=0, 表明要读取 8259A 中 IRR 寄存器的内容。

## 2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
SC <sub>1</sub>	SC <sub>0</sub>	RW <sub>1</sub>	RW <sub>0</sub>	M <sub>2</sub>	M <sub>1</sub>	M <sub>0</sub>	BCD

SC<sub>1</sub>~SC<sub>0</sub>: 通道选择位, 00: 选择通道 0; 01: 选择通道 1; 10: 选择通道 2; 11: 非法;

RW<sub>1</sub>~RW<sub>0</sub>: 读/写方式选择位, 00: 发锁存控制命令; 01: 只读/写低位字节; 10: 只读/写高位字节; 11: 依次读/写低位、高位字节;

M<sub>2</sub>~M<sub>0</sub>: 工作方式选择位, 000: 方式 0; 001: 方式 1; ×10: 方式 2; ×11: 方式 3; 100: 方式 4; 101: 方式 5;

BCD: 计数制选择位, BCD=1, 按十进制 (BCD 码) 计数; 否则, 按二进制计数。

## 3. Intel 8255A

(1). 8255A 的命令控制字写入 8255 的控制字寄存器

8255 命令控制字的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
1	A 组工作方式	A 口 I/O	PC <sub>7</sub> ~PC <sub>4</sub> I/O	B 组工作方式	B 口 I/O	PC <sub>7</sub> ~PC <sub>0</sub> I/O	

D<sub>7</sub>: 恒为 1, 8255A 命令控制字的特征位

D<sub>6</sub>~D<sub>5</sub>: A 组工作方式选择位, 00: 方式 0; 01: 方式 1; 1×: 方式 2;

D<sub>4</sub>: A 口 I/O 选择位, 0: 输出; 1: 输入;

D<sub>3</sub>: PC<sub>7</sub>~PC<sub>4</sub>I/O 选择位, 0: 输出; 1: 输入;

D<sub>2</sub>: B 组工作方式选择位, 0: 方式 0; 1: 方式 1;

D<sub>1</sub>: B 口 I/O 选择位, 0: 输出; 1: 输入;

D<sub>0</sub>: PC<sub>7</sub>~PC<sub>0</sub>I/O 选择位, 0: 输出; 1: 输入;

(2). 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器

8255 的端口 C 置位/复位命令控制字的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	×	×	×	C 口相应位的编码			置位/复位选择

D<sub>7</sub>: 恒为 0, 8255A 的端口 C 置位/复位命令控制字的特征位;

D<sub>6</sub>~D<sub>4</sub>: 未用, 可以随意设置;

D<sub>3</sub>~D<sub>1</sub>: C 端口中需要置位/复位的位编码;

D<sub>0</sub>: 置位/复位选择位, D<sub>0</sub>=1: 置位; D<sub>0</sub>=0: 复位。

## 4. Intel 8251

(1). 方式控制字, 写入 8251 的奇地址端口, 格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
S <sub>2</sub>	S <sub>1</sub>	EP	PEN	L <sub>2</sub>	L <sub>1</sub>	B <sub>2</sub>	B <sub>1</sub>

D<sub>7</sub>~D<sub>6</sub>: 异步通信方式下, 用来设置停止位的个数, 00: 无效; 01: 1 位; 10: 1.5 位; 11: 2 位; 同步通信方式下, D<sub>6</sub> 用来设置内、外同步方式, D<sub>6</sub>=0 设置内同步, D<sub>6</sub>=1 设置外同步; D<sub>7</sub> 位用来确定同步字符的个数, D<sub>7</sub>=1 设置单同步字符; D<sub>7</sub>=0 设置双同步字符;  
D<sub>5</sub>: 奇/偶校验选择位, D<sub>5</sub>=1, 选择偶校验; D<sub>5</sub>=0, 选择奇校验;  
D<sub>4</sub>: 奇/偶校验允许位, D<sub>4</sub>=1, 允许设置奇/偶校验位; D<sub>4</sub>=0, 不允许设置奇/偶校验位;  
D<sub>3</sub>~D<sub>2</sub>: 用以确定所传送数据字符的位数, 00: 5 位; 01: 6 位; 10: 7 位; 11: 8 位;  
D<sub>1</sub>~D<sub>0</sub>: 用以确定发送与接收数据的速率

00: 用于同步传送;  
01: 用于异步传送, 波特率系数为 1;  
10: 用于异步传送, 波特率系数为 16;  
11: 用于异步传送, 波特率系数为 64。

(2). 控制命令字, 写入 8251 的奇地址端口, 格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
EH	IR	RTS	ER	SBRK	RxE	DTR	TxEN

D<sub>7</sub>: EH 位, EH=1 用以启动搜索同步字符;  
D<sub>6</sub>: IR 位, IR=1 迫使 8251 内部复位;  
D<sub>5</sub>: RTS 位, RTS=1 使 8251 从相应引脚输出有效信号;  
D<sub>4</sub>: ER 位, ER=1 使所有错误标志复位;  
D<sub>3</sub>: SBRK 位, SBRK=1 迫使 8251 发中止符;  
D<sub>2</sub>: Rx E 位, Rx E=1 允许接收;  
D<sub>1</sub>: DTR 位, DTR=1 数据终端准备好;  
D<sub>0</sub>: TxEN 位, 允许发送。

(3). 工作状态字, 从 8251 的奇地址端口读入, 格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
DSR	SYNDET	FE	OE	PE	TxE	RxRDY	TxRDY

D<sub>7</sub>: DSR 位, 若 8251 的  $\overline{DSR}$  引脚输入有效信号, 则该位被置 1;  
D<sub>6</sub>: SYNDET 位, 若 8251 的 SYNDET 引脚为高电平, 则该位被置 1;  
D<sub>5</sub>: FE 位, 若在数据接收过程中, 出现了帧错误, 则该位被置 1;  
D<sub>4</sub>: OE 位, 若在数据接收过程中, 出现了溢出错误, 则该位被置 1;  
D<sub>3</sub>: PE 位, 若在数据接收过程中, 出现了奇偶校验错误, 则该位被置 1;  
D<sub>2</sub>: Tx E 位, 若 8251 的 Tx E 引脚为高电平, 则该位被置 1;  
D<sub>1</sub>: RxRDY, 若 8251 的 RxRDY 引脚为高电平, 则该位置 1;  
D<sub>0</sub>: TxRDY, 若 8251 的数据发送缓冲器空, 则该位被置 1;