

南京理工大学

2008 年硕士学位研究生入学考试试题

试题编号: 2008010032

考试科目: 微机原理与接口技术 (满分 150 分)

考生注意: 所有答案 (包括填空题和硬件连线) 按试题序号写在答题纸上, 写在试卷上不
给分

一、填空题 (每空 1 分, 共 25 分)

1. 8086/8088CPU 在 _____ 最后一个状态采样 _____ 信号, 以决定是否进入中断相应周期。
2. 假设 (SS) = 3250H, (SP) = 0250H, 如果在堆栈中存入 5 个数据, 则栈顶的物理地址为 _____ (H)。如果又从堆栈中取出 3 个数据, 则栈顶的物理地址为 _____ (H)。
3. ADC0809 是一种典型的数据采集器件, 它不仅包括一个 8 位的 _____ 的 A/D 转换, 而且还提供一个 _____ 通道的模拟多路开关和联合寻址逻辑。
4. 中断控制器 Intel8259A 能够提供 8 级优先权控制, 至少通过 _____ 片级连, 可扩展至 37 级优先权控制。
5. 一般来讲, 中断的处理过程可分为中断请求、 _____、中断响应、 _____ 和中断返回几个步骤。
6. 在串行通信中, 根据传输信号形式 (传输方式) 的不同, 通常分为 _____ 传输和 _____ 传输。
8. Intel8255A 的 B 组控制电路用来控制 B 口及 _____。
9. 8086/8088 中的标志寄存器共有 6 个 _____ 和 3 个 _____ 标志。
10. RS232 的电气特性与 TTL 的逻辑电平是不同的, 而 TTL → RS232 的逻辑电平的转换是由 _____ 器件来完成的。
11. 由于 8088/8088CPU 的地址/数据总线采用 _____ 方式, 所以在其发出地址信号之后, 须在 T1 状态发 _____ 地址锁存信号。
12. 在 CPU 处于最大模式的情况下, 系统中必须接有 _____ 芯片, 它对接收到的来自于 CPU 的 _____ 信号进行译码, 以发出各种所需的控制信号。
13. 8255 工作在方式 1 或方式 2 时, INTE 为中断允许信号, 它的 _____ 由 _____ 进行控制。
14. 存储器系统的三项主要性能是指标 _____、 _____ 和成本。
15. 在异步传输过程中, 设每个字符对应 1 个起始位, 7 位数据位, 1 个奇偶校验位, 1 位停止位, 如波特率为 2400, 则每秒能传输的最大字符数为 _____ 个。
16. 在计算机系统中计算容量时有不同的计量单位, 如 B, KB 等, 请问 1TB = _____ B。

二、选择题 (每题 1 分, 共 15 分)

1. 一台 486DX2 的 CPU 其基本总线周期为 2 个处理器时钟周期, 加在 CPU 时钟输入端的时钟信号频率为 40MHz, 则此 CPU 的基本总线周期为 _____。
(A) .25ns (B) .40ns (C) .50ns (D) .100ns

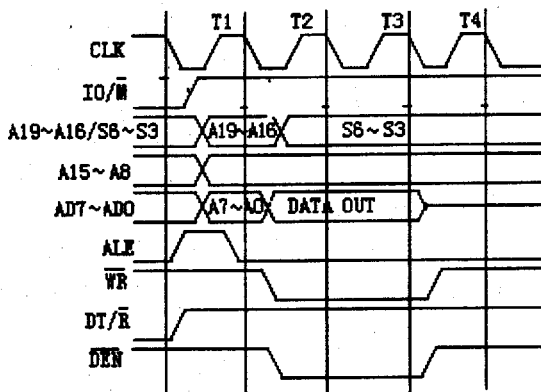
2. 16 位二进制表示的数据范围是_____。
 A. 0 ~ 65535 B. -32768 ~ 32767 C. 0 ~ 9999 D. -5000 ~ 4999
3. RS232 的 TxD 线上发送的数字信号的逻辑电平关系为_____。
 (A). 逻辑 1: -3V~-15V 逻辑 0: 3V~15V
 (B). 逻辑 1: 3V~15V 逻辑 0: -3V~-15V
 (C). 逻辑 1: 0V~0.7V 逻辑 0: 3.8V~5V
 (D). 逻辑 1: 3.8V~5V 逻辑 0: 0V~0.7V
4. 8255A 的端口 A 工作于方式 1 输出时, 要用_____引脚作为联络信号。
 (A) PC₇、PC₆、PC₃ (B) . PC₅、PC₄、PC₃
 (C) . PC₆、PC₅、PC₄ (D) . PC₆、PC₄、PC₃
5. 如果选择波特率因子为 64, 在接收时, 采用波特率的 64 倍频率作为接收时钟, 其目的是_____。
 (A) 识别正确的起始位 (B) 取样信号的峰值
 (C) 提高接收速度 (D) 提高取样精度
6. 溢出的实质是_____。
 (A). 运算产生了进位
 (B). 运算产生了借位
 (C). 参加运算的操作数超过了数据的表示范围
 (D). 运算的结果超过了数据的表示范围
7. 下列引起 CPU 程序中中断的四种情况, 哪一种需要由硬件提供中断类型码_____。
 (A). INTO (B). NMI (C). INTR (D). INTn
8. 在 Intel 2164 动态 RAM 存储器中, 对存储器刷新的方法是每次刷新_(1)单元, 共需_(2)_____个周期可将存储器刷新一次。
 A. 256, 256 B. 512, 128 C. 512, 256 D. 128, 512
9. 假设在 8251A 的发送器、接收器时钟引脚上施加 38.4KHZ 的时钟信号, 则作为异步通信时的通信速率可为 600、_____波特。
 A 2400 B 4800 C 9600 D 19200
10. 具有指令流水线结构的 CPU, 一般情况下指令执行时间主要取决于_____。
 (A) 指令执行步骤 (B) CPU 有无等待状态
 (C) CPU 的时钟周期 (D) CPU 内 CACHE 的大小
11. 8251 串行通信接口芯片在发送信息时, 向 CPU 发出的中断请求信号是_____信号担任。
 (A). SYNDET (B). RxRDY (C). TxE (D). TxRDY
12. 假定 8253CLK0 的时钟频率为 2MHZ , 则该通道的最大定时时间为_____微秒。
 A. 0FFFFH B 32768 C 72367 D 65536
13. 10 位的 D/A 转换器, 其满量程电压为 10V, 绝对精度为+1/2LSB, 则其绝对精度为_____。
 A. 9.77mV B 4.88mV C 10 mV D 5mV
14. 在一段汇编程序中需要多次调用另一段程序, 则采用宏指令比用子程序实现_____。
 (A). 占空间大, 速度慢 (B). 占空间小, 速度快
 (C). 占空间大, 但速度快 (D). 占空间小, 速度慢

15. 设 8259A 配置成 IR0~IR3、IR6 输入直接从外部电路接收输入, 但 IR4、IR5、IR7 则由从片的 INT 端提供, 则主片的初始化命令字和从片 2 (接 IR5) 的 ICW3 的码值分别为_____。

- A. 0E0H, 05H B. 0B0H, 07H C. 0B0H, 05H D. 0E0H, 07H

三、简答题 (每题 5 分, 共 30 分)

1. 简要分析 Intel8259A 如何完成对 IRR、ISR 和 IMR 寄存器的读取工作。
2. 当 8255A 的 A 口工作在方式 2 时, 其端口 B 适合于什么样的功能? 写出此时各种不同组合情况的控制字。
3. 存储器芯片扩展的方式有哪几种? 主要要考虑哪些信号线的问题?
4. 变量和标号的三个属性是什么? 主要区别和联系有哪些?
5. 试分析下图中每个时钟周期的工作过程



6. 为什么微机系统中要用接口电路? 它的主要功能有哪些?

四、完成下列程序编写

1. 试编写一程序将 BUFF 缓冲器中的 20 个压缩 BCD 数转换成 ASCII 码, 存放在 ASCBUFF 开始的单元中。(8 分)
2. 试编写一完整的汇编程序, 将首地址为 BUFF 的 1000 个数组的奇数和偶数分别存入 DATA1、DATA2 开始的数据区中, 并统计各自得个数及最大奇数值, 并存在 NUM1、NUM2、MAX 单元中。(12 分)

五、以 Intel8088CPU 为核心, 组构一个存储器系统, 要求:

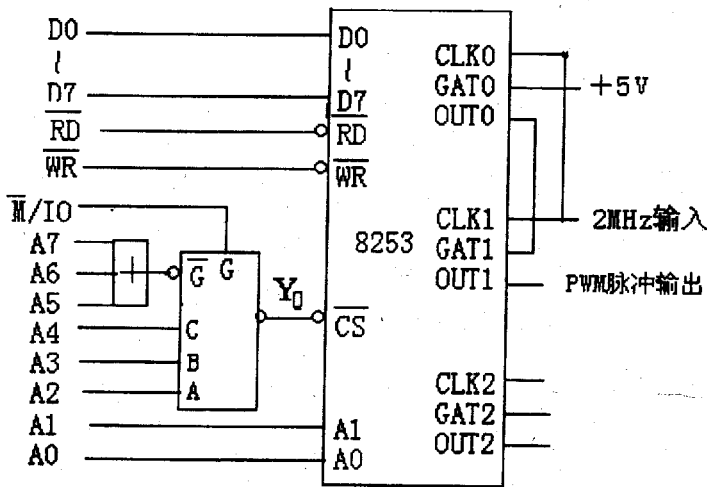
1. RAM 容量为 32KB, ROM 容量为 32KB, 起始地址为 10000H, 占用连续空间且地址不重叠, 其中 ROM 在低地址区域, RAM 在高地址区域;
2. 可采用 74LS138 译码器, 使用与非门器件不受限制;
3. 现有存储器芯片 (引脚说明见辅助材料):
 EPROM: Intel27128 规格为 16K×8;
 静态 RAM: Intel6264 规格为 8K×8
 试完成硬件线路的设计并写出各芯片的地址范围 (12 分)。

六、现在要用脉冲宽度调节 (PWM) 的方法来控制电机的转速, 采用 8253 输出周期固定、占空比可调的脉冲信号。已知有如下的硬件连接图, 试完成:

- 1、输出信号波形 (即 PWM 脉冲) 如下, 则该输出波形的周期如何调节? 输出负脉冲的宽度如何调节? 它们之间的关系如何?



- 2、要求输出的 PWM 脉冲频率为 1KHz, 脉冲宽度为 0.5ms, 编写 8253 的初始化程序。(14 分)



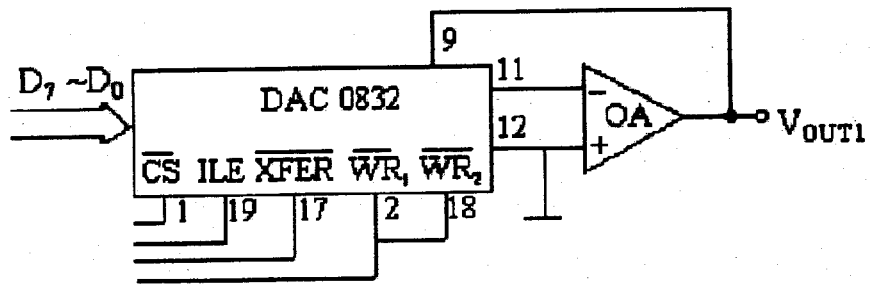
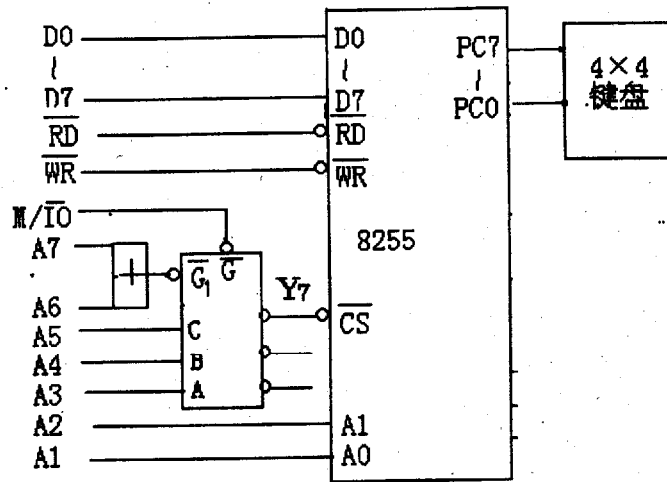
七、某系统 (CPU 为 8088) 通过 8251 采用中断方式进行异步串行通信, 接收 100 个字节数据送 TDATA 缓冲区。中断请求信号接 8259A 的 IR₅, 边沿触发, 不用 AEIOI 结束方式, 屏蔽不用的中断源。要求完成:

- 1、试写出 8259A 的初始化程序。(8259A 的端口地址为 40H、41H)
- 2、编写完成接收的中断子程序 (假设 8251 初始化时已清除出错标志并允许接收, 8251 的端口地址为 42H、43H)。
- 3、根据初始化程序的内容以及接收程序的设计, 编程填写中断向量表。(12 分)

八、如图所示为一小型控制系统的简化模型: 8086CPU 通过键盘方式控制 0832 输出控制波形, 8255A C 口的高 4 位和低 4 位分别与 4×4 键盘的行、列相连 (1 通/0 不通)。要求完成:

- 1、说明此时 8255A 的端口地址。
- 2、完成 0832 与 8086 的硬件连线, 采用单缓冲方式, 地址译码信号从已有的地址译码器的输出端选取。(画在答题纸上。)
- 3、CPU 扫描键盘, 当按键为 "0" 时 (键盘扫描值为 10001000B), 开始启动 0832 输出锯齿波 (满量程)。试编写完成此功能的控制程序 (含初始化, 键盘扫描和识别, 波形输出)。

(22 分)



辅助材料

一. 存储器芯片资料

1. 静态 RAM 存储器芯片 Intel6264

规格: $8K \times 8$ 地址引脚: $A_{12}-A_0$; 数据引脚: D_7-D_0 ;

控制信号及对应的操作如下:

\overline{CE}_1	CE_2	\overline{OE}	\overline{WR}	操作
0	1	0	1	读
0	1	1	0	写

2. EPROM 存储器芯片 Intel27128

规格: $16K \times 8$ 地址引脚: $A_{13}-A_0$; 数据引脚: O_7-O_0 ;

控制信号及对应的操作如下:

\overline{CE}	\overline{OE}	操作
0	0	读

3. 译码器芯片 74LS138 规格: 3-8 译码器:

3-8 译码器真值表						
G_1	G_{2A}	G_{2B}	C	B	A	输出特性
1	0	0	0	0	0	$Y_0=0$, 其余全为 1
1	0	0	0	0	1	$Y_1=0$, 其余全为 1
1	0	0
1	0	0	1	1	1	$Y_7=0$, 其余全为 1

二. 8088/8086 微机系统常用接口芯片控制及状态字

1. Intel 8259A

(1). ICW_1 写入 8259A 偶地址端口

ICW_1 的格式如下:

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
×	×	×	1	LTIM	ADI	SNGL	IC_4

D_7-D_5 : 在 8086/8088 系统中不用, 可随意设置;

D_4 : 恒定为 1, 为 ICW_1 的特征位;

D_3 : LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式;

LTIM=0, 为边沿触发方式;

D_2 : ADI 位, 在 8086/8088 系统中不用, 可随意设置;

D_1 : SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0。

D_0 : IC_4 位, $IC_4=1$, 表示对相应 8259A 芯片初始化时, 须设置 ICW_4 ; 若 ICW_4 的各位都为 0, 则不需设置 ICW_4 。

(2). ICW_2 写入 8259A 奇地址端口

ICW_2 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码, 高 5 位由用户自由设置。

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
						×	×
							×

(3). ICW₃ 写入 8259A 奇地址端口

ICW₃ 用于 8259A 的级联方式

对主片来讲, 如果 IR_i 接有从片, 则其 ICW₃ 中相应的位置 1; 否则, 其 ICW₃ 中相应的位置 0。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
IR ₇	IR ₆	IR ₅	IR ₄	IR ₃	IR ₂	IR ₁	IR ₀

对从片来讲, D₇~D₃ 不用, 可以随意设置, D₂~D₀ 为该从片中断请求输出信号所接主 8259A 芯片

中断输入引脚 IR_i 中, i 的编码。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	×	×	ID ₂	ID ₁	ID ₀

(4). ICW₄ 写入 8259A 奇地址端口

ICW₄ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	0	0	SFNM	BUF	M/S	AEOI	μ PM

D₇~D₅: 恒定为 000, 是 ICW₄ 的特征位;

D₄: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D₃: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

D₂: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下, 该位没有实际意义, 可以随意设置。

D₁: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D₀: μ PM 位: 若系统中微处理器选用 8086/8088, 则设置 μ PM=1; 若系统中微处理器选用 8080/8085, 则设置 μ PM=0;

(5). OCW₁ 写入 8259A 奇地址端口

若使 8259A 的 IR_i 中断请求呈屏蔽状态; 则置 OCW₁ 中的第 i 位=1, 否则, 置 OCW₁ 中的第 i 位=0,

OCW₁ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
M ₇	M ₆	M ₅	M ₄	M ₃	M ₂	M ₁	M ₀

(6). OCW₂ 写入 8259A 偶地址端口

OCW₂ 中各位的不同组合, 可以形成不同的操作控制命令, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
R	SL	EOI	0	0	L ₂	L ₁	L ₀

D₇: R 位, R=1, 中断优先级采用自动循环方式; R=0, 中断优先级不采用自动循环方式;

D₆: SL 位: SL=1, 表明相应控制命令是对特定中断源进行的, 需用到 L₂、L₁、L₀ 位的编码;

D₅: EOI 位, EOI=1, 表明相应操作命令是中断结束命令;

D₄~D₃: 恒定设置为 00, 是 OCW₂ 的特征位;

D₂~D₀: L₂、L₁、L₀ 位, 表明所对应的中断源。

(7). OCW₃ 写入 8259A 偶地址端口

OCW₃ 中各位的不同组合, 可以形成不同的操作控制命令, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	ESMM	SMM	0	1	P	RR	RIS

D₇: 未用, 可以随意设置;

D₆: ESMM 位, ESMM=1, 允许设置或消除对中断请求的特殊屏蔽方式;

D₅: SMM=1, 设置对中断请求的特殊屏蔽方式; SMM=0, 取消对中断请求的特殊屏蔽方式;

D₄~D₃: 恒定设置为 01, 是 OCW₃ 的特征位;

D₂: P 位, P=1, 表示相应的操作字是查询中断源命令;

D₁: RR 位, RR=1, 表明随后可从偶地址端口, 读入 8259A 寄存器的内容;

D₀: RIS, RIS=1, 表明要读取 ISR 寄存器的内容; RIS=0, 表明要读取 8259A 中 IRR 寄存器的内容。

2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
SC ₁	SC ₀	RW ₁	RW ₂	M ₂	M ₁	M ₀	BCD

SC₁~SC₀: 通道选择位, 00: 选择通道 0; 01: 选择通道 1; 10: 选择通道 2; 11: 非法;

RW₁~RW₀: 读/写方式选择位, 00: 发锁存控制命令; 01: 只读/写低位字节; 10: 只读/写高位字节; 11: 依次读/写低位、高位字节;

M₂~M₀: 工作方式选择位, 000: 方式 0; 001: 方式 1; ×10: 方式 2; ×11: 方式 3; 100: 方式 4; 101: 方式 5;

BCD: 计数数制选择位, BCD=1, 按十进制 (BCD 码) 计数; 否则, 按二进制计数。

3. Intel 8255A

(1). 8255A 的命令控制字写入 8255 的控制字寄存器

8255 命令控制字的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	A 组工作方式	A 口 I/O	PC ₇ ~PC ₄ I/O	B 组工作方式	B 口 I/O	PC ₃ ~PC ₀ I/O	

D₇: 恒为 1, 8255A 命令控制字的特征位

D₆~D₅: A 组工作方式选择位, 00: 方式 0; 01: 方式 1; 1×: 方式 2;

D₄: A 口 I/O 选择位, 0: 输出; 1: 输入;

D₃: PC₇~PC₄I/O 选择位, 0: 输出; 1: 输入;

D₂: B 组工作方式选择位, 0: 方式 0; 1: 方式 1;

D₁: B 口 I/O 选择位, 0: 输出; 1: 输入;

D₀: PC₃~PC₀I/O 选择位, 0: 输出; 1: 输入;

(2). 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器

8255 的端口 C 置位/复位命令控制字的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	×	×	×	C 口相应位的编码			置位/复位选择

D₇: 恒为 0, 8255A 的端口 C 置位/复位命令控制字的特征位;

D₆~D₄: 未用, 可以随意设置;

D₃~D₁: C 端口中需要置位/复位的位编码;

D₀: 置位/复位选择位, D₀=1: 置位; D₀=0: 复位。

4. Intel 8251

(1). 方式控制字, 写入 8251 的奇地址端口, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
S ₂	S ₁	EP	PEN	L ₂	L ₁	B ₂	B ₁

D₇~D₆: 异步通信方式下, 用来设置停止位的个数, 00: 无效; 01: 1 位; 10: 1.5 位; 11: 2 位; 同步通信方式下, D₆ 用来设置内、外同步方式, D₆=0 设置内同步, D₆=1 设置外同步; D₇ 位用来确定同步字符的个数, D₇=1 设置单同步字符; D₇=0 设置双同步字符;
 D₅: 奇/偶校验选择位, D₅=1, 选择偶校验; D₅=0, 选择奇校验;
 D₄: 奇/偶校验允许位, D₄=1, 允许设置奇/偶校验位; D₄=0, 不允许设置奇/偶校验位;
 D₃~D₂: 用以确定所传送数据字符的位数, 00: 5 位; 01: 6 位; 10: 7 位; 11: 8 位
 D₁~D₀: 用以确定发送与接收数据的速率
 00: 用于同步传送;
 01: 用于异步传送, 波特率系数为 1;
 10: 用于异步传送, 波特率系数为 16;
 11: 用于异步传送, 波特率系数为 64。

(2). 控制命令字, 写入 8251 的奇地址端口, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
EH	IR	RTS	ER	SBRK	RxE	DTR	TxEN

D₇: EH 位, EH=1 用以启动搜索同步字符;
 D₆: IR 位, IR=1 迫使 8251 内部复位;
 D₅: RTS 位, RTS=1 使 8251 从相应引脚输出有效信号;
 D₄: ER 位, ER=1 使所有错误标志复位;
 D₃: SBRK 位, SBRK=1 迫使 8251 发中止符;
 D₂: RxE 位, RxE=1 允许接收;
 D₁: DTR 位, DTR=1 数据终端准备好;
 D₀: TxEN 位, 允许发送。

(3). 工作状态字, 从 8251 的奇地址端口读入, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
DSR	SYNDET	FE	OE	PE	TxE	RxRDY	TxRDY

D₇: DSR 位, 若 8251 的 \overline{DSR} 引脚输入有效信号, 则该位被置 1;
 D₆: SYNDET 位, 若 8251 的 SYNDET 引脚为高电平, 则该位被置 1;
 D₅: FE 位, 若在数据接收过程中, 出现了帧错误, 则该位被置 1;
 D₄: OE 位, 若在数据接收过程中, 出现了溢出错误, 则该位被置 1;
 D₃: PE 位, 若在数据接收过程中, 出现了奇偶校验错误, 则该位被置 1;
 D₂: TxE 位, 若 8251 的 TxE 引脚为高电平, 则该位被置 1;
 D₁: RxRDY, 若 8251 的 RxRDY 引脚为高电平, 则该位置 1;
 D₀: TxRDY, 若 8251 的数据发送缓冲器空, 则该位被置 1;