

南京理工大学

2009 年硕士学位研究生入学考试试题

试题编号：2009010030

考试科目：微机原理与接口技术 B (满分 150 分)

考生注意：所有答案（包括填空题和硬件连线）按试题序号写在答题纸上，写在试卷上不
给分

一、填空题（每空 1 分，共 30 分）

1. 8086CPU 需要用三片 8282 作为_____，用两片 8286 做为_____。
2. 已知 $X = -88$, $Y = 12$, 则 $[X - Y]$ 的 16 位补码为_____， $X/2$ 的 8 位二进制补码为_____。
3. 任一存储器操作数都具有段值、_____和_____三种属性。
4. 实现子程序的参数传递一般有三种形式：_____、数据段或附加段中的存储单元和_____。
5. 通常对 CACHE 的替换策略有：_____和_____两种策略。
6. EU 包括_____、_____和状态寄存器等。
7. 采用频带传输时，通常的调制方式有：_____、调频和_____三种形式。
8. 利用 8255A 做小键盘的接口（矩阵式），则 CPU 首先要判断是否有键按下，一般说来，判断键盘按下的方法有：_____和_____两种。
9. 8259A 接连控制时，主片的 $CAS0 - CAS2$ 作为输出应接到_____的 $CAS0 - CAS2$ 引脚。若工作在非缓冲方式，主片的 $\overline{SP/EN}$ 引脚应接_____。
10. 8237 传输对象可以是：存储器对_____或存储器对_____。
11. 当 8255A 的端口 A 工作在方式 2 时，C 口的剩下的三根信号线可以工作在_____的输入/输出方式，或用作_____的应答联络信号线。
12. 8255A A 口工作在方式 2 时，内部中断允许 INTEA 和 INTEB 分别由_____和_____的置位实现。
13. 构成一个 $64K * 8$ 的存储器系统，选用 2764 ($8K * 8$) 芯片，则需要_____片 2764 芯片，至少需要_____根地址线。
14. ADC0809 是一种典型的数据采集器件，它不仅包括一个 8 位的_____的 A/D 转换，而且还提供一个_____通道的模拟多路开关和联合寻址逻辑。
15. 利用 8259A 做中断控制器，主片 8259A 的 IR2 和 IR5 引脚接有从片，则主片的 ICW3 应为 _____B，对接入 IR5 引脚的从片 8259A 的 ICW3 应为 _____B。

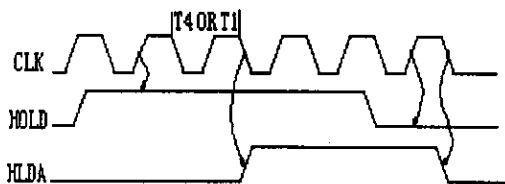
二、选择题（每题 1 分，共 10 分）

1. JMP SHORT OPRD 指令中，转移的地址应在_____范围内。
A 0—255 B -128—+127 C 0—127 D -32768—+32767
2. 指令 MOV BX, ((PORT LT 5) AND 20) OR ((PORT GE 5) AND 30), 当 PORT 的值大于等于 5 时，上述指令汇编后的结果为_____。
A MOV BX, 30 B MOV BX, 20 C MOV BX, 0 D MOV BX, 5

3. 设 8253 的计数器 1 工作在方式 1, BCD 计数, 初值为 1000, 门控 GATE 始终为高电平, CLK1=2.0MHz, 则写入的控制字和 OUT1 脉冲宽度为 _____。
- (A) 65H, 1.0MS (B) 63H, 0.5MS (C) 63H, 1.0MS (D) 65H, 0.5MS
4. 采用 DMA 方式, 在存储器与 I/O 设备间进行数据传输, 对于 PC 机来说, 数据传送要经过 _____。
- (A). CPU (B). DMA 通道 (C). 系统总线 (D). 外部总线
5. 已知某系统采用 8259A 做中断控制系统, 主片 IR2 和 IR5 分别接两片从片, 中断优先权采用特殊全嵌套方式, 则主片 IR4、IR7 与从片 2 (接主片 IR5) 中的 IR0、IR2 和 IR7 的优先权顺序为_____。
- A 主片 IR4>从片 IR0>从片 IR2>从片 IR7>主片 IR7
 B 从片 IR0>从片 IR2>主片 IR4>主片 IR7>从片 IR7
 C 主片 IR4>主片 IR7>从片 IR0>从片 IR2>从片 IR7
 D 从片 IR0>从片 IR2>主片 IR4>从片 IR7>主片 IR7
6. 常用的虚拟存储器寻址系统由_____两级存储器组成。
- (A) 主存—辅存 (B) CACHE—主存 (C) CACHE—辅存 (D) CACHE—CACHE
7. 4 位 BCD 码表示的数据范围是_____。
- (A) 0 ~ 65535 (B) -32768 ~ 32767 (C) 0 ~ 9999 (D) -5000 ~ 4999
8. 8086/8088 系统中, 一个栈可使用的最大空间是_____。
- (A) 1MB (B) 64KB (C) 由 SP 初值决定 (D) 由 SS 初值决定
9. 某微机系统在串行通信时, 采用 8251 芯片, 在对其进行初始化时, 方式控制字为 0FAH. 假定, 系统的发送时钟频率为 153.6 kHz, 则_____。
- (A). 系统通信采用同步方式, 通信波特率为 1200
 (B). 系统通信采用异步方式, 通信波特率为 1200
 (C). 系统通信采用异步方式, 通信波特率为 9600
 (D). 系统通信采用同步方式, 通信波特率为 9600
10. 已知一中断服务程序的中断类型码为 62H, 则中断服务程序的入口地址存储在_____开始的连续 4 个字节中。
- (A) CS: 0062H (B) DS: 0062H (C) 0: 0062H (D) 0: 0188H

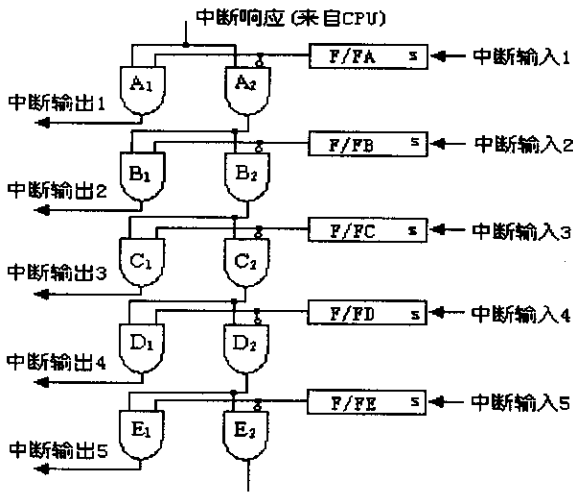
三、简答题 (每题 5 分, 共 30 分)

1. 伪指令与指令有何区别? 简述符号定义伪指令 EQU, PURGE, = 的区别与联系。简要分析。
2. 简要分析下图的时序工作过程。



3. 现代计算机存储系统采用了哪三级分级结构? 主要解决存储器中存储的哪些什么问题?
4. 分析无条件转移指令 JMP OPRD 的分类和功能。
5. 总线在计算机系统中的作用是什么? 按在系统的不同层次及位置划分, 总线有哪些不同的类型? 它们各适用于什么场合?

6.分析下图中断优先级判断过程。



四、完成下列程序编写

- 1 已知在 BUFFASC 开始的缓冲区中存有 100 字节的 ASCII 码(数字 0-9), 试将它们转换为压缩的 BCD 数存放在 BUFF 开始的缓冲区中。写出完整程序。(10 分)
- 2 在 BUFF 开始的单元中存有 200 个带符号数有序表(从小到大排序), 试将关键字 X 插入到该表的合适位置并记录下插入的位置。(10 分)

五. 以 Intel8088CPU 为核心, 组构一个存储器系统, 要求:

1. RAM 容量为 3KB, ROM 容量为 8KB, ROM 起始地址为 08000H, 占用连续空间且地址不重叠, RAM 起始地址为 0C000H, 占用连续空间且地址不重叠;
2. 可采用 74LS138 译码器, 使用与非门器件不受限制;
3. 现有存储器芯片(引脚说明见辅助材料):
 EPROM: Intel2764 规格为 8K×8;
 静态 RAM: Intel2114 规格为 1K×4
 试完成硬件线路的设计并写出各芯片的地址范围 (15 分)。

六. 某 CPU 为 8088 的系统, 外接一片 0809 和一片 8259A 作为中断控制部件。

0809 采用中断方式从 IN0 采集数据放在 BUFF 缓冲区, 其中断请求信号接入 8259A, 该中断源的中断类型码是 7DH。要求中断请求信号为边沿触发, 采用 AEOI 结束方式, 非缓冲方式, 全嵌套, 开放 IR₄ 的中断源。设 8259A 的口地址为 F8H~F9H。0809IN0 的启动地址为 80H, 读数据口地址为 81H。

- 1、编写 8259A 的初始化程序。指出 0809 的中断请求应接在 8259A 的那个引脚。
- 2、已有如下部分主程序, 编写中断服务子程序并将中断向量放入中断向量表的适当位置。
- 3、如要求采集 100 个数据后停止工作, 则给出修改后的主程序和中断服务子程序

```

DATA SEGMENT
BUFF DB 100DUP(?)
NUM DB 0

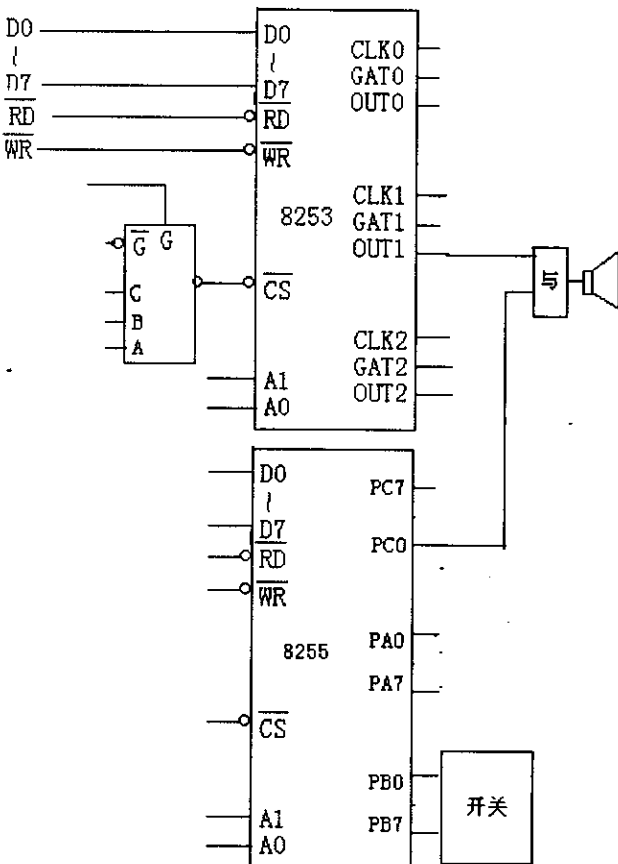
ADDR DW ?
DATA ENDS
CODE SEGMENT
ASSUME CS:CODE,DS:DATA
.....
LEA BX, BUFF
OUT 80H, AL
LL: HLT
JMP LL

```

七. 如图所示为一检测系统的部分硬件连线图, CPU 为 8086。要求通过 8255 采集来自开关的数据, 当检测到某一特定值时 (如 AAH), 8253 通道 1 发出频率为 1.9KHZ 的声响。 要求完成:

- 1、包括 8251 和 8253 在内的完整硬件连线。(画在答题纸上。地址译码采用 3-8 译码器)
- 2、编写 8253 的初始化程序。(工作时钟为 2MHZ)
- 3、编写 8255 的初始化程序和采集数据、控制发声的应用程序。

(23 分)



辅助材料

一. 存储器芯片资料

1. 静态 RAM 存储器芯片 Intel2114

规格: $1K \times 4$ 地址引脚: A_9-A_0 ; 数据引脚: $D-D_0$;

控制信号及对应的操作如下:

| \overline{CS} | \overline{OE} | \overline{WR} | 操作 |
|-----------------|-----------------|-----------------|----|
| 0 | 0 | 1 | 读 |
| 0 | 1 | 0 | 写 |

2. EPROM 存储器芯片 Intel2764

规格: $8K \times 8$ 地址引脚: $A_{12}-A_0$; 数据引脚: O_7-O_0 ;

控制信号及对应的操作如下:

| \overline{CE} | \overline{OE} | 操作 |
|-----------------|-----------------|----|
| 0 | 0 | 读 |

3. 译码器芯片 74LS138 规格: 3-8 译码器:

| 3-8 译码器真值表 | | | | | | |
|------------|----------|----------|-----|-----|-----|------------------|
| G_1 | G_{2A} | G_{2B} | C | B | A | 输出特性 |
| 1 | 0 | 0 | 0 | 0 | 0 | $Y_0=0$, 其余全为 1 |
| 1 | 0 | 0 | 0 | 0 | 1 | $Y_1=0$, 其余全为 1 |
| 1 | 0 | 0 | ... | ... | ... | |
| 1 | 0 | 0 | 1 | 1 | 1 | $Y_7=0$, 其余全为 1 |

二. 8088/8086 微机系统常用接口芯片控制及状态字

1. Intel 8259A

(1). ICW_1 写入 8259A 偶地址端口

ICW_1 的格式如下:

| D_7 | D_6 | D_5 | D_4 | D_3 | D_2 | D_1 | D_0 |
|-------|-------|-------|-------|-------|-------|-------|--------|
| × | × | × | 1 | LTIM | ADI | SNGL | IC_4 |

$D_7 \sim D_5$: 在 8086/8088 系统中不用, 可随意设置;

D_4 : 恒定为 1, 为 ICW_1 的特征位;

D_3 : LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式;

LTIM=0, 为边沿触发方式;

D_2 : ADI 位, 在 8086/8088 系统中不用, 可随意设置;

D_1 : SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0。

D_0 : IC_4 位, $IC_4=1$, 表示对相应 8259A 芯片初始化时, 须设置 ICW_4 ; 若 ICW_4 的各位都为 0, 则不需设置 ICW_4 。

(2). ICW_2 写入 8259A 奇地址端口

ICW_2 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码,

高 5 位由用户自由设置。

| D_7 | D_6 | D_5 | D_4 | D_3 | D_2 | D_1 | D_0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
|-------|-------|-------|-------|-------|-------|-------|-------|

× × ×

(3). ICW₃ 写入 8259A 奇地址端口

ICW₃ 用于 8259A 的级联方式

对主片来讲，如果 IR_i 接有从片，则其 ICW₃ 中相应的位置 1；否则，其 ICW₃ 中相应的位置 0。

| | | | | | | | |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|

| | | | | | | | |
|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|
| IR ₇ | IR ₆ | IR ₅ | IR ₄ | IR ₃ | IR ₂ | IR ₁ | IR ₀ |
|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|-----------------|

对从片来讲，D₇~D₃ 不用，可以随意设置，D₂~D₀ 为该从片中 断请求输出信号所接主 8259A 芯片

中断输入引脚 IR_i 中，i 的编码。

| | | | | | | | |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|

| | | | | | | | |
|---|---|---|---|---|-----------------|-----------------|-----------------|
| × | × | × | × | × | ID ₂ | ID ₁ | ID ₀ |
|---|---|---|---|---|-----------------|-----------------|-----------------|

(4). ICW₄ 写入 8259A 奇地址端口

ICW₄ 的格式如下：

| | | | | | | | |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|

| | | | | | | | |
|---|---|---|------|-----|-----|------|-----|
| 0 | 0 | 0 | SFNM | BUF | M/S | AEOI | μPM |
|---|---|---|------|-----|-----|------|-----|

D₇~D₅：恒定为 000，是 ICW₄ 的特征位；

D₄：SFNM 位，SFNM=1，中断优先级设置为特殊的全嵌套模式；SFNM=0，中断优先级设置为普通的全嵌套模式；

D₃：BUF 位，若 8259A 通过外部总线缓冲器与系统数据总线相连，则置 BUF=1；若 8259A 与系统数据总线直接相连，则置 BUF=0；

D₂：M/S 位：在缓冲方式下，用来表明相应 8259A 是否主片，若为主片，置 M/S=1；否则置 M/S=0；在非缓冲方式下；该位没有实际意义，可以随意设置。

D₁：AEOI 位：AEOI=1，置自动中断结束方式；AEOI=0，中断结束需用中断结束命令。

D₀：μPM 位：若系统中微处理器选用 8086/8088，则设置 μPM=1；若系统中微处理器选用 8080/8085，则设置 μPM=0；

(5). OCW₁ 写入 8259A 奇地址端口

若使 8259A 的 IR_i 中断请求呈屏蔽状态；则置 OCW₁ 中的第 i 位=1，否则，置 OCW₁ 中的第 i 位=0，

OCW₁ 的格式如下：

| | | | | | | | |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|

| | | | | | | | |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| M ₇ | M ₆ | M ₅ | M ₄ | M ₃ | M ₂ | M ₁ | M ₀ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|

2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器，格式如下：

| | | | | | | | |
|-----------------|-----------------|-----------------|-----------------|----------------|----------------|----------------|----------------|
| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
| SC ₁ | SC ₀ | RW ₁ | RW ₂ | M ₂ | M ₁ | M ₀ | BCD |

SC₇~SC₀: 通道选择位, 00: 选择通道 0; 01: 选择通道 1; 10: 选择通道 2; 11: 非法;
 RW₁~RW₀: 读/写方式选择位, 00: 发锁存控制命令; 01: 只读/写低位字节; 10: 只读/写高位字节; 11: 依次读/写低位、高位字节;
 M₂~M₀: 工作方式选择位, 000: 方式 0; 001: 方式 1; ×10: 方式 2; ×11: 方式 3; 100: 方式 4; 101: 方式 5;
 BCD: 计数制选择位, BCD=1, 按十进制 (BCD 码) 计数; 否则, 按二进制计数。

3. Intel 8255A

(1).8255A 的命令控制字写入 8255 的控制字寄存器

8255 命令控制字的格式如下:

| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
|----------------|----------------|----------------|--------------------------------------|----------------|----------------|--------------------------------------|----------------|
| 1 | A 组工作方式 | A 口 I/O | PC ₇ ~PC ₄ I/O | B 组工作方式 | B 口 I/O | PC ₃ ~PC ₀ I/O | |

D₇: 恒为 1, 8255A 命令控制字的特征位

D₆~D₅: A 组工作方式选择位, 00: 方式 0; 01: 方式 1; 1×: 方式 2;

D₄: A 口 I/O 选择位, 0: 输出; 1: 输入;

D₃: PC₇~PC₄I/O 选择位, 0: 输出; 1: 输入;

D₂: B 组工作方式选择位, 0: 方式 0; 1: 方式 1;

D₁: B 口 I/O 选择位, 0: 输出; 1: 输入;

D₀: PC₃~PC₀I/O 选择位, 0: 输出; 1: 输入;

(2). 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器

8255 的端口 C 置位/复位命令控制字的格式如下:

| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| 0 | × | × | × | C 口相应位的编码 | | | 置位/复位选择 |

D₇: 恒为 0, 8255A 的端口 C 置位/复位命令控制字的特征位;

D₆~D₄: 未用, 可以随意设置;

D₃~D₁: C 端口中需要置位/复位的位编码;

D₀: 置位/复位选择位, D₀=1: 置位; D₀=0: 复位。

4. Intel 8251

(1).方式控制字, 写入 8251 的奇地址端口, 格式如下:

| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| S ₂ | S ₁ | EP | PEN | L ₂ | L ₁ | B ₂ | B ₁ |

D₇~D₆: 异步通信方式下, 用来设置停止位的个数, 00: 无效; 01: 1 位; 10: 1.5 位; 11: 2 位; 同步通信方式下, D₆用来设置内、外同步方式, D₆=0 设置内同步, D₆=1 设置外同步; D₇位用来确定同步字符的个数, D₇=1 设置单同步字符; D₇=0 设置双同步字符;

D₅: 奇/偶校验选择位, D₅=1, 选择偶校验; D₅=0, 选择奇校验;

D₄: 奇/偶校验允许位, D₄=1, 允许设置奇/偶校验位; D₄=0, 不允许设置奇/偶校验位;

D₃~D₂: 用以确定所传送数据字符的位数, 00: 5 位; 01: 6 位; 10: 7 位; 11: 8 位

D₁~D₀: 用以确定发送与接收数据的速率

00: 用于同步传送;

01: 用于异步传送, 波特率系数为 1;

10: 用于异步传送, 波特率系数为 16;

11: 用于异步传送, 波特率系数为 64。

(2).控制命令字, 写入 8251 的奇地址端口, 格式如下:

| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|------------------|
| EH | IR | RTS | ER | SBRK | RxE | DTR | TxE _N |

- D₇: EH 位, EH=1 用以启动搜索同步字符;
- D₆: IR 位, IR=1 迫使 8251 内部复位;
- D₅: RTS 位, RTS=1 使 8251 从相应引脚输出有效信号;
- D₄: ER 位, ER=1 使所有错误标志复位;
- D₃: SBRK 位, SBRK=1 迫使 8251 发中止符;
- D₂: Rx E 位, Rx E=1 允许接收;
- D₁: DTR 位, DTR=1 数据终端准备好;
- D₀: Tx EN 位, 允许发送。

(3). 工作状态字, 从 8251 的奇地址端口读入, 格式如下:

| | | | | | | | |
|----------------|----------------|----------------|----------------|----------------|------------------|--------------------|--------------------|
| D ₇ | D ₆ | D ₅ | D ₄ | D ₃ | D ₂ | D ₁ | D ₀ |
| DSR | SYNDET | FE | OE | PE | T _x E | R _x RDY | T _x RDY |

- D₇: DSR 位, 若 8251 的 \overline{DSR} 引脚输入有效信号, 则该位被置 1;
- D₆: SYNDET 位, 若 8251 的 SYNDET 引脚为高电平, 则该位被置 1;
- D₅: FE 位, 若在数据接收过程中, 出现了帧错误, 则该位被置 1;
- D₄: OE 位, 若在数据接收过程中, 出现了溢出错误, 则该位被置 1;
- D₃: PE 位, 若在数据接收过程中, 出现了奇偶校验错误, 则该位被置 1;
- D₂: Tx E 位, 若 8251 的 Tx E 引脚为高电平, 则该位被置 1;
- D₁: Rx RDY, 若 8251 的 Rx RDY 引脚为高电平, 则该位置 1;
- D₀: Tx RDY, 若 8251 的数据发送缓冲器空, 则该位被置 1;