

南京理工大学

2010 年硕士学位研究生入学考试试题

试题编号: 2010010032

考试科目: 微机原理与接口技术 (满分 150 分)

考生注意: 所有答案(包括填空题和硬件连线)按试题序号写在答题纸上, 写在试卷上不给分

一、填空题(每空 1 分, 共 30 分)

1. 引入 CACHE 是为了解决主存和 CPU 之间的 _____ 问题。而引入虚拟存储器是为了解决 _____ 问题。
2. 8259A 芯片中 CAS0-CAS2 对从片来讲, 这三个信号是 _____ 信号, 由它们的不同组合 000-111, 以此判别 _____ 是否被选中。
3. 变量是 _____ 的符号地址, 标号是 _____ 的符号地址。
4. 子程序参数传递一般有利用寄存器、_____ 和 _____ 三种方式。
5. 引入 CACHE 后, 为了实现主存和 CACHE 之间的地址变换, 一般有 _____ 、全相联映射和 _____ 三种方法。
6. 8237 传输工作方式有: 单字节、_____ 、_____ 几种。
7. 在 8255A 中, _____ 对数据输入和输出均锁存, 而 _____ 仅对数据输入锁存。
8. 已知 $X = -68$, $Y = 12$, 则 $[X - Y]$ 的 16 位补码为 _____, $X/2$ 的 8 位二进制补码为 _____。
9. 8086/8088 CPU 中 BIU 单元负责与存储器和 I/O 接口之间传送数据。它由段寄存器、_____、地址加法和 _____ 组成。
10. 8253 芯片中有 _____ 个独立的 16 位计数器通道, 若采用十六进制计数, 其计数的最大值为 _____。
11. DAC0832 内部由输入寄存器、_____ 、_____ 选择三部分组成。
12. 循环程序有 _____ 和 _____ 两种结构。
13. MOVSB 指令默认的目的数据应放在 _____ 段中。SCASB 指令指定的关键字应存放在 _____ 中。
14. 标号的类型有 _____ 和 _____ 两种。
15. 表达式是由运算符和操作数组成的序列, 在汇编时产生一个确定的值。对于操作数来讲, 可以分为常数、常量操作数、_____、常量表达式和 _____。

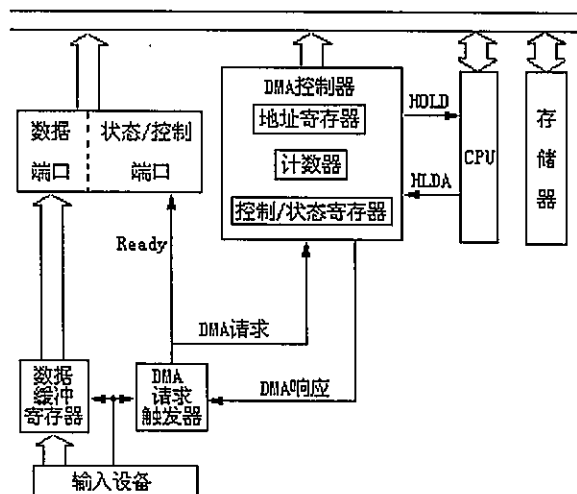
二、选择题(每题 1 分, 共 10 分)

1. 条件转移指令中, 转移的地址应在 _____ 范围内。
A 0—255 B -128—+127 C 0—127 D -32768—+32767
2. 一台微机的 CPU, 其发振晶体的主频为 16MHz, 二分频后作为 CPU 的时钟频率。如该 CPU 的一个总线周期含有四个时钟周期, 那么此总线周期为 _____ us。
A 0.125 B 0.25 C 0.5 D 1
3. 若 8253 选择通道 1, 工作方式 1, 按二进制计数, 计数值为 3020H, 控制端口为 0FBH, 则通道控制字和通道 1 的端口地址为 _____。

- A 32H, 0FBH B 72H, 0FBH C 32H, 0F9H D 72H, 0F9H
4. 已知 8251A 的 TXC 的频率为 38.4Hz, 波特率因子为 16, 则数据发送波特率为 _____。
- (A) 600b/s, (B) 1200b/s (C) 2400b/s (D) 4800b/s
5. 有一容量为 48K 存储器模块, 起始地址为 B0000H, 则其末地址为 _____。
- (A). BFFFFH (B). B7FFFH (C). BBFFFH (D). C0000H
6. 一个 12 位 D/A 转换器, 若精度为 $\pm 1/2\text{LSB}$, 则其最大可能误差为满量程 _____。
- (A) 1/2 (B) 1/2048 (C) 1/4096 (D) 1/8192
7. 若系统采用 8259A 作为中断控制器, 采用循环优先权控制方式, 若 IR3 的中断源刚被服务过, 则优先权队列为: _____
- A IR0>IR1>...>IR7 B IR4>IR5>...>IR3
C IR3>IR4>...>IR2 D IR7>IR6>...>IR0
8. 设 8251A 的端口地址为 50H, 51H, 采用内同步, 全双工方式工作, 2 个同步字符, 偶校验, 7 位/字符, 则系统设置的模式字和控制字分别为: _____
- A 3AH, 97H B 38H, 97H C 3CH, 9FH D 38H, 9FH
9. 若某系统要求使用 8255A 的 A 口方式 0 输入, B 口方式 0 输出, C 口高 4 位方式 0 输出, C 口低 4 位方式 0 输入, A 口地址为 0F8H, 则控制字和写入的端口地址为: _____
- A 93H/0F8H B 91H/0F8H C 91H/0FBH D 93H/0FBH
10. 在 8255A 方式 1 输出组态中, 若要实现 A 口、B 口中断允许, 则内部中断允许信号 INTE 的设置是通过 C 口的 _____ 两位实现。
- A PC6/PC2 B PC4/PC2 C PC6/PC4 D PC4/PC0

三、简答题 (每题 6 分, 共 30 分)

- 8086、8088 系统中存储器的逻辑地址和物理地址之间有什么关系? 表示的范围各为多少?
- 简要分析子程序设计过程中, 应该注意它的哪些属性?
- 结合下列 DMA 控制电路, 说明 DMAC 的工作原理。



- 在选择一个 A/D 转换器时, 我们主要需要考虑哪些指标参数? 简要分析。

5. 段定义伪指令一般格式为:

段名 SEGMENT [定位类型] [组合类型] [类别]

试说明定位类型有哪几种? 有什么特点? 举例说明。

四、完成下列程序编写

1. 已知在 BUFF 开始的缓冲区中存有 10 字节的压缩 BCD 数, 试将它们转换为 ASCII 码存放在 BUFFASC 开始的缓冲区中。写出完整程序。(10 分)

2. 在数据段 BUFF 开始顺序存放着 100 个无符号 16 位数, 试编写程序将这 100 个数从大到小排序。(10 分)

五. 以 Intel8088CPU 为核心, 组构一个存储器系统, 要求:

1. RAM/ROM 容量各为 16KB, 存储器起始地址为 0A000H, 低地址为 ROM, 高地址为 RAM, 占用连续空间且地址不重叠;

2. 可采用 74LS138 译码器, 使用与非门器件不受限制;

3. 现有存储器芯片 (引脚说明见辅助材料):

EPROM: Intel2764 规格为 8K×8;

静态 RAM: Intel6264 规格为 8K×8

试完成:

1、硬件线路的设计; (画在答题纸上)

2、如果经检验得知, 地址为 10000H~100FFH 的连续 256 个存储单元出错, 请判断可能是哪块芯片出错了, 为什么?。

(17 分)。

六. 某 CPU 为 8088 的系统, 外接一片 8255A 和一片 8259A 作为中断控制部件。

8255A 采用 B 口方式 1 将 SHOW 缓冲区中的显示编码送 LED 显示器显示, (每输出一个数据发一次中断请求), 其中断请求信号接入 8259A 的 IR₃, 要求中断请求信号为边沿触发, 采用 AEOI 结束方式, 非缓冲方式, 全嵌套, 开放 IR₃ 的中断源。

设 8255A 的口地址为 08H~0BH, 8259A 的口地址为 F104H~F105H。

1、编写 8259A 的初始化程序并指出此时该中断源的中断类型码是什么。

2、编写 8255A 的初始化程序。

3、编写中断服务子程序并将中断向量放入中断向量表的适当位置。

(20 分)

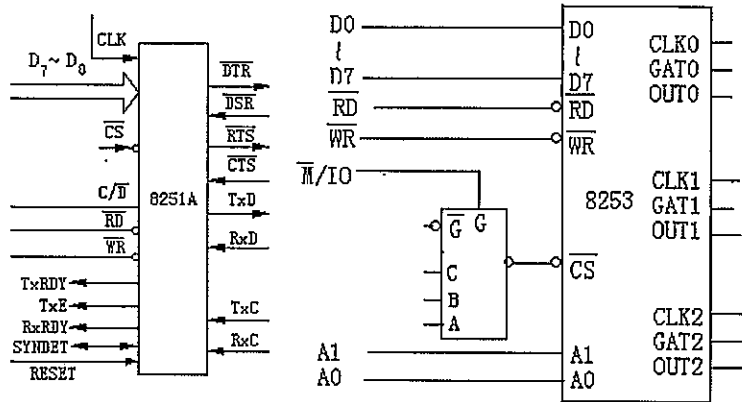
七. 一串行通信系统的 CPU 为 8086。要求 8253 通道 2 为 8251 提供发送与接收时钟, 该芯片通道 2 的工作时钟频率为 2MHZ。其中 8251 采用全双工异步方式, 7 位/字符, 1 个起始位, 1 个停止位, 传输波特率 4800, 波特率系数 16, 偶校验。要求完成:

1、包括 8251 和 8253 在内的完整硬件连线。(画在答题纸上。地址译码采用 3-8 译码器)

2、编写 8253 的初始化程序。

3、编写 8251 的初始化程序。

(23 分)



辅助材料

一. 存储器芯片资料

1. 静态 RAM 存储器芯片 Intel6264

规格: $8K \times 8$ 地址引脚: A_9-A_{12} : 数据引脚: D_7-D_0 :

控制信号及对应的操作如下:

$\overline{CS_1}$	CS_2	\overline{WR}	操作
0	1	1	读
0	1	0	写

2. EPROM 存储器芯片 Intel2764

规格: $8K \times 8$ 地址引脚: $A_{12}-A_0$: 数据引脚: O_7-O_0 :

控制信号及对应的操作如下:

\overline{CE}	\overline{OE}	操作
0	0	读

3. 译码器芯片 74LS138 规格: 3-8 译码器:

3-8 译码器真值表						
G_1	G_{2A}	G_{2B}	C	B	A	输出特性
1	0	0	0	0	0	$Y_0=0$, 其余全为 1
1	0	0	0	0	1	$Y_1=0$, 其余全为 1
1	0	0
1	0	0	1	1	1	$Y_7=0$, 其余全为 1

二. 8088/8086 微机系统常用接口芯片控制及状态字

1. Intel 8259A

(1). ICW₁ 写入 8259A 偶地址端口

ICW₁ 的格式如下:

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
×	×	×	1	LTIM	ADI	SNGL	IC ₄

$D_7 \sim D_3$: 在 8086/8088 系统中不用, 可随意设置;

D_4 : 恒定为 1, 为 ICW₁ 的特征位;

D_3 : LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式;

LTIM=0, 为边沿触发方式;

D_2 : ADI 位, 在 8086/8088 系统中不用, 可随意设置;

D_1 : SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0。

D_0 : IC₄ 位, IC₄=1, 表示对相应 8259A 芯片初始化时, 须设置 ICW₄; 若 ICW₄ 的各位都为 0, 则不需设置 ICW₄。

(2). ICW₂ 写入 8259A 奇地址端口

ICW₂ 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码,

高 5 位由用户自由设置。

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
					×	×	×

(3). ICW₃ 写入 8259A 奇地址端口

ICW₃ 用于 8259A 的级联方式

对主片来讲, 如果 IR_i 接有从片, 则其 ICW₃ 中相应的位置 1; 否则, 其 ICW₃ 中相应的位置 0。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
IR ₇	IR ₆	IR ₅	IR ₄	IR ₃	IR ₂	IR ₁	IR ₀

对从片来讲, D₇~D₃ 不用, 可以随意设置, D₂~D₀ 为该从片中断请求输出信号所接主 8259A 芯片

中断输入引脚 IR_i 中, i 的编码。

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	×	×	ID ₂	ID ₁	ID ₀

(4). ICW₄ 写入 8259A 奇地址端口

ICW₄ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	0	0	SFNM	BUF	M/S	AEOI	μPM

D₇~D₅: 恒定为 000, 是 ICW₄ 的特征位;

D₄: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D₃: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

D₂: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下, 该位没有实际意义, 可以随意设置。

D₁: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D₀: μPM 位: 若系统中微处理器选用 8086/8088, 则设置 μPM=1; 若系统中微处理器选用 8080/8085, 则设置 μPM=0;

(5). OCW₁ 写入 8259A 奇地址端口

若使 8259A 的 IR_i 中断请求呈屏蔽状态; 则置 OCW₁ 中的第 i 位=1, 否则, 置 OCW₁ 中的第 i 位=0,

OCW₁ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
M ₇	M ₆	M ₅	M ₄	M ₃	M ₂	M ₁	M ₀

2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
SC ₁	SC ₀	RW ₁	RW ₀	M ₂	M ₁	M ₀	BCD

SC₁~SC₀: 通道选择位, 00: 选择通道 0; 01: 选择通道 1; 10: 选择通道 2; 11: 非法;

RW₁~RW₀: 读/写方式选择位, 00: 发锁存控制命令; 01: 只读/写低位字节; 10: 只读/

写高位字节；11：依次读/写低位、高位字节；
M₂~M₀：工作方式选择位，000：方式0；001：方式1；×10：方式2；×11：方式3；
100：方式4；101：方式5；
BCD：计数数制选择位，BCD=1，按十进制（BCD 码）计数；否则，按二进制计数。

3. Intel 8255A

(1).8255A 的命令控制字写入 8255 的控制字寄存器

8255 命令控制字的格式如下：

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
1	A 组工作方式	A 口 I/O	PC ₇ ~PC ₄ I/O	B 组工作方式	B 口 I/O	PC ₃ ~PC ₀ I/O	

D₇：恒为 1，8255A 命令控制字的特征位

D₆~D₅：A 组工作方式选择位，00：方式0；01：方式1；1×：方式2；

D₄：A 口 I/O 选择位，0：输出；1：输入；

D₃：PC₇~PC₄I/O 选择位，0：输出；1：输入；

D₂：B 组工作方式选择位，0：方式0；1：方式1；

D₁：B 口 I/O 选择位，0：输出；1：输入；

D₀：PC₃~PC₀I/O 选择位，0：输出；1：输入；

(2). 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器

8255 的端口 C 置位/复位命令控制字的格式如下：

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	×	×	×	C 口相应位的编码			置位/复位选择

D₇：恒为 0，8255A 的端口 C 置位/复位命令控制字的特征位；

D₆~D₄：未用，可以随意设置；

D₃~D₁：C 端口中需要置位/复位的位编码；

D₀：置位/复位选择位，D₀=1：置位；D₀=0：复位。

4. Intel 8251

(1).方式控制字，写入 8251 的奇地址端口，格式如下：

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
S ₂	S ₁	EP	PEN	L ₂	L ₁	B ₂	B ₁

D₇~D₆：异步通信方式下，用来设置停止位的个数，00：无效；01：1 位；10：1.5 位；11：2 位；同步通信方式下，D₆用来设置内、外同步方式，D₆=0 设置内同步，D₆=1 设置外同步；D₇位用来确定同步字符的个数，D₇=1 设置单同步字符；D₇=0 设置双同步字符；

D₅：奇/偶校验选择位，D₅=1，选择偶校验；D₅=0，选择奇校验；

D₄：奇/偶校验允许位，D₄=1，允许设置奇/偶校验位；D₄=0，不允许设置奇/偶校验位；

D₃~D₂：用以确定所传送数据字符的位数，00：5 位；01：6 位；10：7 位；11：8 位

D₁~D₀：用以确定发送与接收数据的速率

00：用于同步传送；

01：用于异步传送，波特率系数为 1；

10：用于异步传送，波特率系数为 16；

11：用于异步传送，波特率系数为 64。

(2).控制命令字，写入 8251 的奇地址端口，格式如下：

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
EH	IR	RTS	ER	SBRK	RxE	DTR	TxE _N

D₇：EH 位，EH=1 用以启动搜索同步字符；

D₆: IR 位, IR=1 迫使 8251 内部复位;
 D₅: RTS 位, RTS=1 使 8251 从相应引脚输出有效信号;
 D₄: ER 位, ER=1 使所有错误标志复位;
 D₃: SBRK 位, SBRK=1 迫使 8251 发中止符;
 D₂: RxE 位, RxE=1 允许接收;
 D₁: DTR 位, DTR=1 数据终端准备好;
 D₀: TxEN 位, 允许发送。

(3).工作状态字, 从 8251 的奇地址端口读入, 格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
DSR	SYNDET	FE	OE	PE	TxE	RxRDY	TxRDY

D₇: DSR 位, 若 8251 的 \overline{DSR} 引脚输入有效信号, 则该位被置 1;
 D₆: SYNDET 位, 若 8251 的 SYNDET 引脚为高电平, 则该位被置 1;
 D₅: FE 位, 若在数据接收过程中, 出现了帧错误, 则该位被置 1;
 D₄: OE 位, 若在数据接收过程中, 出现了溢出错误, 则该位被置 1;
 D₃: PE 位, 若在数据接收过程中, 出现了奇偶校验错误, 则该位被置 1;
 D₂: TxE 位, 若 8251 的 TxE 引脚为高电平, 则该位被置 1;
 D₁: RxRDY, 若 8251 的 RxRDY 引脚为高电平, 则该位置 1;
 D₀: TxRDY, 若 8251 的数据发送缓冲器空, 则该位被置 1;