

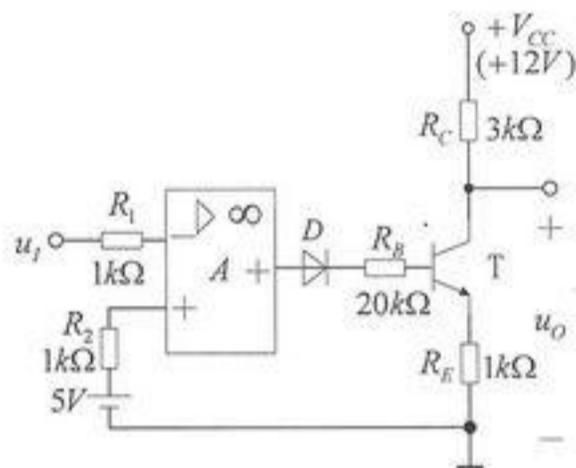
## 南京理工大学

## 2011 年硕士学位研究生入学考试试题

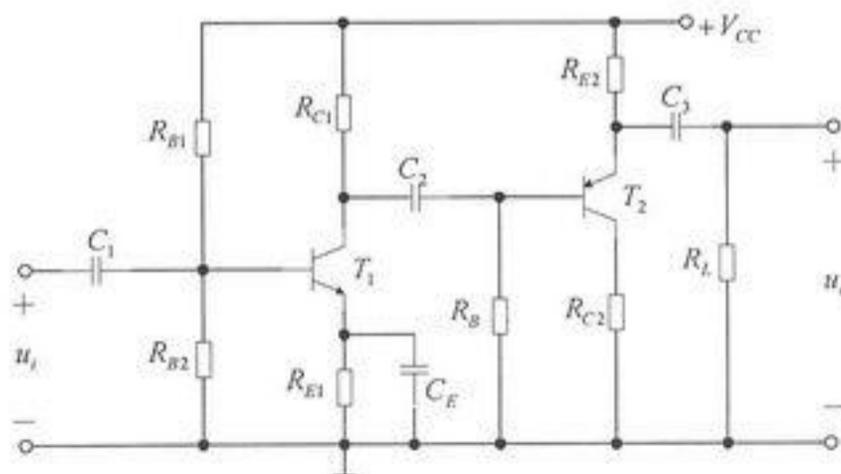
科目代码: 822      科目名称: 电子技术      满分: 150 分

注意: ① 认真阅读答题纸上的注意事项; ② 所有答案必须写在答题纸上, 写在本试题纸上或草稿纸上均无效; ③ 本试题纸须随答题纸一起装入试题袋中交回!

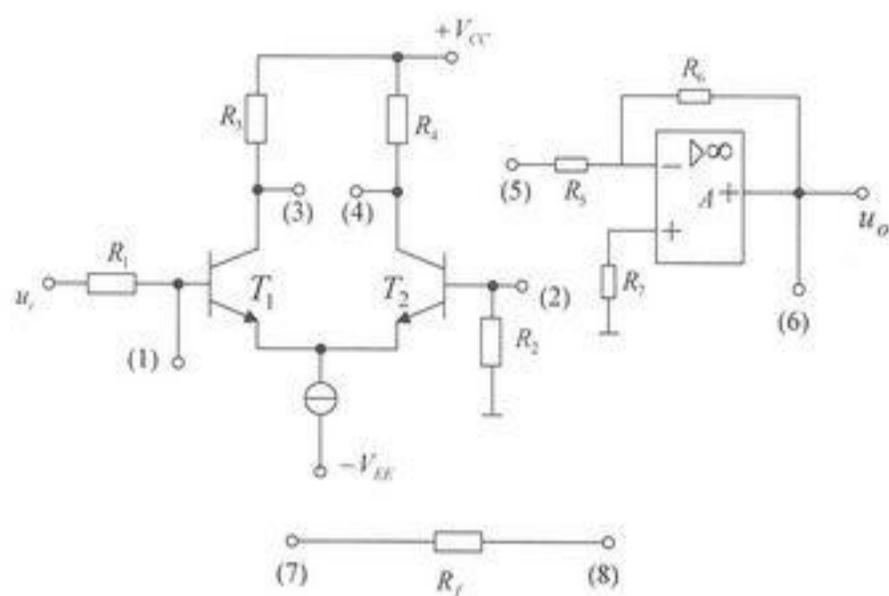
一、如下图所示电路中, 运放  $A$  为理想运放, 其最大输出电压幅值为  $\pm 15V$ ,  $D$  为理想二极管, 晶体管  $T$  的  $\beta = 100$ ,  $U_{BE} = 0.6V$ ,  $U_{CES} = 0.3V$ , 当  $u_i$  分别  $10V$  和  $3V$  时, 试判断晶体管的工作状态, 并确定  $u_o$  的值。 (20 分)



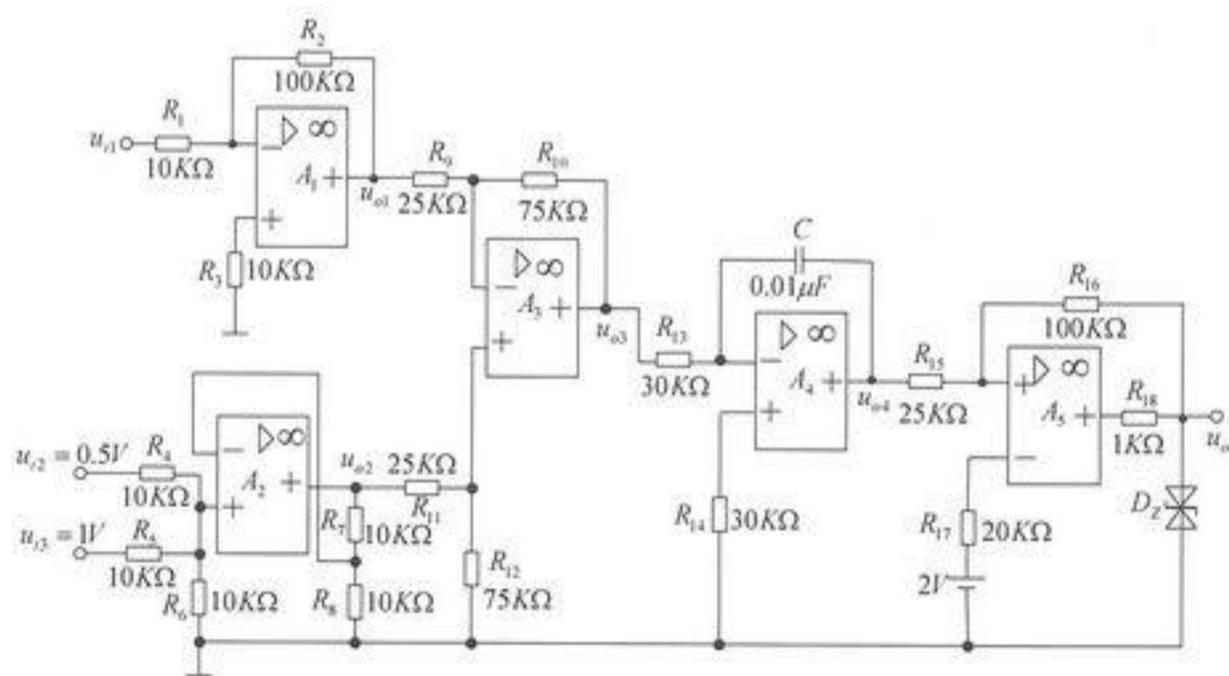
二、如下图所示电路中, 电路的静态工作点合适, 晶体管  $T_1$ 、 $T_2$  的电流放大系数  $\beta_1$ 、 $\beta_2$ , 输入电阻  $r_{be1}$ 、 $r_{be2}$  均为已知, 试写出该放大电路的电压放大倍数  $A_u$ 、输入电阻  $R_i$  和输出电阻  $R_o$  的表达式。 (20 分)



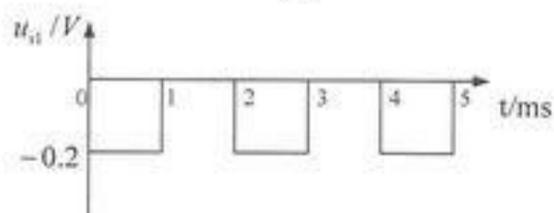
三、由晶体管和集成运放组成的放大电路如下图所示，为减小放大电路从信号源索取的电流并增强带负载能力，应引入哪种组态的负反馈？并请完成电路连接。  
(15分)



四、电路如下图 (a) 所示，设运放  $A_1$ 、 $A_2$ 、 $A_3$ 、 $A_4$ 、 $A_5$  均为理想运放，电容  $C$  的初始电压为 0，稳压管  $D_z$  的稳定电压为  $6V$ ，正向导通电压可忽略， $u_{i1}$  的波形如下图所示 (b) 所示，试画出  $u_{o1}$ 、 $u_{o2}$ 、 $u_{o3}$ 、 $u_{o4}$  以及  $u_o$  的波形。  
(20分)



(a)

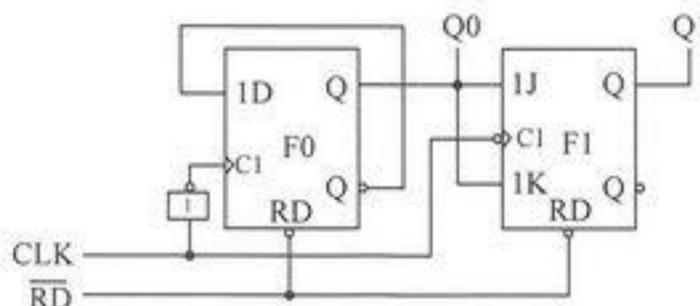


(b)

五、选择题（共 25 分，每题 2.5 分）

- 1、在下列编码中，属于循环码的是（ ）。
  - A、2421BCD 码
  - B、8421BCD 码
  - C、余 3 码
  - D、格雷码
  
- 2、在下列 4 个数中，最大的数是（ ）。
  - A、 $(AF)_{16}$
  - B、 $(10101011)_2$
  - C、 $(000110000111)_{8421BCD}$
  - D、 $(000111000110)_{8421BCD}$
  
- 3、三极管工作在开关状态下，其“关”态和“开”态，分别指三极管的（ ）。
  - A、截止状态和饱和状态
  - B、截止状态和放大状态
  - C、放大状态和饱和状态
  - D、饱和状态和截止状态
  
- 4、下列门电路属于双极型的是（ ）。
  - A、CMOS 与非门
  - B、NMOS 与非门
  - C、集电极开路与非门
  - D、漏极开路与非门
  
- 5、对于 CMOS 门电路，下列说法中错误的是（ ）。
  - A、输入端悬空会造成逻辑出错
  - B、输入端接  $510K\Omega$  的电阻到地相当于接高电平
  - C、噪声容限与电源电压有关
  - D、输入端接  $510\Omega$  的小电阻到地相当于接低电平
  
- 6、某 4 位移位寄存器的原态为 1100，经左移 1 位后其新态为（ ）。
  - A、0011 或 1011
  - B、1000 或 1001
  - C、1011 或 1110
  - D、0011 或 1111
  
- 7、下列器件中，不属于时序逻辑电路的是（ ）。
  - A、计数器
  - B、半加器
  - C、寄存器
  - D、分频器

8、如图所示时序逻辑电路完成的功能为（ ）。



- A、同步二进制加法计数器
- B、同步二进制减法计数器
- C、异步二进制减法计数器
- D、移位寄存器

9、关于半导体存储器的描述，下列说法为错误是（ ）。

- A、RAM 读/写方便，但一旦掉电，所存储的内容就会全部丢失

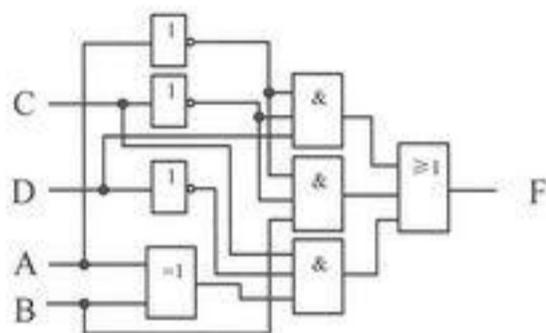
- B、ROM 掉电以后数据不会丢失
- C、动态 RAM 的特点是数据稳定，不必定时刷新
- D、RAM 可分为静态 RAM 和动态 RAM

10. PAL 是一种 ( ) 的可编程逻辑器件。

- A、与阵列可编程、或阵列固定
- B、与、或阵列都固定
- C、与阵列固定、或阵列可编程
- D、与、或阵列都可编程

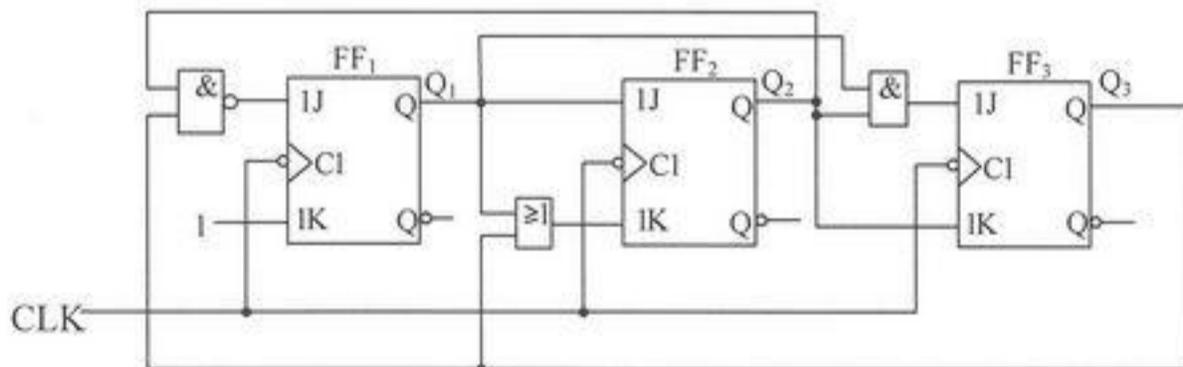
六、如下所示的逻辑电路中，规定输入变量 ABCD 不允许的取值为：0011、0111、1011、1111、1100、1101、1110。(12分)

- 1、写出电路输出最小项之和表达式；(写为  $F(A,B,C,D) = \sum m_i$  形式)
- 2、请简化电路，画出最简单的与或非结构逻辑图(可以反变量输入)。

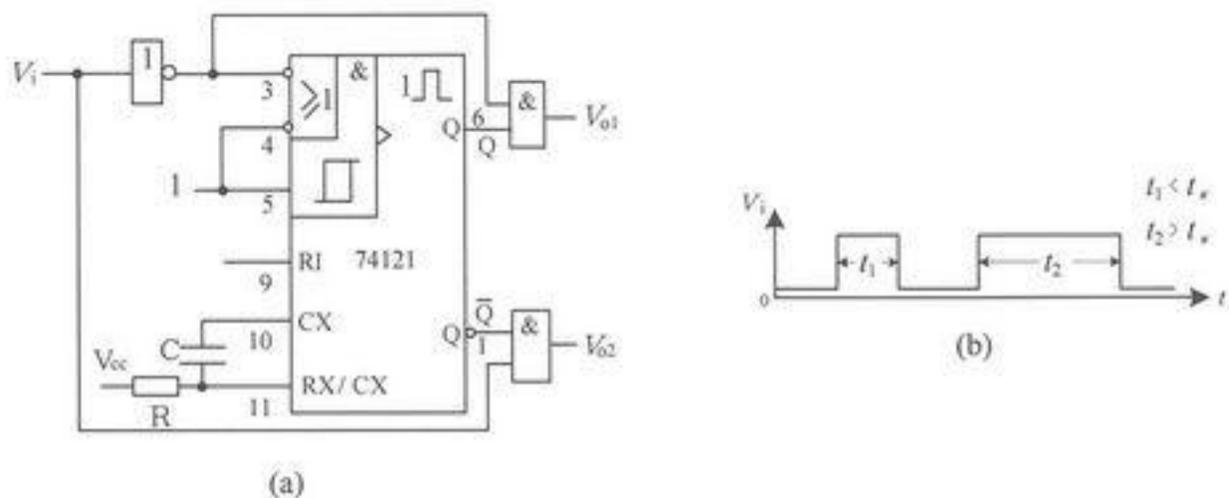


七、分析下图所示的电路，要求：

- 1、写出各触发器的驱动方程；
- 2、写出电路的状态方程；
- 3、列出状态表；
- 4、画出完整的状态转换图(要求画成  $Q_2Q_1Q_0 \rightarrow$  形式)。(12分)

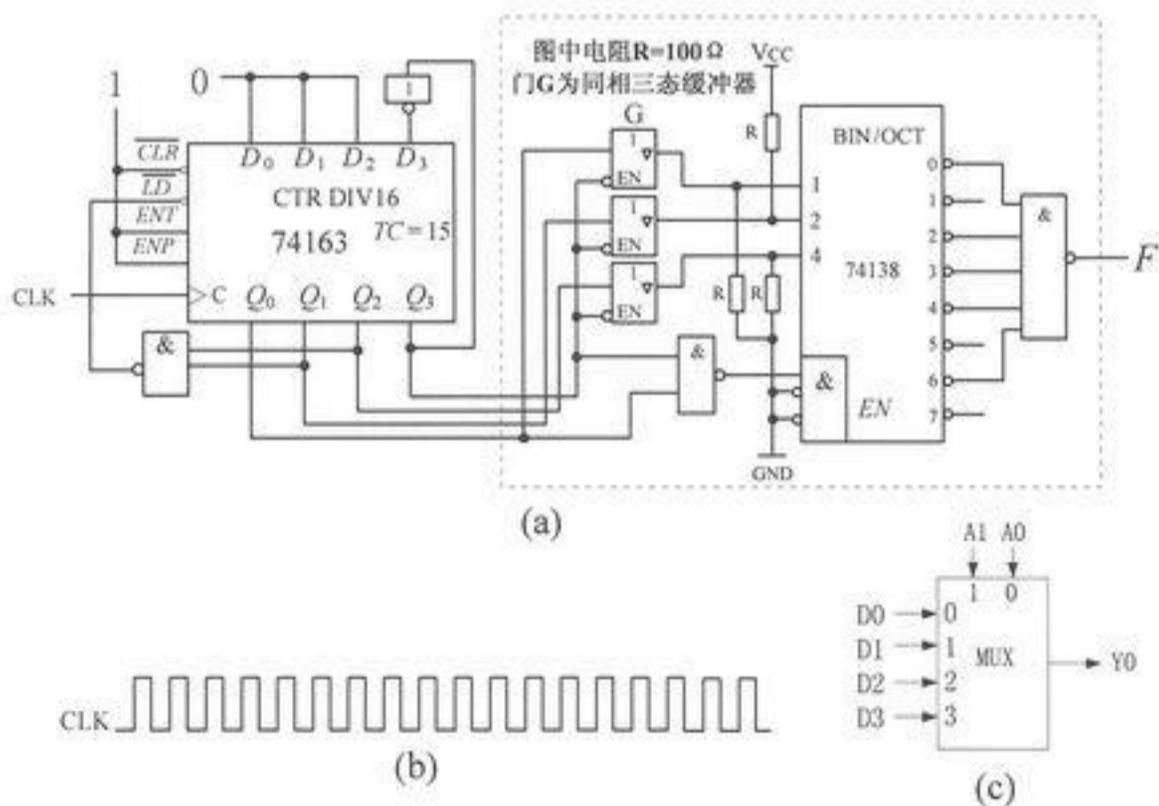


八、下图 (a) 是由 74121 集成单稳态触发电路和门电路构成的脉冲宽度鉴别电路，设单稳态触发电路输出脉宽为  $t_w$ ，试根据图 (b) 所示输入波形，定性画出  $\bar{V}_1$ 、 $Q$ 、 $V_{o1}$  和  $V_{o2}$  的对应波形。(10分)

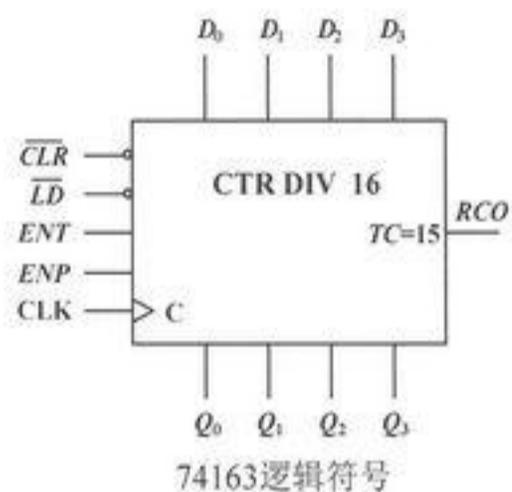


九、下图 (a) 为由同步二进制计数器 74LS163、3 线-8 线译码器 74LS138 (TTL 电路) 等组成的序列信号发生器, 74LS163 的初始状态  $Q_3Q_2Q_1Q_0=0000$ 。(芯片功能见附录) (16 分)

- 1、请画出电路中计数器的状态转换图;
- 2、设输入时钟信号 CLK 如图 (b) 所示, 请分析电路, 画出电路输出 F 的波形图, 并写出对应于一个计数周期的输出序列码;
- 3、在图 (a) 中若将电阻 R 的值改为  $100K\Omega$ , 请写出对应于一个计数周期的输出序列码;
- 4、用一片图(c)所示的 4 选 1 数据选择器替换图 (a) 中虚线框部分电路, 说明设计过程, 画出电路图。

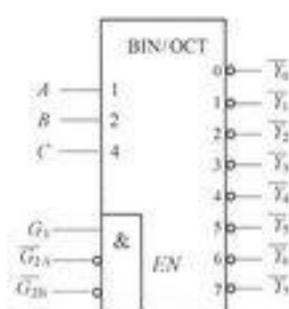


附录:



四位二进制同步加法计数器74163功能表

CLK	$\overline{\text{CLR}}$	$\overline{\text{LD}}$	ENP	ENT	功能
↑	0	×	×	×	同步清零
↑	1	0	×	×	同步置数
×	1	1	0	1	保持(包括RCO的状态)
×	1	1	×	0	保持(RCO=0)
↑	1	1	1	1	加计数



$G_1$	$\overline{G_2}$	C	B	A	$Y_0$	$Y_1$	$Y_2$	$Y_3$	$Y_4$	$Y_5$	$Y_6$	$Y_7$
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0
×	1	×	×	×	1	1	1	1	1	1	1	1
0	×	×	×	×	1	1	1	1	1	1	1	1

$\overline{G_2} = \overline{G_{2a}} + \overline{G_{2b}}$

二进制译码器74138逻辑符号和功能表

74121 功能表

$\overline{A_1}$	$\overline{A_2}$	B	Q	$\overline{Q}$	$\overline{A_1}$	$\overline{A_2}$	B	Q	$\overline{Q}$
0	×	1	0	1	1	↓	1	⌊	⌋
×	0	1	0	1	↓	1	1	⌊	⌋
×	×	0	0	1	↓	↓	1	⌊	⌋
1	1	×	0	1	0	×	↑	⌊	⌋
					×	0	↑	⌊	⌋