

2011 年硕士研究生入学考试初试试题 (B 卷)

科目代码: 836 科目名称: 半导体物理或集成电路设计原理 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

半导体物理(150 分)

本试卷含两大部分, 请选择其一作答。

一、简答题 (60 分)

- 1 (6 分)、什么是晶体? 描述硅的晶格结构特点。
- 2 (6 分)、某晶体平均原子间距是 5Å, 试估算该晶体的体原子密度和面原子密度。
- 3、(6 分) 热平衡时载流子占据费米能级的几率是? $T > 0K$ 时, 能量比费米能级低 $5k_B T$ 的量子态被电子占据的几率为 (百分比)?
- 4 (6 分)、禁带宽度与温度有什么关系? 重掺杂半导体能带结构有什么特点?
- 5 (3 分)、什么是间接禁带半导体?
- 6 (6 分)、描述常见半导体迁移率、关系。
- 7 (3 分)、什么是载流子的漂移运动?
- 8 (6 分)、砷化镓材料中载流子的漂移运动有什么特点?
- 9 (12 分)、简述 PN 结在全电压范围内分段占优的导电机制?
- 10 (6 分)、如何形成良好的金属-半导体欧姆接触? 其载流子是怎样传导的?

二、计算题

下列计算中, 已知物理常数: 室温 300K 时, $E_g = 1.12eV$, 本征载流子浓度 $n_i = 1.5 \times 10^{10} cm^{-3}$; 600K 时 $n_i = 6 \times 10^{15} cm^{-3}$; 硅介电常数 $\epsilon_0 \epsilon_s = 1.054 \times 10^{-12} F/cm$, 电荷单位 $q = 1.6 \times 10^{-19} C$

- 1 (16 分)、如图, 常温下一电子, 假设具有动能 E , 在包含一个高度为 qV_0 的一维势垒的自由空间中以

平面波的模式传播, 其波矢为 k , 已知薛定谔方程为 $-\frac{\hbar^2}{2m_n} \frac{d^2 \psi}{dx^2} + qV(x)\psi = E\psi$

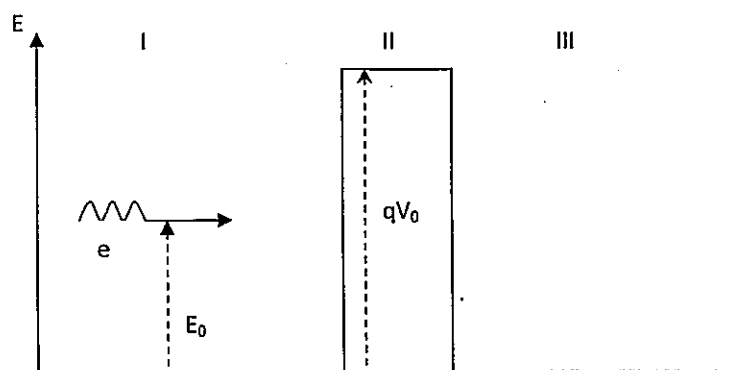


图 1

- a) 试画出自由电子的传播示意图,
- b) 写出电子在空间 I、II、III 传播遵循的物理方程
- c) 写出自由电子在空间 I、II、III 的波函数表达式
- d) 写出求解的边界条件, 问: 隧穿系数与哪些因素有关?

2 (8 分)、一个厚度为 L 的 n 型硅晶薄片, 被不均匀地掺杂了施主磷, 其非均匀浓度分布给定为 $N_D(x) = N_0 + (N_L - N_0)(x/L)$, 当样品在热/电平衡状态下且迁移率 μ 和扩散系数 D 设为常数, 求在距前表面 x 处的平衡电场? 前后表面电势差?

3 (12 分)、一单晶 Si 中均匀掺入如下杂质: 磷 $1 \times 10^{16} cm^{-3}$, 硼 $5 \times 10^{15} cm^{-3}$, 试计算 (假设电子和空穴迁移率分别恒定为 $\mu_n = 1350 cm^2/(V \cdot s)$, $\mu_p = 500 cm^2/(V \cdot s)$):

- a. 室温 300K 时, 该掺杂 Si 的电阻率。
- b. 600K 时的电子、空穴浓度。

4 (24 分)、常温下一理想 PN 突变结, 假设 $N_A = 8 \times 10^{19} cm^{-3}$, $N_D = 2 \times 10^{15} cm^{-3}$,

- a) 画出掺杂前、后热平衡时的能带图和该 pn 结正、反偏压下的能带示意图
- b) 画出零偏、反偏和正偏小注入时非平衡少数载流子在 pn 结边界的浓度分布示意图
- c) 计算热平衡时其自建电势的大小
- d) 计算热平衡时 PN 结宽度和势垒电容
- e) 计算 4V 反向偏压下 PN 结宽度和势垒电容

f) 设在某一略小于内建电势的正向偏置下, 测得的电流为 $I = 5.2 \times 10^{-7} A$, 假设

$\tau_p = \tau_n = 5 \times 10^{-7} s$, 求其扩散电容与小信号电导。

5 (30 分)、设计实验。假设一长方体半导体材料均匀掺杂一种杂质, 测量半导体材料中导电粒子类型是 n 型还是 p 型, 并测量其浓度。

- a. 画出实验装置图
- b. 叙述实验基本原理
- c. 简述实验步骤, 画图说明实验结果

苏州大学

2011 年硕士研究生入学考试初试试题 (B 卷)

科目代码: 836 科目名称: 半导体物理或集成电路设计原理 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

集成电路设计原理(150 分)

- 已知 $0.5 \mu\text{m}$ 工艺 N 管 $K' = \mu C_{ox} = 73 \mu\text{A/V}^2$, 阈值电压 $V_t = 0.7\text{V}$ 。
 - 假设 $V_{gs} = 3.3\text{V}$, 当 $V_{ds} = 2\text{V}$, N 管 $W/L = 4$, 求 N 管漏端电流? (5 分)
 - 假设 $V_{gs} = 3.3\text{V}$, 当 $V_{ds} = 5\text{V}$, N 管漏端电流 $I_d = 1.48\text{mA}$, 求 N 管 W/L ? (5 分)
- 简述数字集成电路设计流程及对应的 EDA (CAD) 技术(10 分)。
- 简述在深亚微米 CMOS 集成电路中, 组合逻辑路径延时的组成, 及在设计时的注意事项(7 分)?
- 请写出 AOI-321 的逻辑方程, 并画出 CMOS 电路图。分别用普通门和复合门实现。(8 分)
- 应用传输门 (transmission gate), 画出带高有效复位端和高有效置位端的, 由时钟上升沿触发的 DFF (D flip-flop) 的逻辑电路图。并分析其工作原理。(10) 并说明在时序电路中, 什么是建立时间 (setup time) 和保持时间 (hold time) (4 分)? 若违反建立时间或保持时间, 对电路有什么影响。(6 分)
- 假设某有限状态机(FSM)的输入为连续的 101 序列时, 其输出为 1, 其余情况为 0。
 - 请画出该 FSM 的状态转换图 (10 分)。
 - 当输入为 0111010 序列时, 指出该 FSM 在各个输入下的当前状态、下一个状态和输出 (10 分)。
- 采用 CMOS 技术在 P 型硅衬底上做晶体管如图 1 所示,
 - 写出图中晶体管 a 和晶体管 b 的名称; (2 分)
 - 写出图中晶体管 a 和晶体管 b 各端口的名称; (4 分)
 - 图中衬底是轻度掺杂 P 型区, 区域 A 是 () 区, 区域 B 是 () 区, 区域 C 是 ()。(3 分)

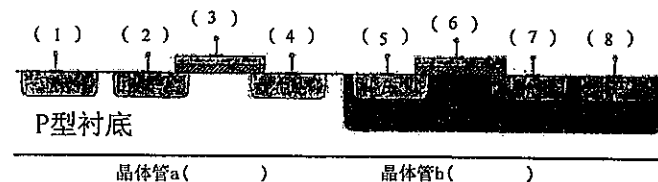


图 1

- MOS 晶体管主要有哪几种二级效应(3 分)? 以 NMOS 为例, 简要说明何谓沟道长度调制效应, 写出相应的漏极电流 I_D 的表达式 (4 分)。假定 $\lambda \neq 0$, $\gamma \neq 0$, 画出 MOS 晶体管低频小信号电路模型 (注明各端口及元件的符号) (4 分)。
- V_{DD} 表示电源电压, R_D 表示负载, M_1 表示 NMOS 输入晶体管, M_1 的本征输出电阻为 r_{o1} , V_{in} 、 V_{out} 分别表示输入输出电压,
 - 画出采用线性电阻作为负载的共源级放大器电路图; (4 分)
 - 当晶体管 M_1 截止、饱和导通、线性工作时分别写出放大器的大信号方程; (4 分)

- 画出输入——输出特性曲线示意图; (4 分)
- 当晶体管 M_1 工作在饱和区时, 求放大器的小信号增益; (4 分)
- 若负载用电流源替代, 电流源用 PMOS 晶体管 M_2 实现, M_2 的本征输出电阻为 r_{o2} , 求此时放大器的小信号增益? (4 分)

10、如图 2 所示, V_{DD} 表示电源电压, R_s 表示电阻, M_1 表示 NMOS 输入晶体管 ($\lambda = 0$, $\gamma \neq 0$), M_1

的本征输出电阻为 r_{o1} , V_{in} 、 V_{out} 分别表示输入输出电压,

- 图 2 表示的是什么电路? 该电路主要用途是什么? (3 分)
- 画出该电路的小信号等效电路; (4 分)
- 求该电路的小信号增益? (4 分)
- 求该电路的等效输出电阻? (4 分)

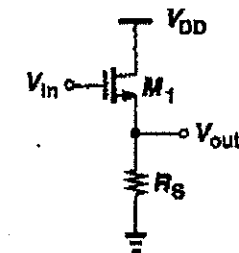


图 2

- 画出吉尔伯特单元电路 (5 分), 解释为什么吉尔伯特单元可用作模拟电压乘法器。(5 分)
- 画出共源共栅结构的放大器的电路图 (4 分), 共源共栅结构放大电路具有什么重要的特性 (4 分)? 采用折叠式共源共栅结构有什么优点 (2 分)?