

华东理工大学一九九八年研究生(硕士、博士)入学考试试题

(试题附在考卷内交回)

考试科目名称及代码: 微机原理 323

第 1 页共 8 页

一、选择题 (每小题 1.5 分, 共 15 分)

1. 已知 $K_1 = (1024)_{10}$, $K_2 = (0001\ 0000\ 0010\ 0100)_2$, $K_3 = (1023)_{16}$, $K_4 = (0001\ 0000\ 0010\ 0011)_{BCD}$, 则按从大到小的数字排列为 .

- A. $K_1 > K_3 > K_2 > K_4$ B. $K_3 > K_1 > K_2 > K_4$
C. $K_2 > K_3 > K_1 > K_4$ D. $K_4 > K_2 > K_3 > K_1$

2. 一个用 24 位二进制表示的规格化浮点数, 其中阶符 1 位, 阶码 7 位, 数符 (尾符) 1 位, 尾数 16 位. 此浮点数所表示的数值范围为 .

- A. $-2^{63} \times (1 - 2^{-15}) \sim +2^{63} \times (1 - 2^{-15})$
B. $-2^{127} \times (1 - 2^{-16}) \sim +2^{127} \times (1 - 2^{-16})$
C. $-2^{255} \times (1 - 2^{-16}) \sim +2^{255} \times (1 - 2^{-16})$
D. $-2^{255} \times (1 - 2^{-17}) \sim +2^{255} \times (1 - 2^{-17})$

3. 已知 $[X]_{\text{补}} = 11101011$, $[Y]_{\text{补}} = 01001010$, 则 $[X - Y]_{\text{补}} =$.

- A. 10100001 B. 11011111 C. 10100000 D. 溢出

4. 冯·诺依曼型计算机的基本工作原理是程序控制和 .

- A. 流水线操作 B. 程序存储
C. 数据流操作 D. 并行操作

5. CPU 用减法指令对两个补码表示的带符号数 5BH (被减数) 和 D7H (减数) 进行减法运算后, 标志位 CF (零)、SF (符号) 和 OF (溢出) 分别为 .

- A. 0, 0, 0 B. 0, 1, 1
C. 1, 0, 0 D. 1, 1, 1

6. 单片机是一种 .

- A. 中央处理机 B. 微型计算机
C. 微处理机 D. 微型计算机系统

7. 高速缓冲存储器 (Cache) 一般是由 芯片组成.

A. SRAM B. DRAM C. ROM D. E²PROM

8. 在串行数据通信发送端安装 MODEM 是为了 .

A. 把模拟信号转换成数字信号

B. 把并行数据转换成串行数据

C. 把串行数据转换成并行数据

D. 把数字信号转换成模拟信号

9. 定时器/计数器芯片 (a、b 两题任选一题)

a. 8253 的 CLK 输入频率为 1MHz, OUT 输出周期为 8ms, 该计数器的方式控制字定义为 BCD 计数, 且计数值仅为高 8 位, 则写入计数值为 .

A. 80 B. 8000 C. 8 D. 80H

b. Z80-CTC 的时钟 $\phi = 2\text{MHz}$, 定时方式工作, 定标系数为 256, ZC/TO 输出周期为 32.768ms, 则写入时间常数字为 .

A. 256 B. 80H C. 128 D. 00H

10. 中断向量表 (又称中断转移表) 中存放的内容是 .

A. 操作数所在的内存地址

B. 中断服务程序入口地址表的地址

C. 中断断点地址

D. 中断服务程序的入口地址

二、填空题 (每格 1 分, 共 15 分)

1. 执行返回指令, 退出中断服务程序 (或子程序) 时的返回地址来自 _____.

2. 现有数据通信系统中所用的 MODEM 的标准接口通常采用美国 EIA 的 _____ 标准接口.

3. 在微型计算机系统中, 实现模块 (或部件) 之间相互连接的总线称为 _____, 它包括 _____ 和 _____ 等.

华东理工大学一九九八年研究生(硕士、博士)入学考试试题

(试题附在考卷内交回)

科目号码及名称: 323

第 3 页共 8 页

4. 用发光二极管 (LED) 作为微型计算机的输出设备时, 通常微机系统采用_____传送方式输出信息 .
5. 指令周期是指_____.
6. 在 DMA 工作方式时, CPU 交出总线控制权, 而处于_____状态.
7. 在使用存储器映象 I/O 寻址方式中, 用_____指令能实现数据的输入输出操作.
8. 一存储器芯片的容量为 $8K \times 1$ 位, 它有_____根地址线, 若要组成 64KB 的存储器系统, 共需要_____片.
9. 在串行异步通信时, 传送一个具有一位奇偶校验位的 ASCII 码字符, 传送速率为 1200 波特, 此时每秒传送的字符数最多为_____个.
10. 在多个中断源、单一中断请求线的情况下, 在多重中断流程中, 在保护现场和中断服务之间必须加入_____, 并_____.

三、汇编语言程序 (每题 10 分, 共 30 分)

(一) 阅读下列汇编语言程序, 将程序的执行结果 (有关存储单元和寄存器内容) 填入空格中. (a、b 和 c 中任选一题).

a. 8086 程序

```
DASEG SEGMENT AT 2000
COUNT EQU 4
BUFFER DW 3B64H
RESULT DB 4 DUP ( ? )
DASEG ENDS

.....

COSEG SEGMENT
CONV PROC FAR
    ASSUME CS: COSEG, DS: DASEG, .....
START: LEA     BX, RESULT
        MOV     AX, BUFFER
        MOV     CX, COUNT
DUMP:  PUSH    CX
        MOV     CL, 04H
        ROL     AX, CL
        MOV     DX, AX
        AND     AL, 0FH
        CMP     AL, 0AH
        JB      LESS
        ADD     AL, 07H
LESS:  ADD     AL, 30H
        MOV     [BX], AL
        INC     BX
        POP     CX
        MOV     AX, DX
        LOOP    DUMP
        RET
CONV ENDP
COSEG ENDS
END START
```

结果: (2003H) = _____ ; (2005H) = _____ ;
AX = _____ ; BX = _____ ;
CX = _____ .

工大学一九九八年研究生(硕士、博士)入学考试试题 (试题附在考卷内交回)

名称: 323

第 5 页共 8 页

b. MCS - 51 程序

```

START:  ORG      0100H
        MOV      R0, # 30H
        MOV      R1, # 30H
        MOV      R2, # 02H
        MOV      DPTR, # BUFFER
CONV:   MOVX     A, (@DPTR)
        MOV      R3, A
        SWAP     A
        ANL      A, # 0FH
        ADD      A, # 90H
        DA       A
        ADDC     A, # 40H
        DA       A
        MOV      @R1, A
        INC      R1
        MOV      A, R3
        ANL      A, # 0FH
        ADD      A, # 90H
        DA       A
        ADDC     A, # 40H
        DA       A
        MOV      @R1, A
        INC      DPTR
        INC      R1
        DJNZ     R2, CONV
        MOV      R2, # 04H
LOOP:   MOV      A, @R0
        MOVX     @DPTR, A
        INC      R0
        INC      DPTR
        DJNZ     R2, LOOP
HERE:   SJMP     HERE
        ORG      4000H
BUFFER: DB       3BH, 64H
RESULT: DS       04H
        END      START

```

结果: (4003H) - _____ ; (4005H) - _____ ;
R0 - _____ ; R2 - _____ ; DPTR - _____ .

c. Z80 程序

```

      ORG      2000H
START:  LD      HL, BUFFER
      LD      IX, RESULT
      LD      B, COUNT
LOOP:   LD      D, 02H
LOOPI:  LD      A, 30H
      RLD
      CP      3AH
      JP      M, NEXT
      ADD     A, 07H
NEXT:   LD      (IX + 00H), A
      INC     IX
      DEC     D
      JP      NZ, LOOPI
      INC     HL
      DJNZ    LOOP
      HALT
      ORG      4000H
COUNT: EQU    02H
BUFFER:  DB     3BH, 64H
RESULT:  DS     04H
      END      START

```

结果: (4003H) - _____ ; (4005H) - _____ ;
 A - _____ ; HL - _____ ; IX - _____ .

(二) 汇编程序设计

(说明: 应届考生必须完成 1、2 两题; 历届考生可以从 1、2 两题中任选一题)

1. 试按要求建立一个数组 ARRAY, 数组中数据元素的排列规律是: 头 3 项数据元素的值依次为 0、0、1, 从第 4 项开始, 其数据元素的值是前 3 项之和. 试编一程序, 将项值小于 256 的各项数据元素依次放入该数组中. (从 INTEL8086、MCS-51 或 Z80 汇编语言中任选一种)

华东理工大学一九九八年研究生(硕士、博士)入学考试试题

(试题附在考卷内交回)

科目号码及名称: 323

第 7 页共 8 页

2. 在地址为 X、Y、Z 的单元中存放有 3 个双字节数, 要求根据对该 3 个数的比较结果, 在 FLAG 单元中置入如下要求的信息:

- (1) 若 3 个数都不相等, (FLAG) = 0;
- (2) 若 3 个数中有两个相等, (FLAG) = 1;
- (3) 若 3 个数都相等, (FLAG) = 2.

试编制程序实现之。(从 INTEL8086、MCS-51 或 Z80 汇编语言中任选一种)

四、存储器 (12 分)

现有 3:8 译码器、8K × 4 位的 RAM、4K × 8 位的 ROM 以及其它所需的基本逻辑器件, 要求组成一个具有 8KB 的 ROM 和 8KB 的 RAM 的存储器系统, 并要求彼此间的地址空间连续。试画出原理图, 并写出它们的地址空间。

五、接口及应用 (每题 14 分, 共 28 分)

1. 下图是一开关状态检测电路和继电器控制电路。当开关闭合时, 将驱动对应的继电器 (使驱动电流流过继电器线圈); 若开关处于断开状态, 则没有电流流过继电器线圈。要求系统每隔 20ms 检测一次开关状态并对继电器作出相应控制, 定时由 INTEL 8253 (或 Z80 CTC) 实现, 并行输入输出接口采用 INTEL 8255 (或 Z80 PIO)。

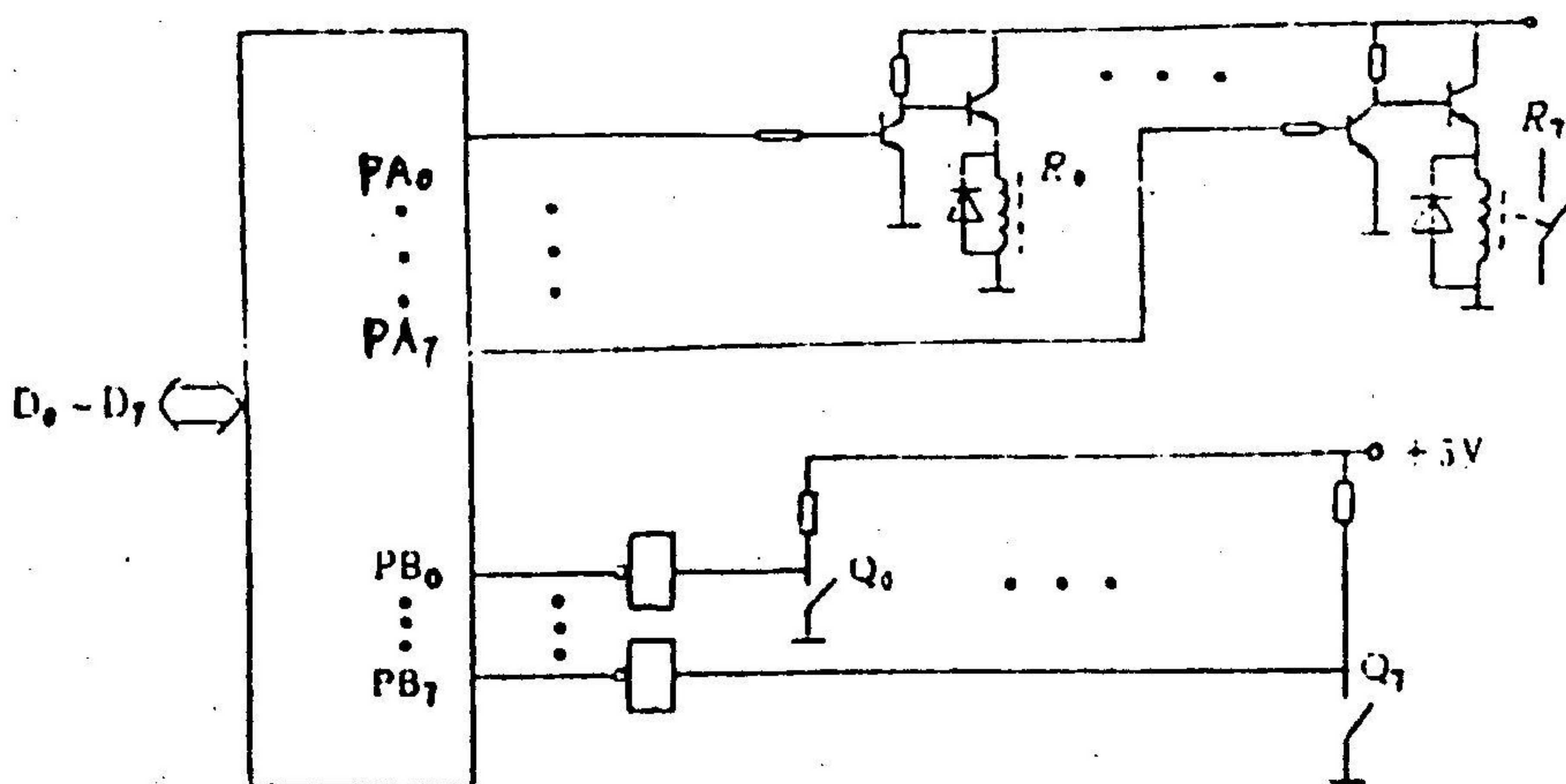
(1) 按题意要求分别对 8253 (或 CTC) 和 8255 (或 PIO) 进行初始化编程: (注: 时钟频率为 1MHz)

(2) 画出完整的程序流程图;

(3) 写出实现检测 and 控制的程序段;

(4) 编制完整的汇编程序。

(注: 应属考生应完成本题的全部要求: 历届考生只需完成本题的



2. 下图是一简单的温度控制系统，从输出口 B 引出一根线 PB0 通过双位开关和加热器相连，加热时输出逻辑“1”。控制策略是：当 A/D 转换数据高于设定温度时断开，低于设定温度时加热。断开和加热过程均需要有 2 分钟的延时。温度设定值放在 VALUE 单元中。

- (1) 按上述应用要求，对可编程并行接口进行初始化；
- (2) 写出实现题意要求的汇编程序。

