

上海大学 2002 年攻读硕士学位研究生 入学考试试题

招生专业: 计算机系统结构 计算机软件与理论
计算机应用技术 管理科学与工程

考试科目: 计算机组成原理

一、填空: (每格 1 分, 共 40 分)

- 1、世界上的第一台计算机命名为_____，是_____年问世的
- 2、直接由计算机硬件执行的程序是_____。
- 3、指令寻址方式有两种，一种是_____寻址方式，其指令地址由_____给出，另一种是_____寻址方式，其指令地址由_____给出
- 4、存储器接到读/写命令到完成读/写操作所需要时间称为_____，存储器由进行两次连续读/写操作之间所需要的时间称为_____。
- 5、半导体静态 RAM 靠_____的原理存储信息，半导体动态 RAM 靠_____存储信息。
- 6、字符“0”的 ASCII 码为 30H，因而字符“9”的 ASCII 码为_____，前面加奇校验后的代码为_____。
- 7、取出并执行一条指令的时间称为_____，它通常有若干个 CPU 周期组成，CPU 周期又称为_____，所有指令的第一 CPU 周期一定是_____，每个 CPU 周期又有若干个_____
- 8、二地址格式中指令操作数的物理位置有三种形式，分别是_____、_____、_____。
- 9、若指令字长 24 位，共能完成 130 中操作，采用单地址格式可直接寻址范围是_____，采用二地址格式指令可直接寻址范围是_____。
- 10、微指令是存放在由 ROM (或 EPROM) 构成的_____中，它包括两部分：_____字段和_____字段。每一条机器指令对应由微指令构成的一段_____，微指令是由一系列_____组成，读取并执行一条微指令的时间称为_____。
- 11、存储器由 $m(m=1, 2, 4, 8, \dots)$ 个模块组成，每个模块有自己的_____和_____寄存器，如存储器采用_____编址，就可以提高存取速度_____倍。
- 12、为了便于主存和辅存之间的信息交换。虚拟存储器一般采用_____和_____的复合地址格式，根据地址格式不同，虚拟存储器分为_____、_____和_____三种。

- 13、16 位微机的主存存储器容量是 640KB 时，表示主存储器有 _____ Bytes 存储器空间，地址号码是从 _____ 号地址到 _____ 号地址。（本题均要求写出具体十进制数值）

二、综合题： (60 分)

- 1、设浮点数 $X=2^{010} \times 0.110101$ ， $Y=2^{100} \times (-0.101010)$ ，若阶码取 3 位，尾数取 6（均不包含符号位），按补码运算步骤计算 $X+Y$ (6 分)
- 2、设机器数字长为 16 位（包括一位符号位），若一次移位需 100ns，一次加法需 100ns，试问原码一位乘、原码两位乘、补码一位乘和补码加减交替法各最多需多少时间（除法上商和移位同时进行）？ (8 分)
- 3、画出 $ADD @ R_1$ 指令对操作数的寻址及加法过程的信息流程图（设另一个操作数隐含在 ACC 中，@ 表示间接寻址。R₁ 寄存器的内容为 2074H）。 (6 分)
- 4、某磁盘存储器转速为 3000 转/分，共有 4 个记录盘面，每毫米 5 道，每道记录信息 12288 字节，最小磁道直径为 230mm 共有 275 道，求：
 - (1)、磁盘存储器的存储容量； (2 分)
 - (2)、最高位密度（最小磁道的位密度）和最低位密度； (2 分)
 - (3)、磁盘数据传输率； (2 分)
 - (4)、平均等待时间 (2 分)
- 5、设 CPU 共有 16 根地址线，8 根数据线，并用 MREQ 作访存控制信号（低电平有效），用 WR 作读写控制信号（高电平为读，低电平为写），现用 8K×8 位（ROM, RAM）和 3-8 译码器芯片，画出 CPU 与存储器的连接图，要求：
 - (1)、存储芯片地址空间分配为：0—8191 为系统程序区；
8192—32767 为用户程序区。 (5 分)
 - (2)、指出选用的存储芯片类型及数量； (2 分)
 - (3)、详细画出片选逻辑。 (3 分)

6、DMA 方式的主要特点是什么？DMA 接口电路中应设置哪些硬件？ (6分)

7、某计算机的 CPU 结构如图所示，各部分之间的连线表示数据通路，箭头表示信息传送方向，AC 为累加器。

- (1) 标明图中 a, b, c, d 四个寄存器的名称 (4分)
- (2) 简述指令从主存取到控制器的数据通路 (3分)
- (3) 简述数据在运算器和主存之间进行存/取访问的数据通路 (3分)
- (4) 以完成一条加法指令 ADD K (K 为主存地址) 为例，写出该指令取指阶段和执行阶段的信息通路 (6分)

