

1994 年上海交通大学微型计算机原理及应用（含数字电路）试题

考研加油站收集整理 <http://www.kaoyan.com>

1994 年上海交通大学微型计算机原理及应用（含数字电路）试题



一九九四年研究生入学考试试题

试题名称: 微型计算机原理与应用  
(含数字电路)

一. 已知真值表如右图所示, 要求:

- (1) 根据真值表写出逻辑表达式.
- (2) 将逻辑表达式化成最简形式
- (3) 采用与非门构成逻辑电路实现化简后的逻辑表达式

输入			输出
A	B	C	Z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

[本题 10 分]

二. 设  $x$  和  $y$  为带符号的二进制数 (包括符号位在内共 8 位)

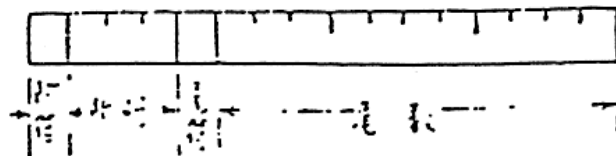
已知  $[x]_{补} = 11100101$ ,  $[y]_{补} = 11001011$

求  $[x+y]_{补} = ?$

[本题 5 分]

三. 一个十进制数  $-44.6875$ , 要求用缩写规格化二进制浮点数的形式表示出来.

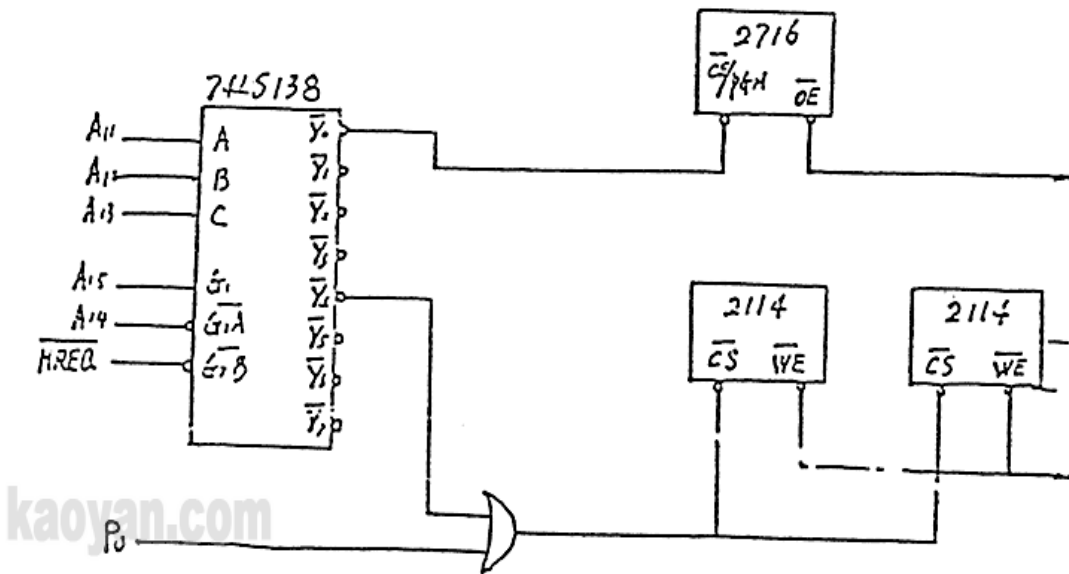
规格化二进制浮点数的格式如下:



[本题 5 分]

五. 用波特率为 9600 的异步串行通讯传送字符, 每个字符包括有 7 位 ASCII 码和 1 位奇偶校验位. 问此时每秒能传送的字符数最多为几个? [本题 5 分]

六. 存储器译码电路如下图所示, 请根据图填空.



(1) 2114 的地址范围: \_\_\_\_\_ (写明从  
xxxxH ~ xxxxH)

(2) 2716 的地址范围: \_\_\_\_\_ (同上)

(3) 2114 的 WE (写允许) 端应接 Z80 CPU 的 \_\_\_\_\_ 引脚

(4) 2716 的 OE (输出允许) 端应接 Z80 CPU 的 \_\_\_\_\_ 引脚

(5) PO 端应接 Z80 CPU 的 \_\_\_\_\_ 引脚.

[本题每题 3 分, 共 15 分]

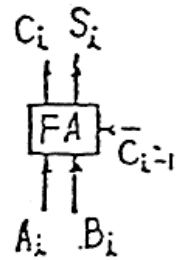
七. 解答下列问题:

1. 设计一个能实现4位二进制数并行加/减法运算的电路. 位间进位是串行的. 设计中对于溢出问题不必考虑.

(1). 两个操作数分别在累加器AC和寄存器B中, AC和B均由D型触发器组成;

(2). 加减法器由四个1位二进制全加器组成, 全加器电路如右图所示;

(3). 所须门电路和控制信号, 设计者自行绘图和设定.



2. 在上述电路设计基础上, 再补充设计4位数据总线 $w_3 \sim w_0$ , 用来传递数据.

(1). AC和B的数据要从总线送入;

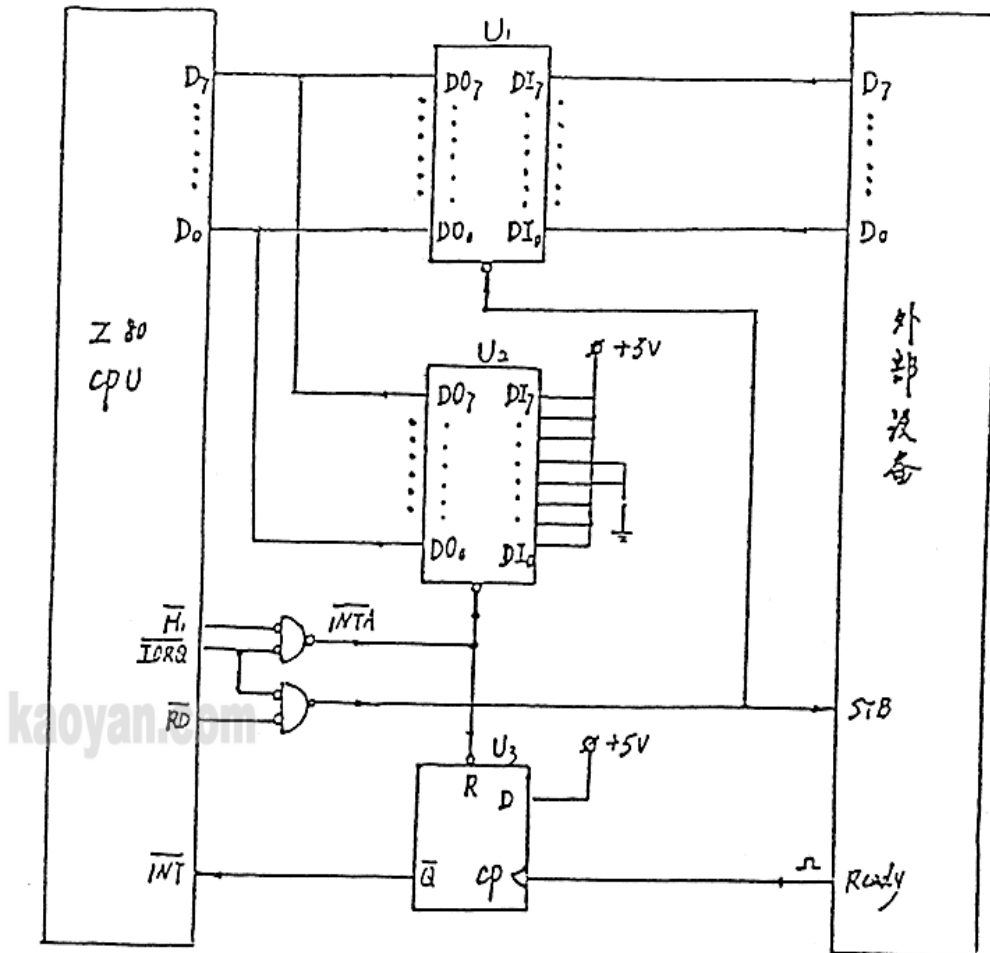
(2). 加减法器的运算结果输出到总线上;

(3). 所须门电路和控制信号, 设计者自行选用或设定.

3. 简要说明所设计电路实现加法和减法运算的原理和过程.

(本题共15分)

八. 下图为微机系统中中断原理图, 请在下列空格中填入答案(20分, 每题4分)



外设准备好后发出 Ready 信号, 向 CPU 提出  $\overline{INT}$ . CPU 响应中断, 发出  $\overline{INTA}$  信号. 在  $\overline{INTA}$  信号控制下, 由 U2 向 CPU 发出一条 \_\_\_\_\_ 指令. (用助记符表示), 其机器代码为 \_\_\_\_\_. CPU 执行这条指令, 转到入口地址为 \_\_\_\_\_ 的中断服务程序工作. 控制信号  $\overline{INTA}$  的作用 \_\_\_\_\_. 这种中断方式是 Z80 的 \_\_\_\_\_ 中断方式 \_\_\_\_\_.

九. 两个BCD制数(范围00~09)存放在2040H和2041H  
 存储单元中. 编写一段程序, 将这两个数的平方值相加.  
 结果(BCD制数)存入2041H以下的存储单元中.  
 要画出流程图.

[本题10分]

十. 应用通过堆栈传递参数的地址的方法编制子程序.  
 子程序的标号为CLEAR. 子程序的功能是对起  
 始地址为YYYYH、长度为XXXXH的存储区清零.

已知主程序为:

```

        ...
        LD SP, STKPT
        CALL CLEAR
    LENGTH: DEFW XXXX H
    INIADR: DEFW YYYY H
        ...
    
```

编写子程序:

```

    CLEAR: ...
    
```

[本题10分]