

上海交通大学

2007年硕士研究生入学考试试题

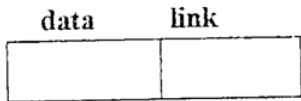
试题序号: 419 试题名称: 计算机基础(II)

(答案必须写在答题纸上, 写在试题纸上的一律不给分)

数据结构试题(70分)

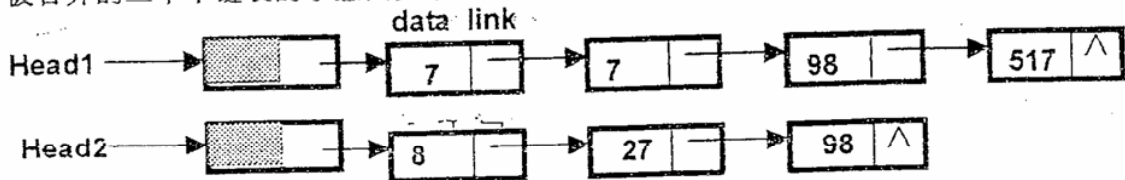
注意: 请采用标准的 C/C++ 语言, 设计程序。不可以采用类 C 或者类 C++ 之类的语言。必须对采用的算法进行必要的说明, 程序中必须有适当的注释; 否则将扣除适当的分数。

一、已知单链表中的结点的形式为: (本题 25 分)

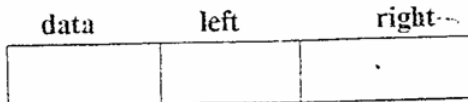


其中, data 域为结点的数据场, 其类型为 int; link 域为结点的指针场, 给出本结点的直接后继结点的地址。现已知二个单链表都是有序的单链表, 它们都按照结点数据场的值由小到大排成一个非递减的序列。现已知这二个单链表的头结点的地址分别为 Head1 和 Head2, 注意头结点的指针场给出单链表中的第一个结点的地址。请设计一个非递归的函数, 将这二个单链表进行合并, 合并后的单链表仍然按照结点数据场的值由小到大排成一个非递减的序列。注意, 合并后的单链表所使用的空间应来自上述二个单链表, 所使用的额外空间只能为 O(1); 否则不得分。

被合并的二个单链表的示意图如下:

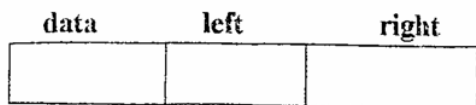


二、已知二叉树中的结点的形式为: (本题 25 分)



其中, data 域为结点的数据场, left 域和 right 域分别给出本结点的左儿子和右儿子的地址。已知二棵二叉树的根结点的地址分别为 p、q。请设计一个函数, 判断这二棵二叉树的树形是否相似; 若相似则返回 1, 否则返回 0。注意: 此处相似指的是二叉树的树形, 和结点的数据场之值无关。

三、已知二叉树中的结点的形式为：(本题 20 分)



其中，**data** 域为结点的数据场，**left** 域和 **right** 域分别给出本结点的左儿子和右儿子的地址。已知二叉树的根结点的地址为 **root**。请设计一个函数，给出该二叉树的叶子结点的总数 **n0**，以及度为 1 的结点的总数 **n1**，度为 2 的结点的总数 **n2**。

《计算机组成和系统结构》部分 (80分)

一、计算题

1. 对一个新的系统结构提出了三种性能增强措施，加速比分别为：

$$S_{p1} = 30$$

$$S_{p2} = 20$$

$$S_{p3} = 15$$

性能提高措施在时间上不重叠。如果性能提高措施 1 和 2 都可以使用 25% 的时间，为了使得总体加速比达到 10，性能提高措施 3 的应当使用多少时间比例？(8 分)

2. 在一个二级 cache 中，假设

- 直接地址映象的第二级 cache 的命中时间为 12 个时钟周期，对其访问的局部失效率为 22%；
- 2 路组相联的第二级 cache 的命中时间为 13 个时钟周期，对其访问的局部失效率为 20%；

如果二级 cache 的失效时间为 120 个时钟周期。问在采用上述两种二级 cache 时，一级 cache 的平均失效时间分别是多少？(6 分)

二、分析题

1. 某计算机系统的指令格式如下:

- 指令长度固定为 32 位;
- 地址码有三种格式, 5 位的寄存器号、16 位的地址偏移量或 26 位的存储器地址;
- 指令有三地址和单地址两种格式, 其中三地址指令又有两种, 一种是三个寄存器号, 一种是两个寄存器号加一个地址偏移量, 单地址指令的地址码是存储器地址。

问:

- (1) 该计算机中可以有多少通用寄存器? (2 分)
 - (2) 在单地址指令的直接寻址方式下, 存储器的寻址范围是多少? (2 分)
 - (3) 16 位的地址偏移量可以用在什么寻址方式中, 以对更大的主存空间进行寻址? (2 分)
 - (4) 给出一种指令操作码的编码方案? 指出在这种编码方案下每种指令各可以有多少条? (4 分)
2. 设两路组相联映像的 cache 容量为 2^{14} 块, 每块是一个 32 位的字, 采用 LRU 替换策略, 主存容量是 cache 的 256 倍, 其中有如下数据(地址和数据均用十六进制表示):

地址	数据
000000	13579BDF
000008	87654321
010000	77777777
010004	11235813
00FFFC	12345678
FFFFFF8	11223344
FFFFFC	2468ACE0

将主存中这些数据装入 cache 时将装入 cache 的哪些块中? 求出组号、块号以及块表中相应的标志内容。(12 分)

3. 在一条 2 重启动的指令流水线中，采用推测执行方式，指令流水线分为启动、执行、访存、写缓存和提交 5 个部件。

- 启动操作包括寄存器操作数的读取，每个时钟周期可以启动两条指令；
- 执行阶段采用分离的功能单元进行有效地址加法、ALU 操作和分支条件判断；
- 访存阶段只是 LW 指令的操作步骤，其他指令跳过该阶段；
- 写缓存是 LW 和运算指令将推测执行的结果写入重排序缓存，写入重排序缓存中的数据可以立即提供给等待该数据的其他指令，其他指令跳过该阶段；
- 提交阶段将指令的结果送入寄存器或存储器，每个时钟周期可以提交两条指令。

试写出在执行以下循环程序前 3 个迭代时指令执行的时空表，标出每条指令在每一个步骤的时刻。

```

Loop:  LW R2, 0(R1)           ; R2=数组元素
      ADDUI R2, R2, #1       ; R2 加 1
      SW 0(R1), R2          ; 存储结果
      ADDUI R1, R1, #4       ; 指针加 4
      BNE R2, R3, Loop      ; R2!=R3 时转移
    
```

(18 分)

4. 在一个采用大数端方式的存储器中，各字节地址值及其存储的数据如下所示：

地址	1000	1001	1002	1003	1004	1005	1006	1007
数据	0x00	0x11	0x22	0x33	0x44	0x55	0x66	0x77

假设以下访存地址及访问的数据位数，问读到的数值分别是什么？该数据的存储是否对齐？（8 分）

- (1) 1001, 16 位
- (2) 1002, 32 位
- (3) 1002, 16 位
- (4) 1004, 32 位

三、设计题

某计算机采用单总线结构，用一条内部总线连接指令寄存器 IR、程序计数器 PC、存储器地址寄存器 MAR、存储器数据寄存器 MDR、通用寄存器 r1、r2、r3 等，此外还有 ALU 输入端寄存器 Y 和输出端寄存器 Z，设该机有下表所示指令，运算器能够实现各运算指令的操作。各指令的使用频率在表格右栏中。

指令	使用频率
Add r1, r2, r3	0.20
Sub r1, r2, r3	0.14
And r1, r2, r3	0.07
Or r1, r2, r3	0.05
Not r1, r2, r3	0.05
Sll r1, r2, r3	0.04
Srl r1, r2, r3	0.04
Load r1, mem	0.16
Store r1, mem	0.08
Jump r1	0.09
Bz r1	0.06
Bgt r1	0.04

- (1) 试用扩展的霍夫曼编码为其操作码进行编码，限两种操作码长度，要求使操作码的平均长度最短。(8分)
- (2) 设计该计算机的控制器执行流程。(10分)