

2011 年复旦大学 881 电子线路与集成电路设计

考研试题（回忆版）

本试题由 kaoyan.com 网友 hamilton126 提供

模拟部分

1. 求戴文宁等效电路。
2. 一个很简单的运算电路，采用虚短续断不用手算都可直接看出答案。
3. 已知一阶低通滤波器和二阶高通滤波器，通带增益都为 2，截止频率为 100hz 和 2khz，要求构成一个带通滤波器，并画出幅频特性曲线。
4. 一个全差分放大器，输入为 npn 对管，两个 bjt 发射级之间接一个电阻，再从该电阻中间接一电阻到负电源，nnp 集电极接一电阻到 vdd，两个输出之间跨接一负载，求差模电压增益，差模输入和输出电阻。

数字部分

1. 已知一三输入函数输入和输出的波形图，求 y，要求用与非门表示，不能有反变量输入。
2. 给出一函数，要求用或非或非表示，并问该输出是否存在竞争冒险，以及消除竞争冒险的两种方法，最后问如何消除该电路的竞争冒险现象。
3. 给出有基本触发器的连接图，要求写出状态方程和画出输出波形。
4. 用 d 触发器和门电路设计一个串行加法器。

集成电路部分

1. 问 asic 类型以及标准单元设计流程，全差分电路与单端共源放大器的优缺点。
2. 给出一个 np-cmos，不过第二级 pmos 部分的时钟与第一级时钟是一样的，没反象第一级输出 $x=(ab)'$ ，第二级正常输出应为 $y=ab+c'$ 。
 - (1) 问该电路时钟连接是否正确，给出理由，以及如何改正。
 - (2) 问输出表达式。
 - (3) 问当 b 保持 0，a 从 0 到 1 跳变，第一级输出 x 的变化（b 输入的管子在下，a 在上）。
 - (4) 求该电路的 domino 实现。
3. 第一级为源跟随器，源端接一理想电流源，第二级为共源放大器，负载为有 pmos 构成的电流源，偏置电压为 vb，已知第一级 nmos 尺寸和输入共模电压，理想电流源的电流大小：
 - (1) 求源端电压的值。
 - (2) 若要求第二级输入 nmos 保持饱和的要求为 $V_{ds}>1.2(V_{gs}-V_{th})$ ，并知道输出电压摆幅为 $2.02v$ ，问 Vb 的取值范围。

以上试题来自 kaoyan.com 网友的回忆，仅供参考，纠错请发邮件至 suggest@kaoyan.com。