

太原科技大学
2006 年硕士研究生入学考试
《电子技术》试题

- 说明：1、答题一律写在答题纸上，答在试卷上无效；
2、答题请写清题号，不必抄题。

模拟电子技术部分（75 分）

一、（本题共 10 分，每小题 5 分）

试分析图 T1 中电路能否对正弦交流信号进行正常放大。若不能则说明理由。并将错误加以改正（设电容对信号频率呈短路状态）。

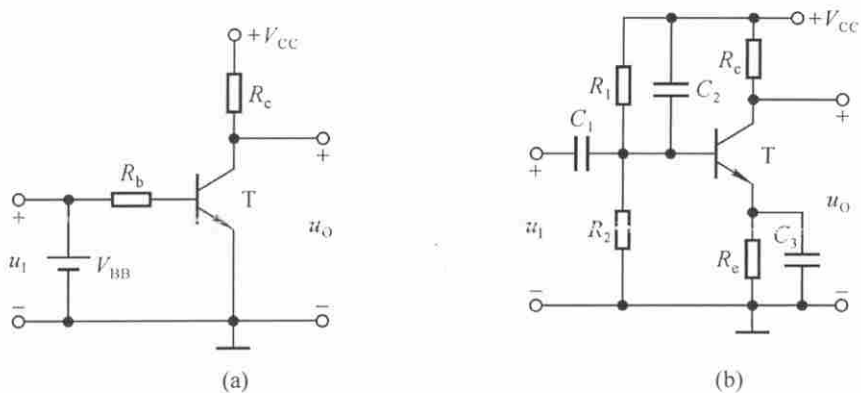


图 T1

二、（本题共 20 分）

电路如图 T2 所示，晶体管的 $\beta = 60$ ， $r_{bb'} = 100 \Omega$ 。

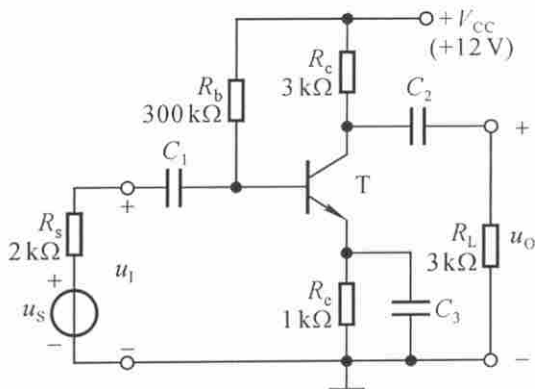


图 T2 单级放大电路

对图 T2 电路：

- (1) 求解静态工作点 Q ，电压放大倍数 \dot{A}_u ，输入电阻 R_i 和输出电阻 R_o ；
- (2) 设信号源 $U_s = 10\text{mV}$ （有效值），问输入电压有效值 $U_i = ?$ 输出电压有效值 $U_o = ?$
- (3) 若 C_3 开路，则 $U_i = ? U_o = ?$

三、(本题共 20 分)

- (1) 判断图 T3 所示电路中是否引入了反馈，哪些元件引入直流反馈？哪些元件引入交流反馈？是正反馈还是负反馈？设图中所有电容对交流信号均可视为短路；
- (2) 判断图 T3 中所示电路引入了哪种组态的交流负反馈，并说明电路因引入交流负反馈对放大电路输入电阻和输出电阻的影响；
- (3) 估算图 T3 所示电路在深度负反馈条件下的电压放大倍数。

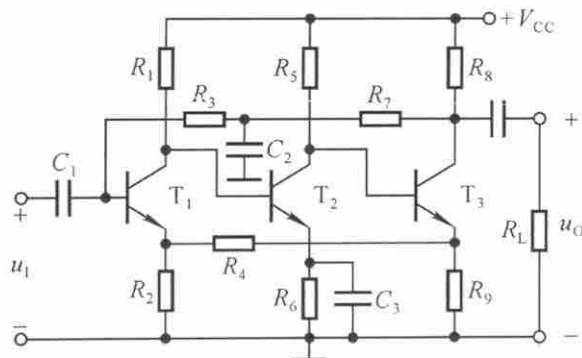


图 T3

四、(本题共 15 分)

已知图 T4 电路中的集成运放为理想运算放大器，求出电路中 u_o 的表达式。

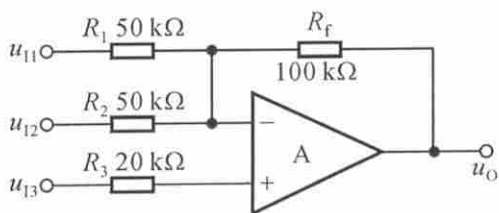


图 T4

五、(本题共 10 分, 每小题 5 分)

分别标出图 T5 所示电路中变压器的同铭端, 使之满足正弦波振荡的相位条件。

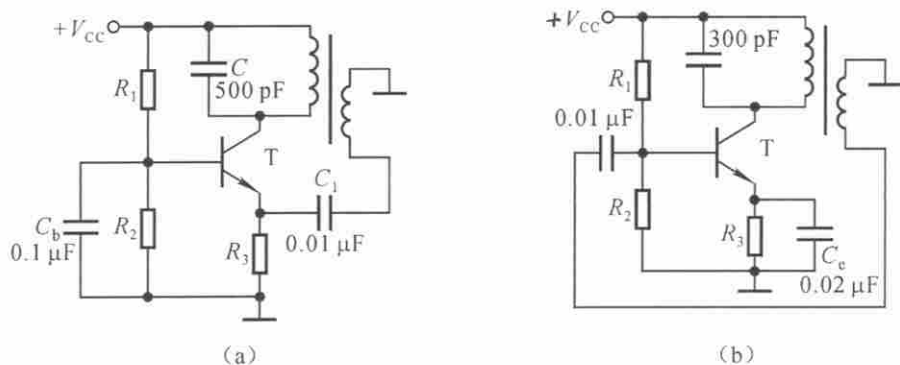


图 T5

数字电子技术部分 (共 75 分)

六、(本题共 10 分, 每小题 2 分)

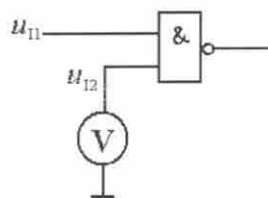


图 T6

当 u_{11} 为下列给出的五种情况下, 图中的门电路分别为 **CMOS** 与非门、**TTL** 与非门两种情况下, 用万用表测量图 T6 中 u_{12} 端得到的电压各为多少? (万用表使用 5V 量程, 内阻为 $20\text{k}\Omega/\text{V}$)

- (1) u_{11} 悬空;
- (2) u_{11} 接低电平(0.2V);
- (3) u_{11} 接高电平(3.2V);
- (4) u_{11} 经 51Ω 电阻接地;
- (5) u_{11} 经 $10\text{k}\Omega$ 电阻接地。

七、(本题共 20 分)

设计 1 位二进制全加器电路, 输入为被加数 A_i 、加数 B_i 和来自低位的进位 C_i ; 输出为本位和 S_i 和向高位的进位信号 C_{i+1} 。

- (1) 列出全加器的真值表, 写出逻辑表达式;
- (2) 用 3 线—8 线译码器 74LS138 和必要的门电路实现全加器的逻辑电路;
- (3) 用 4 选 1 数据选择器实现全加器的逻辑电路;
- (4) 用 PLA 实现全加器的逻辑电路。

图 T7 (a) 为 3 线—8 线译码器 74LS138 的逻辑符号，使能端有效时其逻辑表达式为：

$$\overline{Y_0} = \overline{A_2 A_1 A_0}, \quad \overline{Y_1} = \overline{A_2 A_1 A_0}, \quad \overline{Y_2} = \overline{A_2 A_1 A_0}, \dots, \quad \overline{Y_7} = \overline{A_2 A_1 A_0}$$

图 T7 (b) 为 4 选 1 数据选择器的逻辑符号，在 $\overline{S} = 0$ 时 4 选 1 数据选择器输出的逻辑函数式为： $Y = \overline{A_1} A_0 D_0 + A_1 A_0 D_1 + A_1 \overline{A_0} D_2 + A_1 A_0 D_3$

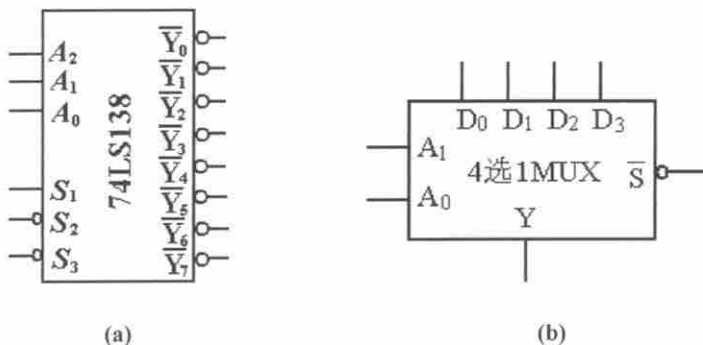


图 T7

八、(本题 10 分)

图 T 8 是一个用 4 位二进制计数器 74161 和 3/8 译码器 74LS138 组成的时序逻辑电路，在连续 CP 脉冲的作用下：

- (1) 试分析电路的逻辑功能；
- (2) 画出电路的输出波形。

74LS161 的功能表如表 T8 所示。

表 T8 74LS161 的功能表

CP	$\overline{R_D}$	\overline{LD}	EP_P	ET_T	工作状态
×	0	×	×	×	清零
↑	1	0	×	×	预置数
×	1	1	0	×	保持
×	1	1	×	0	保持 (但 C=0)
↑	1	1	1	1	计数

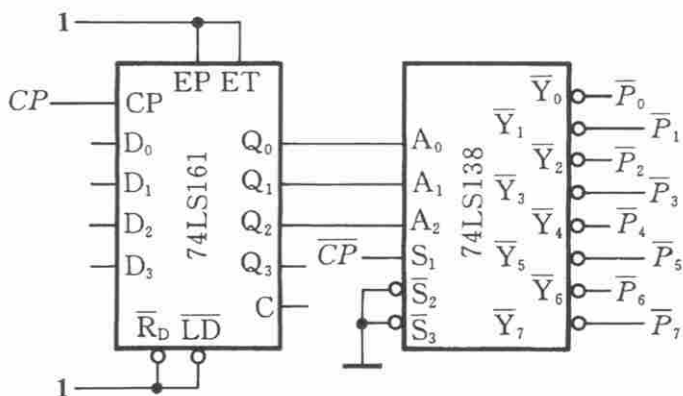


图 T8 逻辑电路图

九、(本题 15 分)

写出图 T 9 时序电路的驱动方程、状态方程和输出方程，画出电路的状态转换图，分析电路的逻辑功能，说明电路能否自启动。

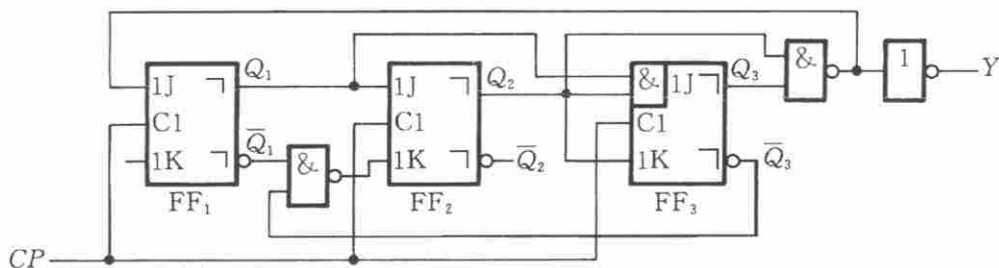


图 T9 逻辑电路图

十、(本题 20 分)

图 T10(a) 为用 D/A 转换器 CB7520、移位寄存器 74LS194A 和多谐振荡器组成的波形发生电路。CB7520 是 10 位输入的倒 T 型电阻网络 D/A 转换器，参考电压 $V_{REF} = -8V$ 。74LS194A 是四位双向移位寄存器，DIR 和 DIL 分别为右移数据输入端和左移数据输入端。74LS194A 的功能表见表 T10。设 74LS194A 的初始状态为 $Q_0Q_1Q_2Q_3=0000$ 。多谐振荡器石英晶体的振荡频率 1MHz， G_1 和 G_2 是 74 系列 TTL 反相器 7404。

- (1) 写出 D/A 转换器 v_0 的逻辑表达式；
- (2) 列出 74LS194A 的状态转换表；
- (3) 在图 T10(b) 中画出图 T10(a) 电路输出电压 v_0 的波形，标出波形上各点电压的幅值；

(4) 计算图 T10(a) 电路中输出波形 v_o 的周期。

表 T10 74LS194A 的功能表

$\overline{R_D}$	S_1	S_0	工作状态
0	×	×	置零
1	0	0	保持
1	0	1	右移
1	1	0	左移
1	1	1	并行输入

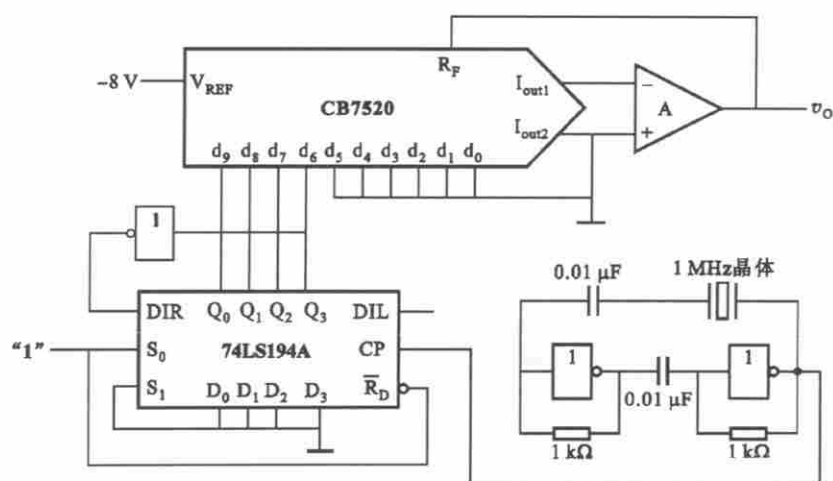


图 T10 (a)

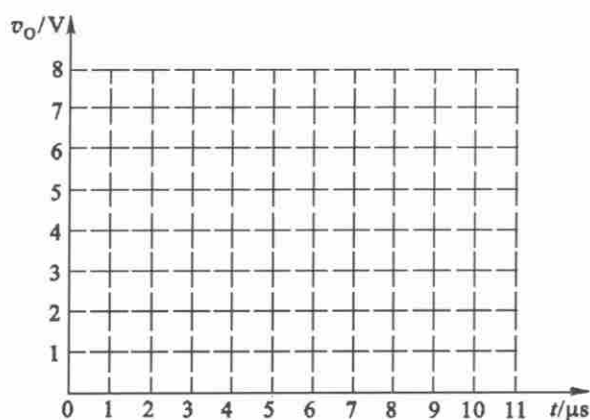


图 T10 (b)