

2009 年太原科技大学硕士研究生入学考试

(862) 电子技术试题

(可以不抄题、答案必须写在答题纸上)

一. 分析题 (每小题 5 分, 共 15 分)

1. 电路如图 T1.1 所示, 判断图中各二极管是导通还是截止, 并计算 A、B 两点之间的电压 U_{AB} 。设二极管的正向压降和反向电流均可忽略。

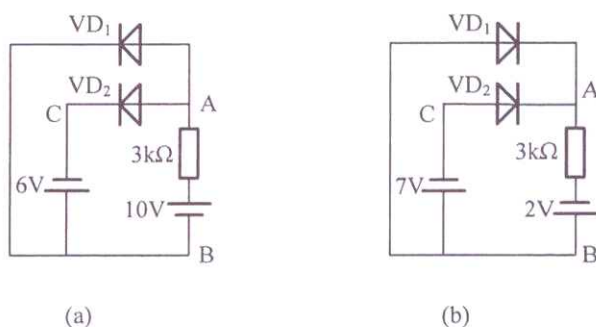


图 T1.1

2. 分析图 T1.2 所示电路的功能, 输入信号 u_i 为正弦波电压, 画出输出电压 u_o 的波形。

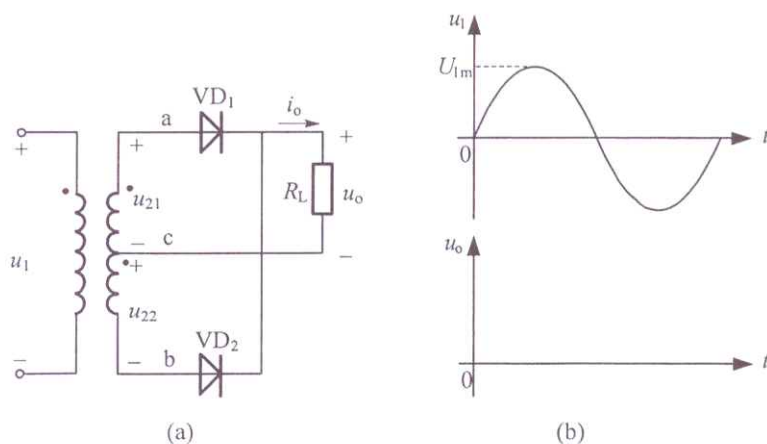


图 T1.2

3. 判断图 T1.3 所示电路中，场效应管是否有可能工作在恒流区。

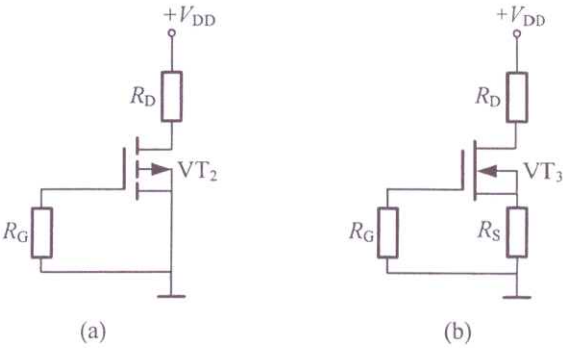


图 T1.3

二. 计算题（每小题 10 分，共 20 分）

1. 放大电路如图 T2.1 (a) 所示，晶体管的输出特性和直流负载线 MN 、交流负载线 $M'N'$ 如图 T2.1 (b) 所示。已知晶体管的 $U_{BEQ}=0.7V$ ，试求：

- (1) 基极电阻 R_B 、集电极电阻 R_C 、负载电阻 R_L 的值；
- (2) 由图 T2.1 (b) 确定电路的最大不失真输出电压 $(U_{om})_M$ 。

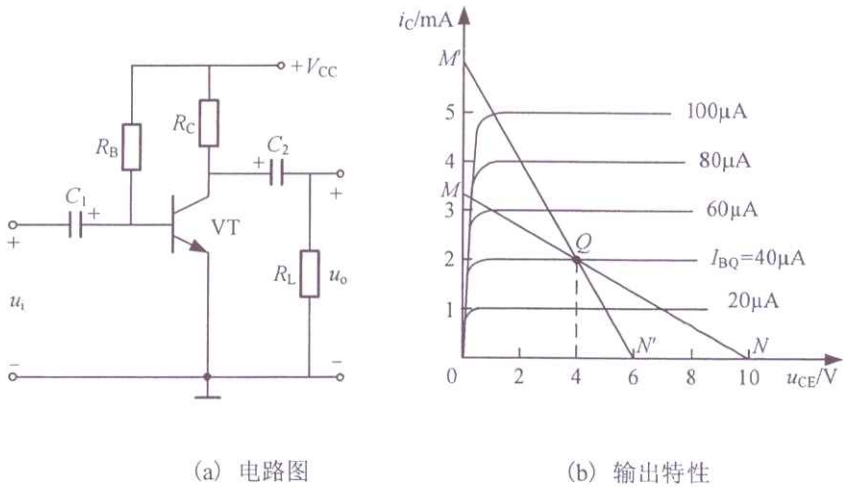


图 T2.1

2. 图 T2.2 所示, $R_B=100\text{k}\Omega$, $R_C=3\text{k}\Omega$, $R_E=3\text{k}\Omega$, 电路所加输入电压为正弦波。试问:

(1) $\dot{A}_{u1}=\dot{U}_{o1}/\dot{U}_i\approx?$ $\dot{A}_{u2}=\dot{U}_{o2}/\dot{U}_i\approx?$

(2) 画出输入电压 U_i 和输出电压 U_{o1} 、 U_{o2} 的波形。

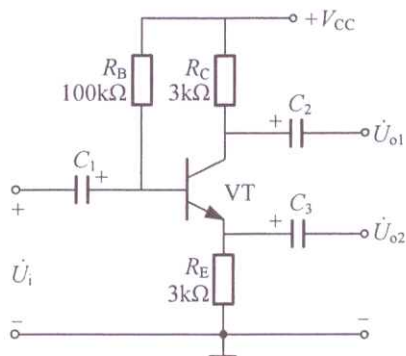
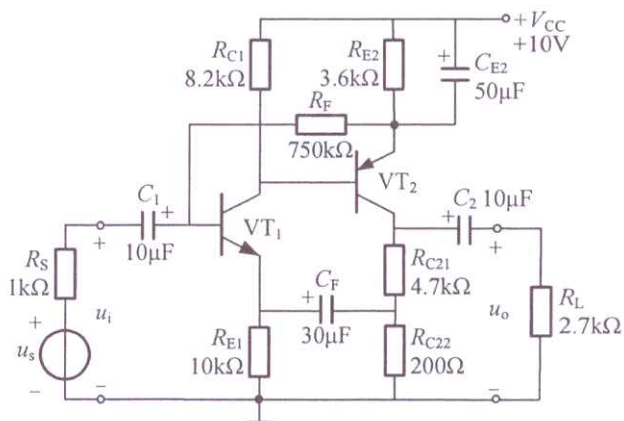


图 T 2.2

三. (本题共 15 分)

1. 判断图 T3 所示电路中有哪些级间交、直流反馈? 各是什么极性、类型? 起什么作用?

2. 估算图 T3 所示电路在深度负反馈条件下的闭环电压放大倍数 $\dot{A}_{uf} = \frac{u_o}{u_i}$ 。



图T 3

四. (本题共 15 分)

图 T4 电路中的集成运放为理想运算放大器, 试求: 输出电压与输入电压的运算关系式。

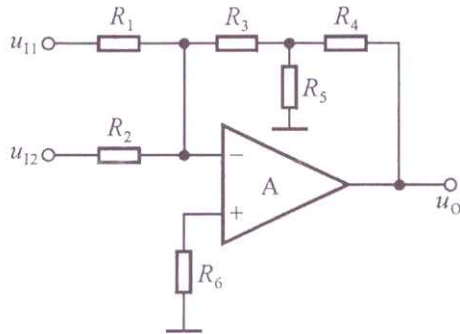


图 T4

五. (每小题 5 分, 本题共 10 分)

分别判断图 T5 所示各电路是否满足正弦波振荡的相位平衡条件。

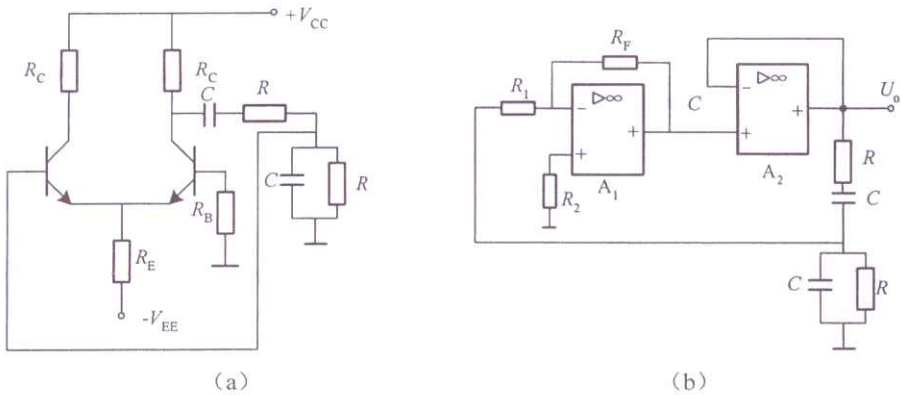


图 T5

六. 用中规模器件设计组合逻辑电路 (本题 15 分)

用 8 选 1 数据选择器 CC4512 设计一个组合逻辑电路。该电路有 3 个输入逻辑变量 A、B、C 和 1 个工作状态控制变量 M, 输出为 Y。当 M=0 时电路实现“意见一致”功能, 即 A、B、C 状态一致时输出 Y 为 1, 否则输出 Y 为 0; 而当 M=1 时电路实现“多数表决”功能, 即 A、B、C 中多数为 1 时输出 Y 为 1, 否则输出 Y 为 0。(CC4512 的功能表如表 T6、逻辑符号如图 T6)

表T6 CC4512的功能表

DIS	INH	A ₂	A ₁	A ₀	Y
0	0	0	0	0	D ₀
0	0	0	0	1	D ₁
0	0	0	1	0	D ₂
0	0	0	1	1	D ₃
0	0	1	0	0	D ₄
0	0	1	0	1	D ₅
0	0	1	1	0	D ₆
0	0	1	1	1	D ₇
0	1	×	×	×	0
1	×	×	×	×	高阻

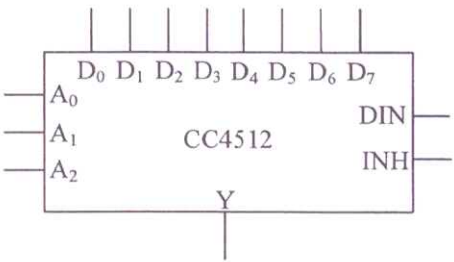


图 T 6

七. 画图题（本题共 15 分）

图 T7 所示是用 CMOS 边沿触发器和或非门组成的脉冲分频电路。试画出一系列 CP 脉冲作用下 Q₁、Q₂ 和 Z 端对应的输出电压波形。设触发器的初始状态皆为 Q=0。

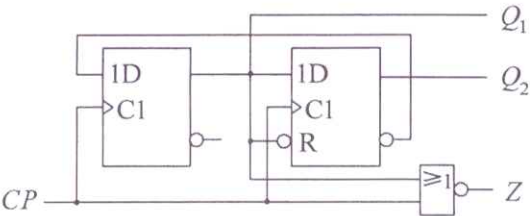


图 T7

八.（本题 15 分）

1. 用 4 位同步十六进制计数器 74LS161 设计一个可控进制的计数器，当输入控制变量 M=0 时工作在五进制，M=1 时工作在十五进制。可以附加必要的门电路。74LS161 的逻辑符号见图 T 8、功能表见表 T 8 。

表 T 8 74LS161 的功能表（74LS160）

CP	$\overline{R_D}$	\overline{LD}	EP ET	工作状态
×	0	×	×	异步清零
↑	1	0	×	同步置数
×	1	1	0 1	保持（包括 C）
×	1	1	×	保持（C=0）
↑	1	1	1 1	计数

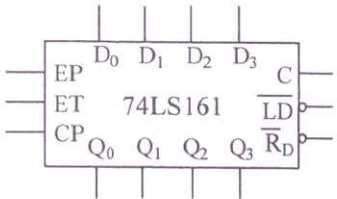


图 T 8

九. 时序电路的分析（本题共 15 分）

分析图 T9 给出的时序逻辑电路。① 写出电路的驱动方程和输出方程；② 求出电路的状态方程；③ 列出电路的状态转换表；④ 画出电路的状态转换图；⑤ 说明电路的逻辑功能，指出电路能否自启动。A 为输入变量。

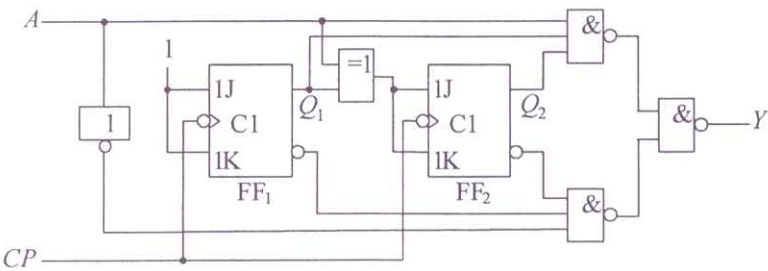


图 T 9

十. 设计题（本题共 15 分）

试问用几片 512×4 位的 RAM 及 3 线-8 线译码器 74LS138 可以组成 2048×4 位的 RAM，画图表示设计结果。512×4 位的 RAM 及 3 线-8 线译码器 74LS138 的逻辑符号图如图 T10 所示。

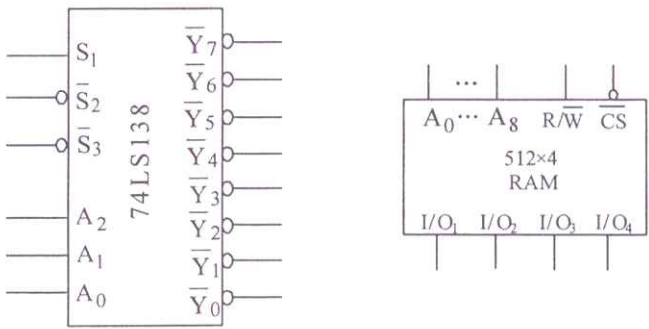


图 T 10