太原理工大学 2009 年攻读硕士学位研究生入学试题

考试科目：脉冲与数字电路　　科目代码：829　　分值：150 分

考生注意：请标明题号将答案做在答卷纸上，做在试题上不记分

一、填空（或选择填空）（每空 2 分，共 20 分）

1. TTL 门与 CMOS 门相比，其静态功耗__①__，噪声容限__②__。

2. 有权码 631-1BCD 码（0111 0011 1101）$_{631\text{-}1\text{码}}$，其对应的余 3 码为__③__。

3. 已知逻辑函数 $F_1=\prod M(0,2,4,6,8,10,12,14)$；$F_2=\prod M(1,3,5,7,9,11,13)$，则 $F=F_1\cdot F_2=$__④__。

4. 存储器有 8 位输出数据线，存储容量为 512M，请问它有__⑤__根地址线。

5. 某 256 位串行输入串行输出右移寄存器，已知时钟频率为 4MHz，数据从输入端到达输出端被延迟的时间为__⑥__。

6. 由 TTL 门电路组成的电路如图 1 所示，已知它们的高电平输入电流 I_{IH}=15μA，低电平输入电流 I_{IL}=0.3mA，则

（1）当 A=0，B=1 时，G_1 承受的__⑦__(拉、灌)电流为__⑧__(mA、μA)；

（2）当 A=B=1 时，G_1 承受的__⑨__(拉、灌)电流为__⑩__(mA、μA)。

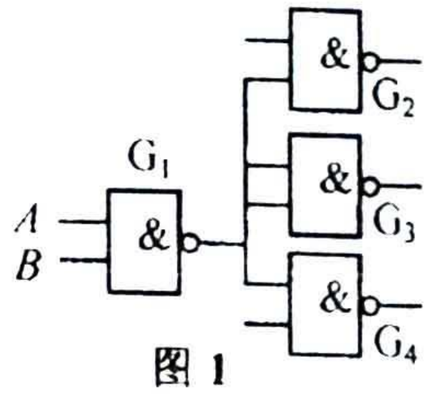

图 1

二、判断下列说法是否正确，为什么？（15 分）

1. 若 $X\odot Y\odot 0=X\odot Z\odot 0$，则 $Y=Z$。

2. 三态门的输出端可以并联，实现“线与”逻辑功能。

3. CMOS 门的输入端可以悬空，相当于输入高电平。

4. 图 2 所示电路中输出能实现对时钟信号的二分频。

5. 由与非门组成的基本 R-S 触发器，当输入 $\overline{S}_D=0$，$\overline{R}_D=0$ 时，其输出状态不确定。

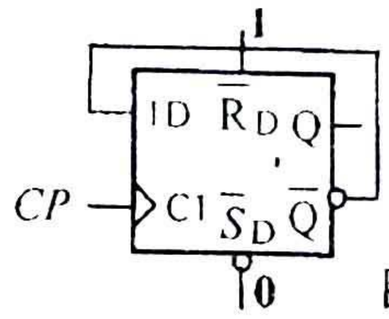

图2

三、简答题（45 分）

1.（5 分）TTL 异或门构成如图 3(a)所示电路，V_{OH}=3.6V，V_{OL}=0.3V。图 3(b)中给出了输入端 A 的波形，请画出输出端 Z 的波形，并简述理由。

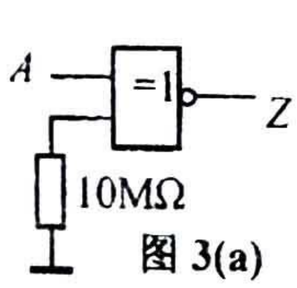

图 3(a)

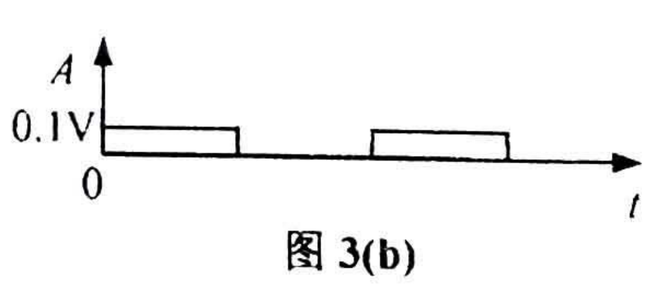

图 3(b)

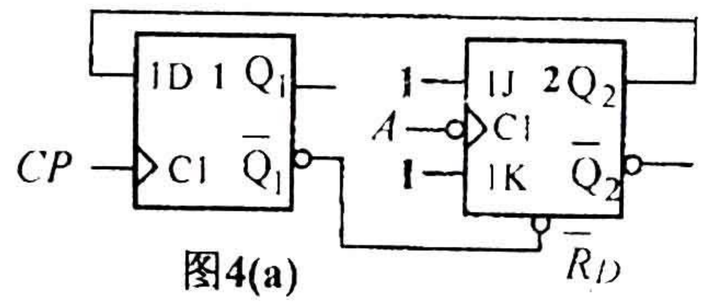

图4(a)

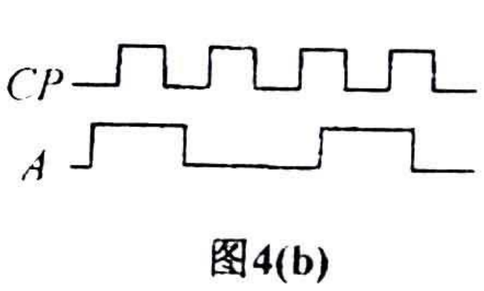

图4(b)

2.（8 分）边沿 JK 和 D 触发器构成如图 4(a)所示电路，CP 和 A 的波形如图 4(b)所示，试画出输出端 Q_1 和 Q_2 的波形。设触发器的初态均为 0。

3.（8 分）将逻辑函数 $F=AB+BC$ 写成与或非表达式，并用两个集电极开路的 TTL 与非门（OC 门）实现（允许有反变量输入）。

4.（8 分）由 555 定时器构成电路如图 5(a)所示，该电路输入 v_I 波形如图 5(b)所示。

（1）指出该电路的名称；定性地画出该电路的电压传输特性曲线，

（2）画出与输入 v_I 对应的输出 v_O 的波形；

（3）为使电路能识别出 v_I 中的第二个尖峰，应采取什么措施？

5.（8 分）由一个三位二进制加法计数器和一个 ROM 构成的电路如图 6 所示，要求：

（1）写出 F_1、F_2 和 F_3 的表达式。（2）画出 8 个时钟作用下 F_1、F_2 和 F_3 的波形（计数器的初态为 0）。

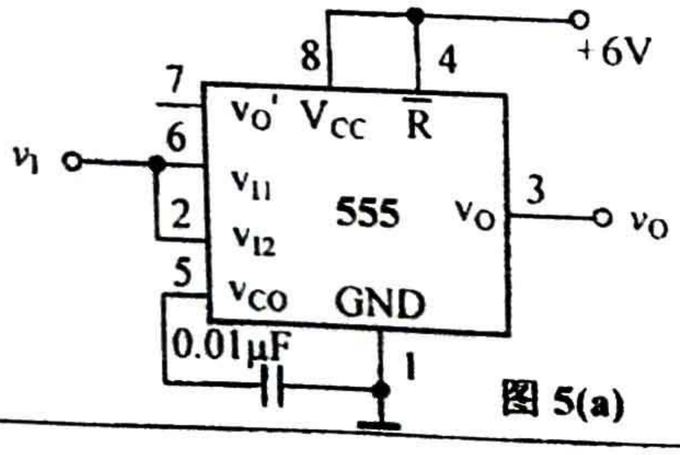

图 5(a)

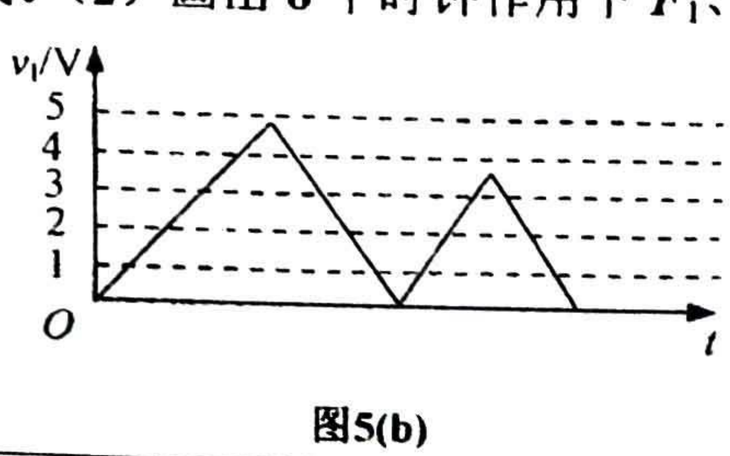

图5(b)

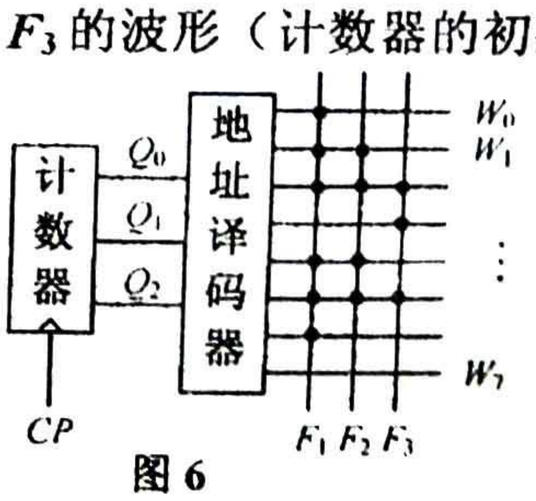

图 6