

# 2006 年硕士研究生入学复试试题

科目：数字电子技术

共 2 页 第 1 页

有\*号标志为多选题，其余为单选题

一. 共 10 小 题，每题 5 分

\*1. 与  $Y_1 = \overline{A} + BCD + EF$  逻辑关系相同的是 ( )

- (A)  $(\overline{A} + B) \cdot (\overline{A} + CD) + EF$  (B)  $(EF + \overline{A} + BC) \cdot (EF + \overline{A} + D)$   
(C)  $(BC + \overline{A} + D + E) \cdot (BC + \overline{A} + D + F)$  (D)  $(BCD + \overline{A} + E) \cdot (BCD + \overline{A} + F)$

\*2. 与  $Y_2 = \overline{A} + C + D + \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \overline{D} + \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot D$   $AB+AC=0$  对应的最简与或式是 ( )

- (A)  $AD + \overline{A} \cdot \overline{C} \cdot \overline{D} + \overline{A} \cdot \overline{B} \cdot \overline{D}$  (B)  $AD + \overline{A} \cdot \overline{C} \cdot \overline{D} + B \cdot \overline{C} \cdot \overline{D}$   
(C)  $AD + \overline{A} \cdot \overline{C} \cdot \overline{D} + \overline{B} \cdot \overline{C} \cdot \overline{D}$  (D)  $AD + B \cdot \overline{C} \cdot \overline{D} + \overline{A} \cdot \overline{B} \cdot \overline{D}$

\*3. 与  $Y_2 = (A \oplus C) + (B \oplus C) + \overline{A} + \overline{B} \cdot \overline{D} + \overline{E}$  对应的最简与或式是 ( )

- (A)  $A \overline{B} + \overline{A} C + B \overline{C}$  (B)  $A \overline{C} + \overline{B} C + \overline{A} B$  (C)  $A \overline{B} + A \overline{C} + \overline{B} C$  (D)  $\overline{A} B + C \overline{D} + B E$

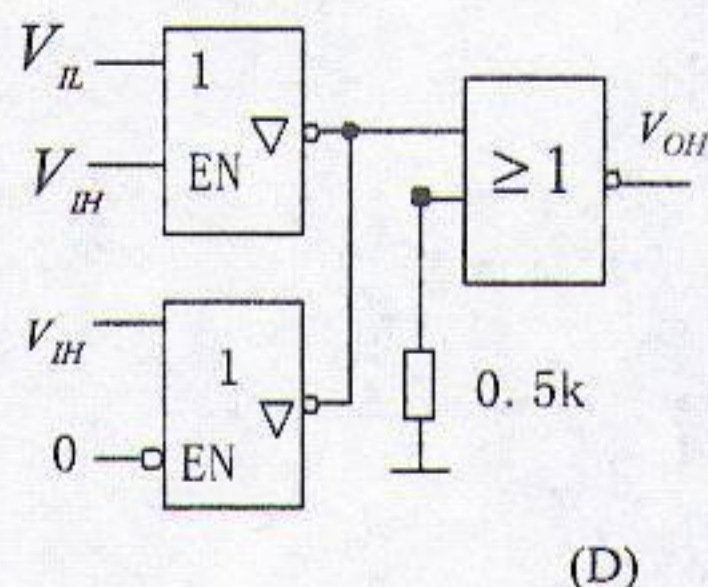
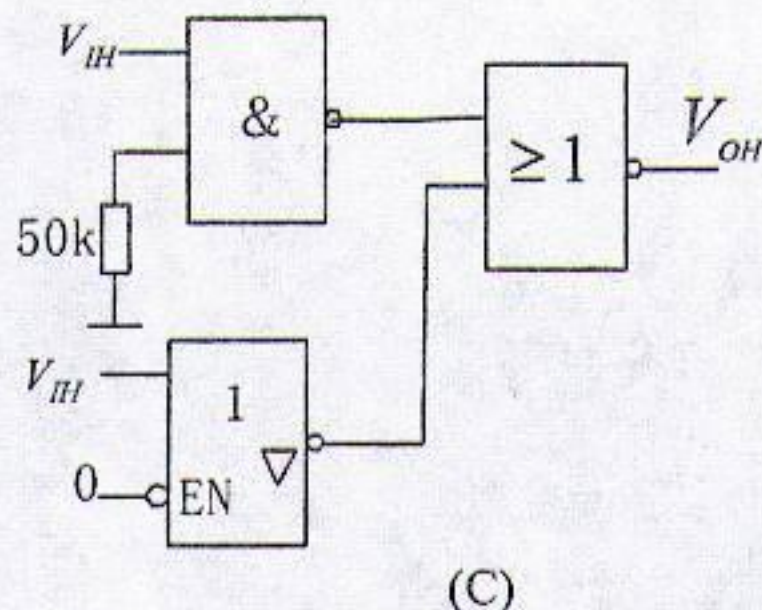
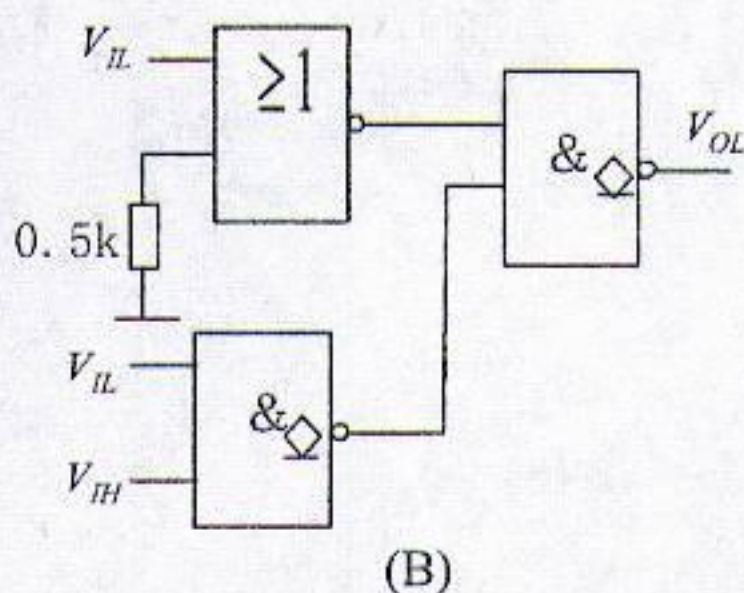
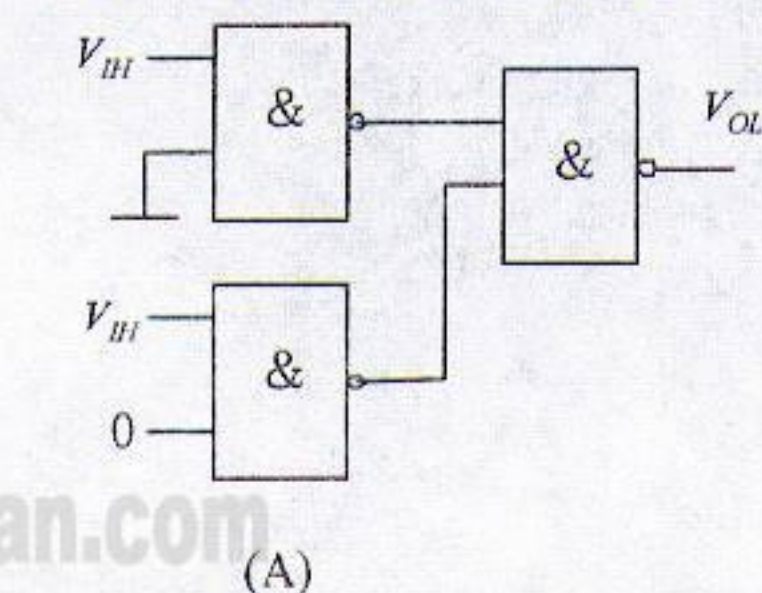
4. 与  $Y_4(A, B, C, D) = \sum(m_3, m_5, m_6, m_7, m_9, m_{10})$ ,  $m_0 + m_1 + m_2 + m_4 + m_8 = 0$  对应的最简与或式是 ( )

- (A)  $\overline{A} D + \overline{A} C + \overline{B} \cdot \overline{D} + A \overline{B} \cdot \overline{C}$  (B)  $\overline{A} + \overline{B} \cdot \overline{D} + \overline{B} \cdot \overline{C}$  (C)  $\overline{A} + A \overline{B} \cdot \overline{C} + \overline{B} \cdot \overline{D}$  (D)  $\overline{A} + \overline{B}$

\*5. 找出下述描述中正确的结论是 ( )

- A、CMOS 门电路的静态功耗近似为 0 B、多个 OC 门可以实现“线与”连接  
C、TTL 门电路的电源电压可以取 6V D、最小项是包含变量最少的与项

\*6. 判断下列 TTL 电路正确的是 ( )



\*7. 指出下述正确的论述 ( )

- A、RS 触发器的特性方程是  $Q^{n+1} = S + \overline{R}Q^n$  B、T 触发器的特性方程是  $Q^{n+1} = T \oplus Q^n$   
C、用 555 定时器构成的单稳态触发器（控制电压输入端  $V_{CO}$  没有外接电压），其输出脉冲宽度与外接电源电压  $V_{CC}$  有关。  
D、用 555 定时器构成的施密特触发器能把正弦信号变成矩形脉冲。

8. 下列叙述正确的是 ( )

- A. 数值比较器的输出不仅取决于当时的输入信号，而且还取决于电路原来的状态。  
B. 移位寄存器的输出不仅取决于该时刻的输入，还与电路原来的状态有关。  
C. 卡诺图是逻辑函数唯一的表示方法。 D. EPROM 可读出、可改写，是随机存储器。

9. 一个存储容量为  $1024 \times 8$  位的 RAM, 其地址线有 ( ) 条

- (A) 6 条 (B) 8 条 (C) 10 条 (D) 12 条

10. 用容量为  $1024 \times 4$  位的 RAM 接成  $2K \times 8$  位的 RAM, 需要几片  $1024 \times 4$  位的 RAM ( )

- (A) 2 片 (B) 4 片 (C) 6 片 (D) 8 片

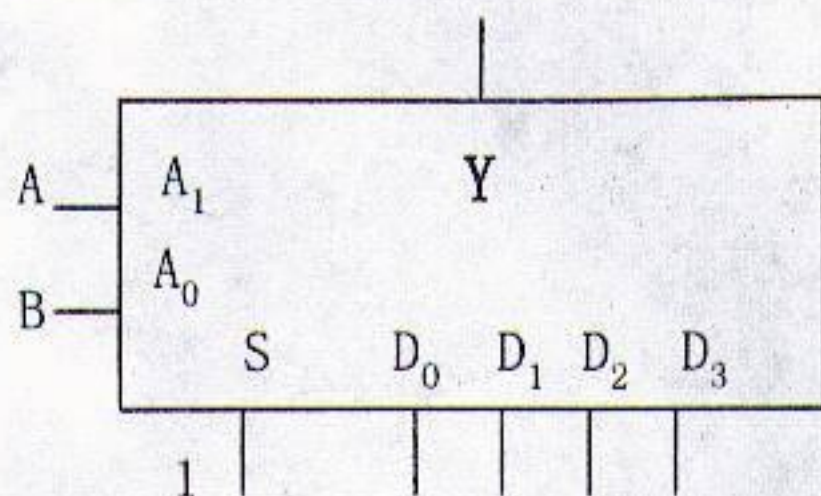
二. (10 分)

用 4 选 1 数据选择器设计“用三个开关控制一个灯的电路”，实现改变任何一个开关的状态都能控制灯由亮到灭或由灭到亮。（灯初始不亮设为“0”态）

数据选择器的逻辑函数式为  $Y = [D_0 \overline{A}_1 \cdot \overline{A}_0 + D_1 \overline{A}_1 A_0 + D_2 A_1 \overline{A}_0 + D_3 A_1 A_0] \cdot S$

- 1 将下面给出的不完全真值表补充完整； 2 按给出的 4 选 1 数据选择器框图画连线图；

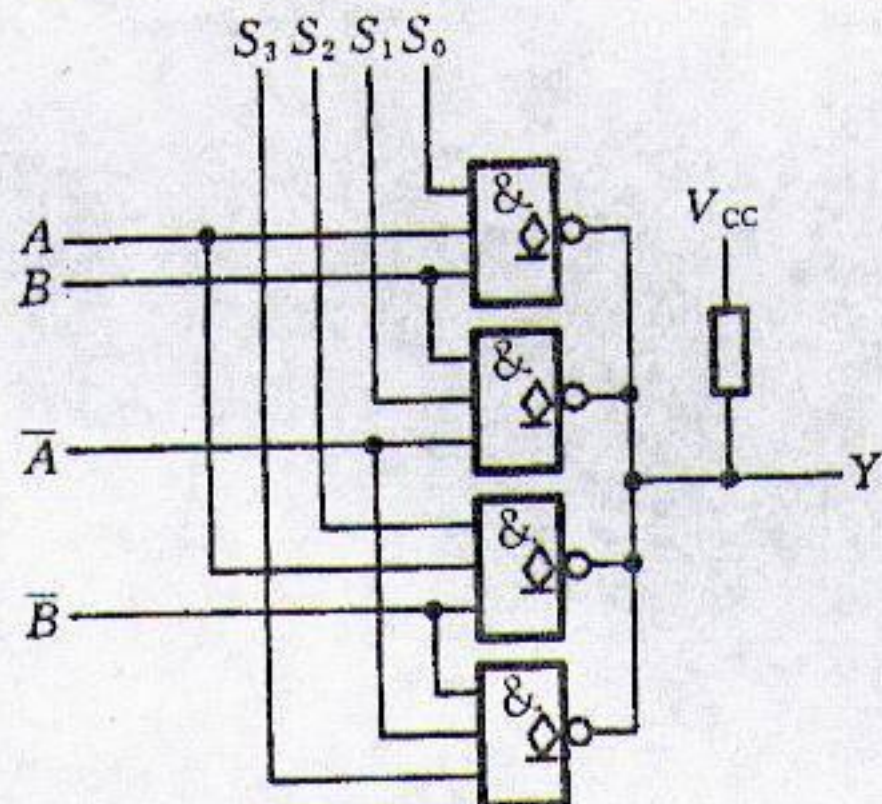




真值表

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	
1	0	1	
1	1	0	
1	1	1	

三. (10分) 下图是函数发生器电路,请把各正确的最简函数式对应填入表中.



S <sub>3</sub>	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>	Y
1	0	0	0	
0	1	0	0	
0	0	1	0	
0	0	0	1	
1	1	1	1	

四. (15分)

1. 用 JKFF 设计同步十进制减法计数器,在下面列出的驱动方程中,选择正确答案是 ( ) 10分

- (A)  $J_0 = K_0 = 1$ ;  $J_1 = \overline{Q_2} \overline{Q_3}$ ,  $K_1 = Q_0$ ;  $J_2 = Q_3 \overline{Q_0}$ ,  $K_2 = \overline{Q_1} \overline{Q_0}$ ;  $J_3 = \overline{Q_0} \overline{Q_1} \overline{Q_2}$ ,  $K_3 = \overline{Q_0}$
- (B)  $J_0 = K_0 = 1$ ;  $J_1 = \overline{Q_0} \overline{Q_2} \overline{Q_3}$ ,  $K_1 = \overline{Q_0}$ ;  $J_2 = Q_3 \overline{Q_0}$ ,  $K_2 = \overline{Q_1} \overline{Q_0}$ ;  $J_3 = \overline{Q_0} \overline{Q_1} \overline{Q_2}$ ,  $K_3 = \overline{Q_0}$
- (C)  $J_0 = K_0 = 1$ ;  $J_1 = \overline{Q_0} \overline{Q_2} \overline{Q_3}$ ,  $K_1 = \overline{Q_0}$ ;  $J_2 = \overline{Q_3} \overline{Q_0}$ ,  $K_2 = \overline{Q_1} \overline{Q_0}$ ;  $J_3 = \overline{Q_0} \overline{Q_1} \overline{Q_2}$ ,  $K_3 = Q_0$
- (D)  $J_0 = K_0 = 1$ ;  $J_1 = \overline{Q_0} \overline{Q_2} \overline{Q_3}$ ,  $K_1 = \overline{Q_0}$ ;  $J_2 = \overline{Q_3} \overline{Q_0}$ ,  $K_2 = \overline{Q_1} \overline{Q_0}$ ;  $J_3 = \overline{Q_0} \overline{Q_1} \overline{Q_2}$ ,  $K_3 = \overline{Q_0}$

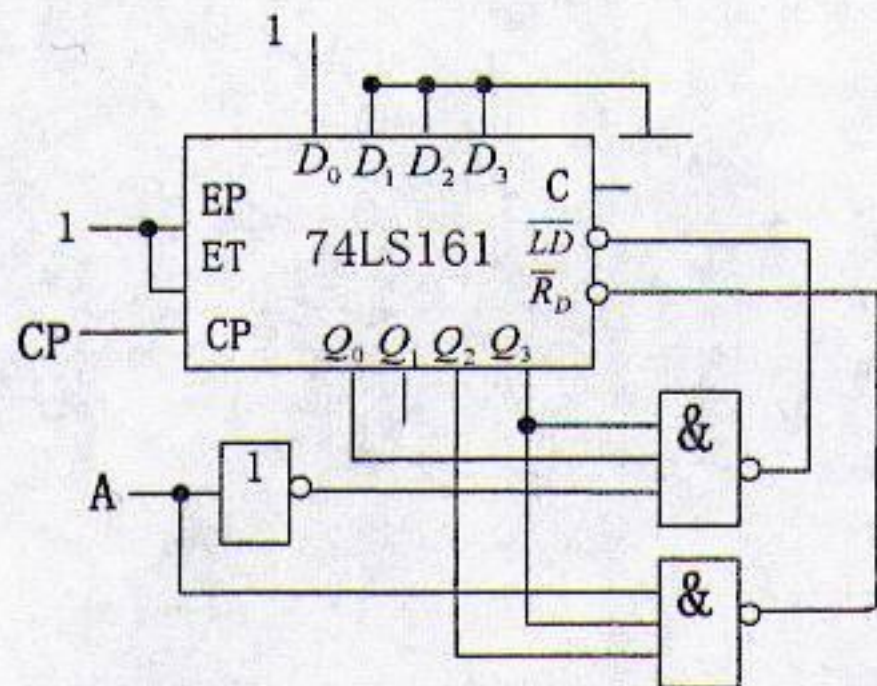
2. 上题的同步十进制减法计数器的  $Q_0$ 、 $Q_1$  端与 CP (计数脉冲) 的分频关系分别是: ( ) 5分

- (A) 2分频、4分频 (B) 2分频、5分频 (C) 5分频、2分频 (D) 5分频、10分频

五. (10分)

1. 74LS161 为十六进制计数器,功能表见下表.下图是一可变进制计数器,试分析当  $A = 1$  时是几进制计数器( ).

- (A) 12 进制 (B) 11 进制 (C) 10 进制 (D) 9 进制



CP	$\overline{R_D}$	$\overline{L_D}$	EP	ET	工作状态
X	0	X	X	X	置零
↑	1	0	X	X	预置数
↑	1	1	1	1	计数

图六

2. 同上题,当  $A = 0$  时是几进制计数器 ( )

- (A) 12 进制 (B) 11 进制 (C) 10 进制 (D) 9 进制

\*六. (5分)

电路如图六所示,下列说明正确的是: ( )

- (A) 此电路为 555 定时器构成的施密特触发器 (B) 此电路为单稳态触发器
- (C) 此电路是多谐振荡器 (D) 当  $V_1$  增加时,输出信号频率降低

