

# 2010 年硕士研究生复试考试试题

科目代码: 925      科目名称: 数字电子技术      共 / 页

注: 请将试题做在标准答题纸上, 在题签上做题无效!

一、求下列逻辑函数的最简与或式。 (共 25 分, 其中每小题 5 分)

$$1. F_1 = C\bar{D} + BD + ABE + B\bar{C}$$

$$2. F_2 = \bar{A} \cdot \bar{C} + \bar{C} \cdot \bar{D} + AD + \bar{A} \cdot \bar{B} \cdot \bar{C}$$

$$3. F_3 = A + \overline{A + BD} + A \oplus B$$

$$4. F_4(ABCD) = \sum_m(0, 2, 4, 6, 8, 9, 10, 11, 12, 13, 14, 15)$$

$$5. F_5(A, B, C, D) = \sum_m(8, 9, 14, 15) + \sum_d(0, 1, 4, 5, 7, 11, 13)$$

二、欲把图 1 中的各个门当作反相器使用, 实现  $Y = \bar{A}$ , 各端应如何连接? (共 12 分, 其中每小题 3 分)

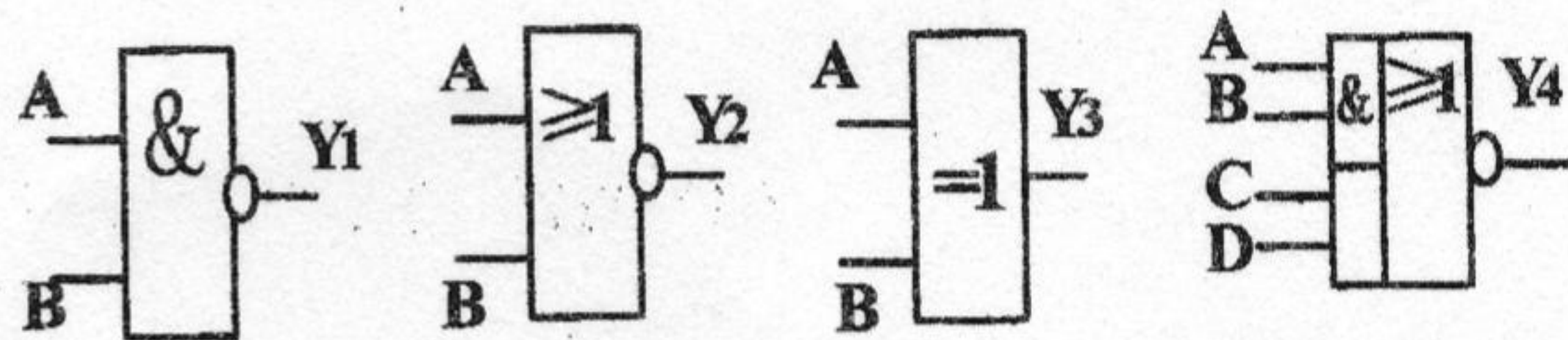
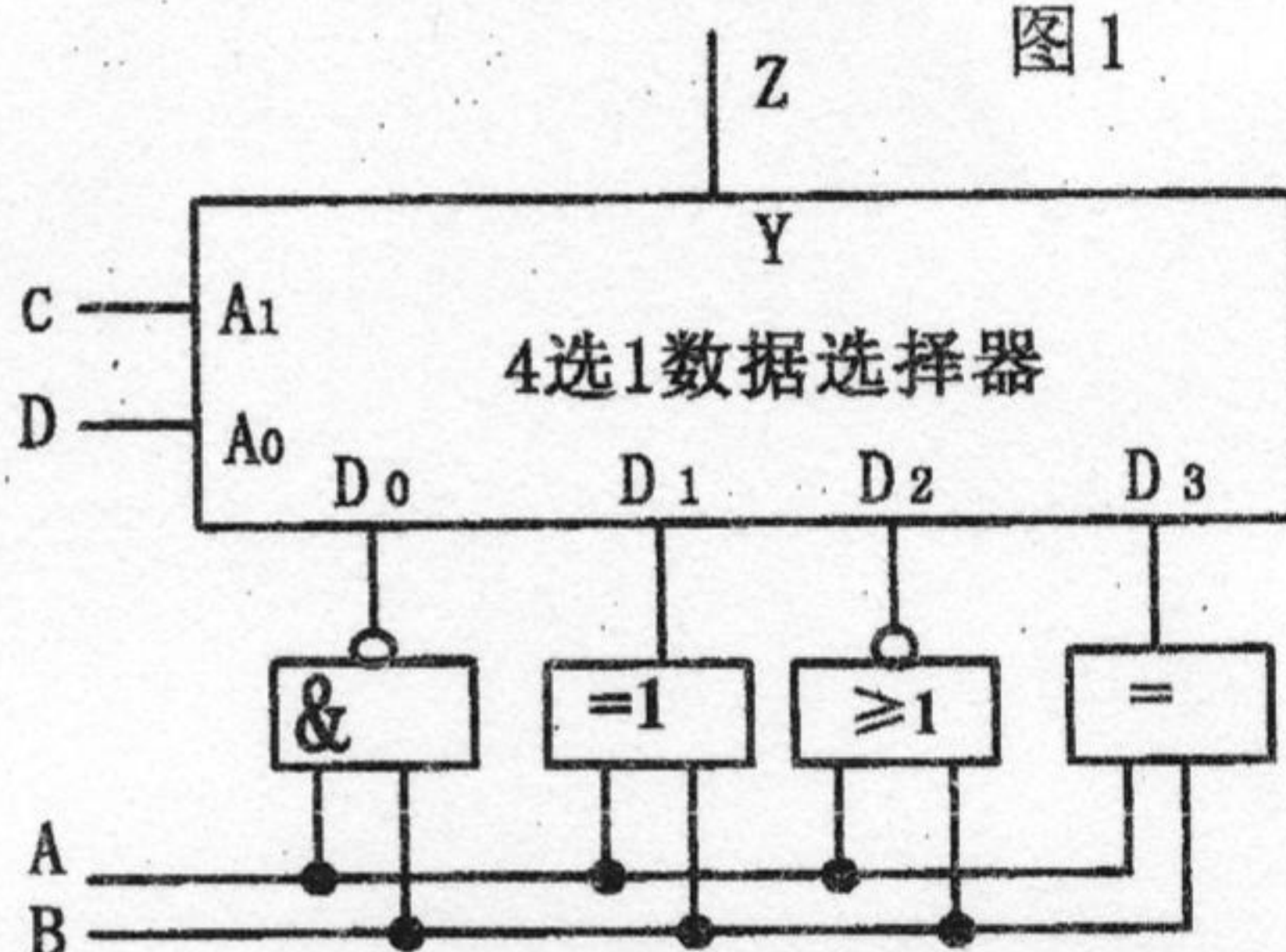


图 1

三、图 2 是用 4 选 1 数据选择器构成的组合逻辑电路, 选择器功能表已给出。(16 分)

1. 列写输出  $Z(A, B, C, D)$  的逻辑表达式;

2.  $C, D$  为何值时,  $Z$  输出与  $A, B$  构成异或逻辑关系;



4选1功能表

A1	A0	Z
0	0	D0
0	1	D1
1	0	D2
1	1	D3

图 2

四、用边沿 JKFF 设计同步三进制可逆计数器, 要求有一控制端  $M$ , 当  $M=0$  时为递增计数, 当  $M=1$  时为递减计数; 有两个输出端  $C$  和  $D$ 。  $C$  为递增计数时的进位输出端,  $D$  为递减计数时的借位输出端。 (共 15 分, 其中每小题 5 分)

1. 画出状态转换图;      2. 求驱动方程;      3. 求输出方程;

五、下面叙述哪一个是正确的? (共 20 分, 其中每小题 2 分)

A. 约束项的值恒等于 0;      B. NMOS 管导通时的反型层沟道是空穴构成的;

☒ C. 全部最小项之和得 1;      ☒ D. 低电平有效三态门, 使能端为低时输出高阻态;

☒ E. ROM 是组合逻辑电路;      F. 三态门输出可实现线与连接;

G. A/D 转换器的转换速度逐次渐近型比双积分型快;

☒ H. EPROM 是电可擦除只读存储器;

☒ I. A/D 转换通常需要经过采样、保持、量化和编码 4 个阶段

☒ J. RAM 的特点是断电后所存储信息将会丢失;

六、对照 CP 画出各触发器 Q 端波形, 假设触发器初态为 “0” 状态。(共 12 分, 每题 3 分)

