

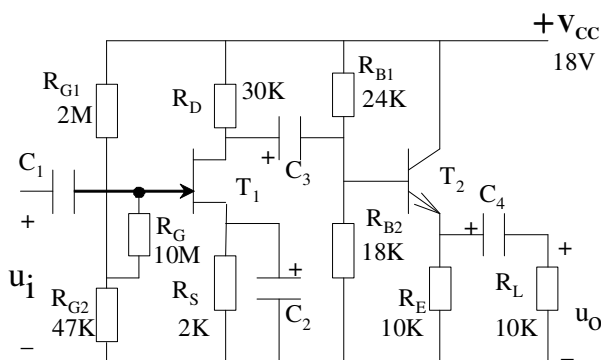
军械工程学院 2012 年硕士研究生入学考试试题

考试科目：电子技术

代码：803

（请在答题纸上答题，在此试题纸上答题无效）

一、（15 分）电路如图所示，已知 T_1 管的 $g_m = 2\text{mS}$ ， T_2 管的 $\beta = 50$ ， $U_{BE} = 0.7\text{V}$ 。



试求：（1）画出微变等效电路。（5 分）

（2）求中频电压放大倍数 A_u ；（5 分）

（3）放大电路的输入电阻 r_i 和输出电阻 r_o 。（5 分）

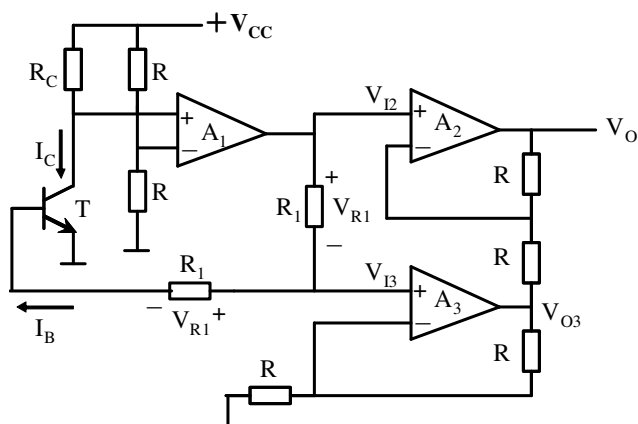
二、（20 分）如图所示为一个用来测试晶体管电流放大倍数 β 的原理电路。图中 T 为被测晶体管，运放 $A_1 \sim A_3$ 均为理想运放。

（1）写出 V_{O3} 与 V_{I3} 的关系式；（5 分）

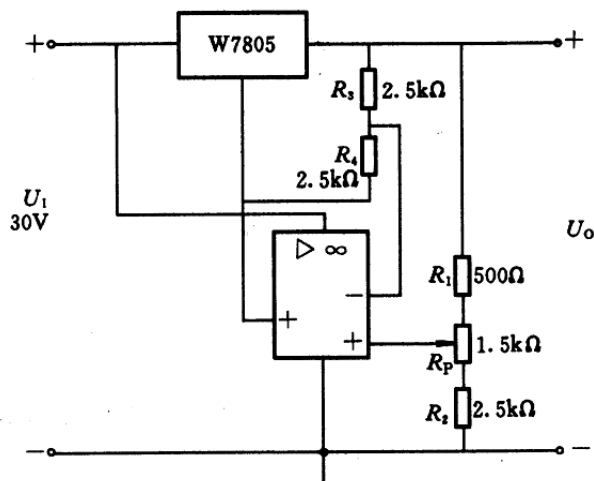
（2）写出 V_O 与 V_{I2} 、 V_{O3} 的关系式；（5 分）

（3）写出 V_{R1} （电阻 R_1 上的压降）与 V_O 的关系式；（5 分）

（4）在已知电路参数 V_{CC} 、 R_C 和 R_1 的情况下，测定输出电压 V_O 后，便可求得 β ，试写出 β 的表达式。（5 分）



三、(10 分) 在如图所示的电路中，试求输出电压 U_o 的可调范围是多大？



四、(15 分) 已知一个两级放大电路各级电压放大倍数分别为：

$$\dot{A}_{u1} = \frac{\dot{U}_{o1}}{U_i} = \frac{-25jf}{\left(1 + j\frac{f}{4}\right)\left(1 + j\frac{f}{10^5}\right)}, \quad \dot{A}_{u2} = \frac{\dot{U}_o}{\dot{U}_{i2}} = \frac{-2jf}{\left(1 + j\frac{f}{50}\right)\left(1 + j\frac{f}{10^5}\right)} \quad (j = \sqrt{-1})$$

试求：(1) 写出该放大电路的电压放大倍数的表达式；(5 分)

(2) 求出该电路的 f_L 和 f_H 各约为多少；(5 分)

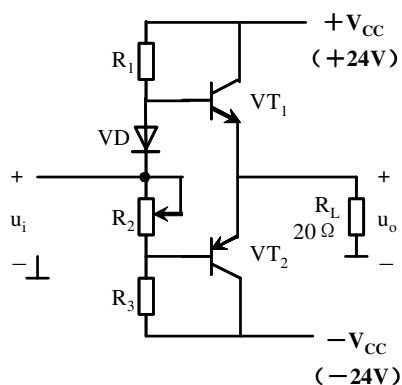
(3) 画出该电路的波特图。(5 分)

五、(15 分) 在如图所示的 OCL 电路中，已知三极管的饱和压降 $|U_{CES}| = 2V$ ，输入电压 u_i 为正弦波。

试求：(1) 负载 R_L 上可能获得的最大输出功率 P_{OM} 约为多少；(5 分)

(2) 当负载 R_L 上获得最大输出功率时，电源的效率 η 约为多少；(5 分)

(3) 三极管的集电极最大允许功耗 P_{CM} 至少应选取多少。(5 分)



六、(10 分) 化简逻辑表达式为最简**与—或**式。

$$Y = \left[(A+B+\bar{C})(A+C+\bar{D})(A+\bar{B}+\bar{C})(\bar{B}+C+D)(\bar{B}+\bar{C}+D) \right] \oplus (\overline{\bar{A}\bar{C}\bar{D} + \bar{A}BC + A\bar{B}\bar{C}\bar{D}})$$

七、(15 分) 试利用两片 4 位二进制并行加法器 74LS283 和必要的门电路实现一个 BCD 码加法器电路，画出逻辑电路图。输入为两个 8421BCD 码数： $A = A_3A_2A_1A_0$ ， $B = B_3B_2B_1B_0$ ，例如 $A = 0011$ ， $B = 0100$ ，则 BCD 码加法运算输出后 $S = 0111$ ，即 $3+4=7$ ；若 $A = 1000$ ， $B = 0101$ ，则 BCD 码加法运算输出后 $S = 1,0011$ ，即 $8+5=13$ ；若 $A = 1000$ ， $B = 1001$ ，则 BCD 码加法运算输出后 $S = 1,0111$ ，即 $8+9=17$ 。

八、(10 分) 用 8 选 1 数据选择器 74LS151 和 3/8 译码器 74LS138 设计一逻辑电路。

要求：(1) 实现逻辑功能：两个 3 位二进制数 $A = A_2A_1A_0$ ， $B = B_2B_1B_0$ 。当 $A = B$ 时， $Z = 1$ ，否则 $Z = 0$ ；(5 分)

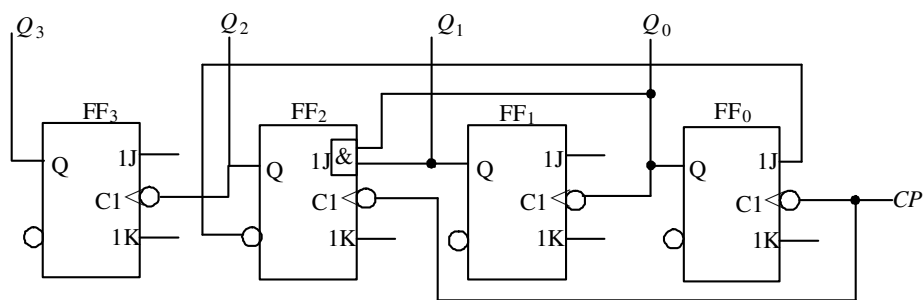
(2) 写出 $Z(A_2, A_1, A_0, B_2, B_1, B_0)$ 的逻辑表达式。(5 分)

九、(15 分) 如图所示是由 TTL 电路构成的异步时序逻辑电路。

(1) 写出各触发器时钟方程，驱动方程；(5 分)

(2) 写出电路的状态方程；(5 分)

(3) 写出电路状态转换表，画出电路状态转换图，并说明电路逻辑功能。(5 分)



十、(15 分) 试用下降沿动作的 T 触发器设计一个同步七进制计数器，计数状态为 1~7。画出逻辑电路图。下降沿动作的 T 触发器的逻辑功能是，当 $T=1$ 时，每来一个时钟下降沿它的状态翻转一次；而当 $T=0$ 时，时钟信号到达后它的状态保持不变。

十一、(10 分) 用四位同步二进制计数器 74161 设计一个可控进制的计数器，当输入控制变量 $M=0$ 时工作在九进制； $M=1$ 时工作在七进制。要求在两种计数状态下，计数循环圈中最大的数为 14 (1110)。画出逻辑电路图。可以附加必要的门电路。