

2003 年攻读硕士学位研究生入学考试试题

考试科目: 计算机组成原理

共4页 第1页

(答案必须写在答题纸上, 写在试卷上无效)

一、选择正确答案(单选, 每小题1分共10分)

1. 若要提高多位加法器的运算速度, 则其进位传送电路最佳选择是:
 - a) 串行进位电路
 - b) 超前进位产生电路
2. CPU 用来存放将要执行的下一条机器指令地址的装置是:
 - a) 指令寄存器
 - b) 程序计数器
 - c) 指令译码器
 - d) 累加寄存器
3. 浮点数的阶码使用双符号的移码表示, 若发生正溢出, 则其双符号的值应为:
 - a) 00
 - b) 01
 - c) 10
 - d) 11
4. 逻辑地址到物理地址的转换使用的寻址方式应为:
 - a) 变址寻址
 - b) 寄存器间接寻址
 - c) 基址寻址
 - d) 堆栈寻址
5. DMA 控制器保存传送数据字数的寄存器是:
 - a) MAR
 - b) ADR
 - c) WC
 - d) CSR
6. 80386 时序中的总线周期是指:
 - a) CPU 与存储器或 I/O 设备之间传送指令或数据的时间。
 - b) CPU 内的寄存器之间的数据传送时间。
 - c) CPU 内进行算术或逻辑运算时间。
 - d) CPU 空闲操作时间。

北京工商大学

2003 年攻读硕士学位研究生入学考试试题

考试科目: 计算机组成原理

共4页 第2页

(答案必须写在答题纸上, 写在试卷上无效)

7. 一条机器指令的微程序入口地址是由:
- a) 机器指令的操作码经译码后产生的。
 - b) 由微指令的下址字段产生的。
 - c) 由 $(\text{MPC}) + 1$ 产生的。
 - d) 由专门的硬件电路产生的。
8. 流水线操作中若后一条指令使用的操作数来自前一条指令的操作结果。则这种现象称为:
- a) 数据相关性。
 - b) 编译形成的问题。
 - c) 存储器供应不上流动需要的指令和数据的问题。
 - d) 程序中转移指令造成的问题。
9. 当 Cache 存储器被占满时, 就需要使用替换算法。常用的三种替换算法中, 符合程序访问局部性要求的应是
- a) RAND (随机算法)
 - b) FIFO (先进先出法)
 - c) LRU (近期最少使用算法)
10. I/O 设备数据传送控制方式中, 适于低速且实时传送数据的方式, 应选用:
- a) 程序直接控制方式
 - b) 程序中断传送方式
 - c) 直接存储器存取方式
 - d) I/O 通道控制方式。

注: 各小题答案按序写在试卷上。

二. 填空 (每空1分共20分)

1. 码距是指任意两个合法^码之间 ① 有几个二进制位不相同而确定的。当码距 d 为偶数时, 可以发现 ② 位错, ③ 纠正 ④ 位错。当码距 d 为奇数时, 可以发现 ⑤ 位错, ⑥ 纠正 ⑦ 位错。
2. 对于不采用虚拟存储器的主存, 其存储区保护使用 ① 寄存器方式。对于使用虚拟存储器的主存, 其存储区保护使用 ② 保护方式、③ 保护方式和 ④ 保护方式。

北京工商大学

2003 年攻读硕士学位研究生入学考试试题

考试科目: 计算机组成原理

共4页 第3页

(答案必须写在答题纸上, 写在试卷上无效)

3. 浮点数运算的尾数规格化处理目的是使运算结果的尾数数值的绝对值为 ① 形式。若尾数采用双符号位补码表示, 则当尾数溢出时要做 ② 处理。尾数不溢出但符号位数值与最高数值相同要做 ③ 处理, 且要连续 ④ 移, 直到最高数值位与符号位的值 ⑤ 为止。

4. 8259A 的中断优先级选择方式有 ① 方式, ②, ③ 和 ④ 方式

注: 按小题序号和填空序号写在答卷上。

三. 简答题 (每小题5分共15分)

1. 指令操作码扩展方法的原则是什么? 要达到什么目的?
2. 什么是异步控制? 其特点是什么?
3. 什么是磁记录方式的自同步能力, 怎样衡量自同步能力? 写出 NRZI, FM 及 MFM 三种记录方式的自同步值。

四. 应用题 (1题7分, 2题8分, 共15分)

1. 主存储器容量为 4MB (字节), 虚存容量为 4GB (字节), 虚拟地址和物理地址各为多少位? 如果页面大小为 4KB (字节), 那页表的长度是多少? 根据指令寻址方式计算出来的有效地址是物理地址吗?
2. 某指令系统指令长 20 位, 每个操作数的地址码长 8 位。指令分为无操作数, 单操作数和双操作数三类。若双操作数指令有 K 条, 无操作数指令有 L 条。问单操作数指令最多有多少条?

五. 综合题 (一题共15分)

某机器中, 已知一个地址空间为 0000H ~ 1FFFFH 的 ROM 区域, 该区域使用 8K × 4bit 的只读存储芯片, 此芯片除地址线,

北京工商大学

2003 年攻读硕士学位研究生入学考试试题

考试科目: 计算机组成原理

共4页 第4页

(答案必须写在答题纸上, 写在试卷上无效)

数据线引脚外, 还有 \overline{CS} (片选端) 和 \overline{OE} (读允许端)。现, 再用 RAM 芯片 ($8K \times 8$) 构成一个 $16K \times 8$ bit 的 RAM 区域, 其起始地址为 $2000H$, RAM 芯片除数据、地址线外还有 \overline{CS} (片选端) 和 \overline{WE} (写控制, 高电平读, 低电平写)。

若 CPU 的地址总线为 $A_{15} \sim A_0$, 数据线为 $D_7 \sim D_0$, 此外用于存储器的控制信号有 R/\overline{W} (高电平读, 低电平写) 和 \overline{MREQ} (内存请求)。

请完成: 本存储器的设计和与 CPU 的连接图。